平地研究室技術メモ No.20200519

パワーエレクトロニクス導入実験の手引き

（読んでほしい人：パワエレ技術者）

2020/5/19

京都大学工学部電気電子工学科 3 年生 山本謙太

（元舞鶴高専電気情報工学科 中川研究室）

【あらまし】 本技術メモは実際に手を動かし、実験的側面からパワーエレクトロニクスに関する理解を深めることを目的とした実験の手引きです。スイッチング素子に関する基本的な実験を行った後に、基本的な DC/DC コンバータの例として、降圧チョッパに関する回路例・演習を設計方法と共に紹介します。理解を深めることを目的として、動作状態や設計に関連する各式については、手引き中にて導出過程も含めて述べるようにしています。パワーエレクトロニクスはエレクトロニクス、電力、制御の融合分野であるとされていますが、本手引きにおいてもパワーエレクトロニクスが有するこの 3 分野の側面に実践的に触れることを意図しています。各章末毎にその章にて取り扱った実験に関連した課題を設けていますので、実験を実施される方は是非取り組んでみてください。

＜目次＞

1. 部品表・実験器具

本手引きにて紹介する実験を実施するにあたり必要となる部品を Table.A、実験器具を Table.B に示す。Table. A に記載されている部品は入手性を考慮し、いずれも秋月電子通商の常時在庫品から選定している。部品の数量については、6 章の実験のみユニバーサル基板を用いて行い、その他の実験についてはソルダーレスタイプのプロトタイプ基板(ソルダーレスブレッドボード)を用いて実施することを想定した必要最低数を記載している。そのため，部品を購入する際には回路の組み立てミスなどで部品を破損させた場合を考慮し、必要数よりも多めに購入することを推奨する。

Table.A　部品表

<table>
<tr><th>部品名称</th><th>型番・定格</th><th>数量</th><th>メーカー</th><th>備考</th></tr>
<tr><td>N-ch MOS-FET</td><td>TK40E06N1 60V 40 A</td><td>3</td><td>TOSHIBA</td><td rowspan="15"></td></tr>
<tr><td>ダイオード</td><td>1N4148</td><td>1</td><td>Fairchild</td></tr>
<tr><td>SBD</td><td>1N5822</td><td>1</td><td>PANJIT</td></tr>
<tr><td>ゲートドライバ</td><td>TLP250H</td><td>3</td><td>TOSHIBA</td></tr>
<tr><td>NOT ゲート</td><td>74HC04</td><td>1</td><td rowspan="2">指定なし</td></tr>
<tr><td>NAND ゲート</td><td>74HC132</td><td>1</td></tr>
<tr><td>電解コンデンサ</td><td>35ZLH470MEFC10X16
470 μF 35 V</td><td>2</td><td>Rubycon</td></tr>
<tr><td>電解コンデンサ</td><td>35ZLH100MEFC6.3X11
100 μF 35 V</td><td>2</td><td>Rubycon</td></tr>
<tr><td>リアクトル</td><td>TCV-201K-9A-8026
200 μH 9 A</td><td>2</td><td>Core Master
Enterprise</td></tr>
<tr><td>赤色 LED</td><td rowspan="6">指定なし</td><td>1</td><td rowspan="12">指定なし</td></tr>
<tr><td>抵抗 10 Ω</td><td>3</td></tr>
<tr><td>抵抗 220 Ω</td><td>3</td></tr>
<tr><td>抵抗 1 kΩ</td><td>2</td></tr>
<tr><td>抵抗 3.1 kΩ</td><td>2</td></tr>
<tr><td>抵抗 10 kΩ</td><td>3</td></tr>
<tr><td>抵抗 5 Ω</td><td>メタルクラッド抵抗</td><td>1</td><td rowspan="2">電子負荷が無い
場合に必要</td></tr>
<tr><td>抵抗 500 Ω</td><td>メタルクラッド抵抗</td><td>1</td></tr>
<tr><td>コンデンサ 220 pF</td><td>指定なし</td><td>3</td><td rowspan="3"></td></tr>
<tr><td>コンデンサ 1 μF</td><td>積層セラミックコンデンサ</td><td>3</td></tr>
<tr><td>タクトスイッチ</td><td>指定なし</td><td>2</td></tr>
<tr><td>ユニバーサル基板</td><td>指定なし</td><td>3</td><td>大:2 枚 小:1 枚</td></tr>
</table>

Table.B　実験器具

器具名称	数量	備考
直流安定化電源	3	三端子レギュレータなどを使用すれば 2 台でも実施可能である
デジタルマルチメータ(DMM)	2	テスターなどで代替してもよい
ファンクションジェネレータ	1	矩形波出力機能(Duty 比可変)のみ使用
LCR メータ	1	LCR メータが無い場合は部品の定格値で計算
電子負荷	1	電子負荷が無い場合はメタクラッド抵抗を使用
オシロスコープ	1	4ch 型が好ましい(2ch でも実験可能)
電圧プローブ	2~4	オシロスコープのチャンネル数と同数
電流プローブ	1~2	2 本あれば電流波形の確認が楽になる
高圧差動プローブ	1	あると望ましいが無い場合でも実験可能である

※各素子のピンアサイン・仕様についてはデータシートを参照すること。

2. まえがき

パワーエレクトロニクスでは、MOS-FET や IGBT などのスイッチング素子を用いることでスイッチングを行い、電力変換・制御を実現している[1]。本資料中では、MOS-FET の特性、スイッチングによる LED 調光回路に関する実験を初めに紹介し、MOS-FET を用いたスイッチングについての演習を実施する。その後、基本的な DC/DC コンバータの例として、非同期整流降圧チョッパおよび同期整流降圧チョッパに関する回路例・演習をいくつか紹介する。

MOS-FET には N チャネル型と P チャネル型の 2 種類のデバイスが存在する。N チャネル型 MOS-FET は P チャネル型 MOS-FET に対して安価で特性が良いケースが多いため、P チャネル型 MOS-FET の利用が適しているハイサイドスイッチにも N チャネル型 MOS-FET が用いられる場合が多い。従って、本資料中においては N チャネル型 MOS-FET に限定した解説・実験について紹介を行う。本資料中において「MOS-FET」は基本的に「Si - N チャネル型 MOS-FET」を指すものとする。

※注意: 本資料はあくまでもパワーエレクトロニクス系分野への導入を補助する最低限の資料・実験案に過ぎない。基本的事項は各章毎に適時補足するように留意しているが、本資料のみですべてを網羅することは難しい。そのため、資料中には不足事項が多々存在する(不備が生じることのない様に気をつけて執筆しているが、生じる可能性もある)。研究・開発においては不明なことを自身で調査し、解決できる技能・知識を身につけることが重要であり、本演習実施者は資料中の不足事項などについて気になることがあれば、是非自らの手で文献調査を実施してほしい。

3. N チャネル型 MOS-FET の静特性計測

3.1 (実験)MOS-FET の順方向特性実験

本節では、N チャネル型 MOS-FET の順方向に関する基本的な特性を確認することを目的とする。N チャネル型 MOS-FET の順方向特性計測回路を Fig.1 に示す。

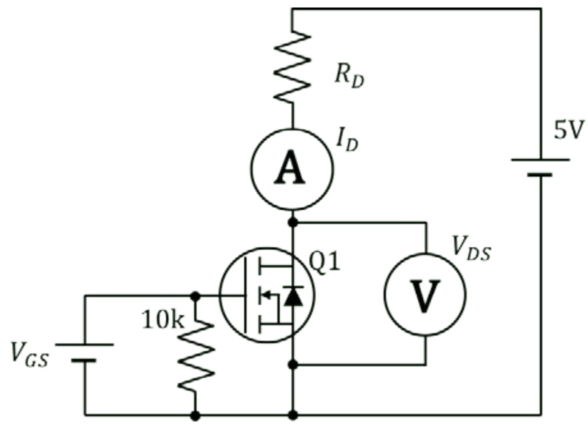

Fig.1　N チャネル型 MOS-FET の順方向特性計測回路

実験手順を以下に示す。

1) Fig.1 の回路を製作する。Q1 には TK40E06N1 を用いるものとし、R_Dには 5 Ω のメタルクラッド抵抗もしくは電子負荷を用いるものとする。なお、電圧・電流計には DMM(Digital Multi Meter)を使用する。
2) ゲート・ソース間電圧V_{GS}を 0 V から徐々に大きくし、ドレイン電流I_Dが増加することを確認する。
   ※MOS-FET の破損を防ぐためにV_{GS}は 12 V 以上には設定しないようにすること
3) ドレイン電流I_Dが流れ始める際のゲート・ソース間電圧V_{GS}を記録し、MOS-FET のデータシート中におけるしきい値電圧V_{th}に近い値であるか確認を行う(メーカー側の計測条件に注意)。
4) ゲート・ソース間電圧V_{GS}をある一定以上の電圧にすると、ドレイン・ソース間電圧V_{DS}がほぼ 0V となり、それ以上ドレイン電流I_Dは増加しなくなる(飽和状態)ことを確認する。
5) 飽和状態での ON 抵抗(＝ドレイン・ソース間電圧V_{DS}÷ドレイン電流I_D)を計算し、MOS-FET のデータシートと比較、デバイス特性がデータシートと近い値となるか確認する(メーカー側の計測条件に注意)。

3.2 (実験)MOS-FET の逆方向特性実験

本節では、N チャネル型 MOS-FET の逆方向に関する基本的な特性を確認することを目的とする。逆方向は MOS-FET の構造上構成される寄生ダイオード(ボディダイオード)により、順方向とは異なる特性を有する。パワーエレクトロニクスにおいてはボディダイオードを積極的に利用

する場合が多々あるため、チョッパ回路やインバータを扱う際には MOS-FET の逆方向特性に関しても十分な知識・理解を得る必要がある。N チャネル型 MOS-FET の逆方向特性計測回路を Fig.2 に示す。

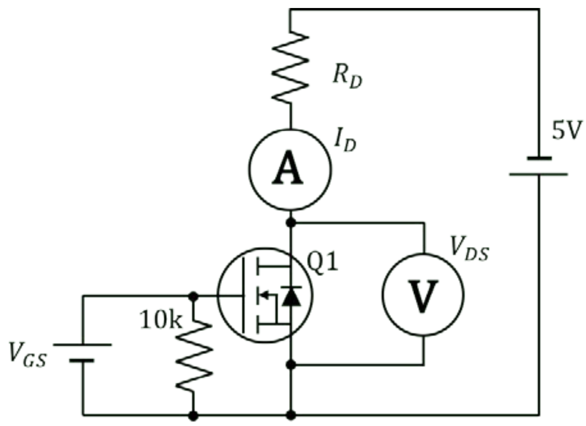

Fig.2　N チャネル型 MOS-FET の逆方向特性計測回路

実験手順を以下に示す。

1) Fig.2 の回路を製作する。Q1 には TK40E06N1 を用いるものとし、R_Dには 5 Ω のメタルクラッド抵抗もしくは電子負荷を用いるものとする。なお、電圧・電流計には DMM(Digital Multi Meter)を使用する。
2) ゲート・ソース間電圧V_{GS}が 0 V の場合でもボディダイオードを介してドレイン電流I_Dが流れる(4.1 節の実験とは逆向きに流れる)ことを確認し、ドレイン・ソース間電圧V_{DS}が約 1 V 程度(ボディダイオードのV_F)であることを確認する。
3) ゲート・ソース間電圧V_{GS}を大きくするとドレイン・ソース間にチャネルが形成され、ドレイン・ソース間電圧V_{DS}が小さくなることを確認する。
   ※MOS-FET の破損を防ぐためにV_{GS}は 12 V 以上には設定しないようにすること
4) 飽和状態になるまでゲート・ソース間電圧V_{GS}を大きくし、その状態での ON 抵抗(＝ドレイン・ソース間電圧V_{DS}÷ドレイン電流I_D)を計測する。

3.3 (課題)MOS-FET の静特性に関する自己学習

1) MOS-FET の$V_{GS} - I_D$特性などを実験で用いた MOS-FET のデータシートにて確認せよ。
2) MOS-FET の等価回路について調査せよ。
3) P チャネル型 MOS-FET の$V_{GS} - I_D$特性などについて各自で調査せよ。

4. MOS-FET を用いたスイッチング回路

4.1 (理論)MOS-FET に存在する寄生容量とその影響

本節では、 MOS-FET を扱う際に留意する必要がある寄生容量について簡易に述べる。MOS-FET に存在する寄生容量を Fig.3 に示す。Fig.3 において、C_{GS}はゲート・ソース間容量、C_{GD}はゲート・ドレイン間容量、C_{DS}はドレイン・ソース間容量を表す。

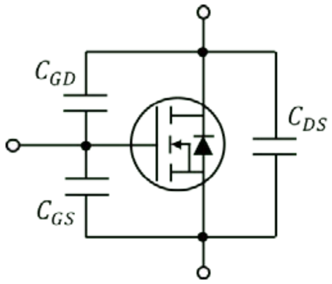

Fig.3　MOS-FET に存在する寄生容量

3 章にて紹介した実験のように MOS-FET のゲートを低速で駆動する場合、これらの寄生容量の存在は大きな問題にはならない。しかし、高速なスイッチングを行う場合、寄生容量の存在を考慮しなければMOS-FETを高速に制御することは不可能である。MOS-FETのデータシートでは、寄生容量は主に出力容量C_{oss}、入力容量C_{iss}および帰還容量C_{rss}の値として記載される。各容量と端子間容量の関係は Eq.1 にて表される。

$$\begin{cases} C_{oss} = C_{GD} + C_{DS} \\ C_{iss} = C_{GD} + C_{GS} \\ C_{rss} = C_{GD} \end{cases} \tag{1}$$

出力容量C_{oss}はドレインに影響を及ぼす容量、入力容量C_{iss}はゲート駆動時に影響を及ぼす容量、帰還容量C_{rss}は出力(ドレイン)と入力(ゲート)間の容量結合を表している。注意として、これらの容量の大きさは一定ではなく、ゲート・ドレイン間電圧などに依存する。MOS-FET を導通状態にするためには、 V_{GS}をしきい値電圧V_{th}に対して十分に高い状態とすれば良い。しかし、MOS-FET を非導通状態から導通状態へと高速に切り替えるためには、入力容量C_{iss}を瞬時に充電する必要がある。一方で、MOS-FET を導通状態から非導通状態へと高速に切り替えるためには、入力容量C_{iss}に蓄積された電荷を瞬時に抜き取らなければならない。特に、電力用 MOS-FET(パワーMOS-FET と呼ばれる)は小信号用 MOS-FET と比較すると、非常に大きな入力容量を有する。そのため、ゲートを高速で駆動する際には、パルス状の大きな電流を瞬間的にシンク(吸い込み)･ソース(吐き出し)することが可能なゲート駆動用に設計された回路もしくは素子を用いる必要がある。 4 章では、4.2 節の実験にて入力容量C_{iss}の存在を確認した上で、4.4 節ではゲートドライバを用いて MOS-FET を高速に駆動し、LED の調光を行う回路を紹介する。

4.2 (実験)N チャネル型 MOS-FET を用いた LED 点灯回路

本節では、N チャネル型 MOS-FET を用いた LED 点灯回路を製作し、MOS-FET の飽和状態を用いたスイッチング動作による負荷駆動について理解を深めることを目的とする。また、MOS-FET のゲートに寄生容量が存在し、ゲートを駆動する際には容量性負荷として取り扱う必要があることを実験を通じて確認する。N チャネル型 MOS-FET を用いた LED 点灯回路の回路図を Fig.4 に示す。

※本回路ではゲートが容量負荷であることを判りやすくするために、意図的にプルダウン抵抗を省いて実験を行うことに注意する。

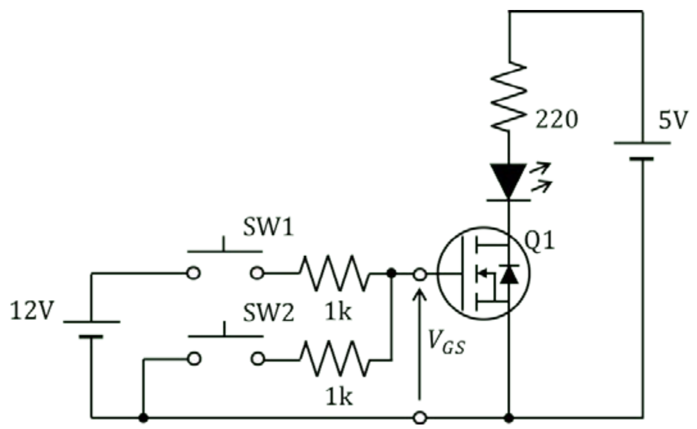

Fig.4 N チャネル型 MOS-FET を用いた LED 点灯回路

実験手順を以下に示す。

1) Fig.4 の回路を製作する。Q1 には TK40E06N1, SW および SW2 にはタクトスイッチを用いるものとする。
2) SW1 を導通させ、LED が点灯することを確認する。
3) SW1 を導通させてから手を離した状態において MOS-FET が暫く導通状態となることを確認する。
4) SW1 導通後の MOS-FET 導通状態において、SW2 を導通させると LED が消灯する(MOS-FET が非導通状態となる)ことを確認する。
5) オシロスコープを用いて 2)~4)の各状態におけるV_{GS}を確認する。

4.3 (設計)ゲート抵抗の決定方法

MOS-FE を用いて高速なスイッチングを行う際には、ゲート抵抗を適切に設定する必要がある。本節では、ゲート駆動時に生じる過渡解析に基づき、ゲート抵抗の決定方法について述べる。ゲートドライブ回路の等価回路を Fig.5 に示す。Fig.5 において、Eはゲートドライバの出力電圧、R_Gはゲート抵抗、C_{iss}は MOS-FET の入力容量を表す。なお、基本的にプルダウン抵抗には大きな値の抵抗が用いられるため、プルダウン抵抗の存在は無視できるものとする。

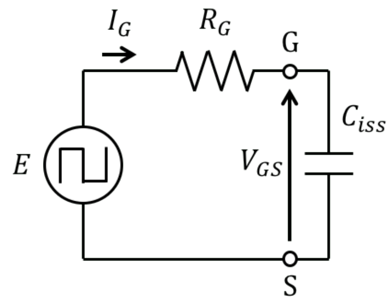

Fig.5　ゲートドライブ回路の等価回路

Fig.5 の等価回路に基づき、ゲート・ソース間電圧$V_{GS}(t)$の過渡応答について考える。Fig.5 の回路について、キルヒホッフの電圧則により回路方程式を立てると Eq.2 となる。

$$E(t) = R_G I_G(t) + \frac{1}{C_{iss}} \int_0^t I_G(t) dt \tag{2}$$

ここで、ゲートドライバの出力電圧$E(t)$は Eq.3 に示すように$t = 0$にてステップ状(階段状)に立ち上がるものとし、ラプラス変換などを用いて Eq.2 の微分方程式を$I_G(t)$について解くことで、ターンオン時に生じるゲート電流$I_{G_rise}(t)$を表す Eq.4 を得る。Eq.3 および Eq.4 においてV_{DRV}はゲートドライバのドライブ電圧であり、N チャネル型 MOS-FET のしきい値電圧V_{th}に対して$V_{DRV} > V_{th}$の関係が成り立つものとする。

$$E(t) = \begin{cases} 0 & (t < 0) \\ V_{DRV} & (t \geq 0) \end{cases} \tag{3}$$

$$I_{G\_rise}(t) = \frac{V_{DRV}}{R_G} e^{-\frac{1}{R_G C_{iss}} t} \tag{4}$$

ゲートに注入された電荷$Q_{G_rise}(t)$について、$I_{G_rise}(t)$を積分して求めると Eq.5 を得る。また、$Q_G(t) = C_{iss} V_{GS}(t)$の関係を有するため、ゲート・ソース間電圧$V_{GS_rise}(t)$は Eq.6 となる。

$$Q_{G\_rise}(t) = \int_0^t I_{G\_rise}(t) dt = C_{iss} V_{DRV} \left(1 - e^{-\frac{1}{R_G C_{iss}} t} \right) \tag{5}$$

$$V_{GS\_rise}(t) = \frac{Q_G(t)}{C_{iss}} = V_{DRV} \left(1 - e^{-\frac{1}{R_G C_{iss}} t} \right) \tag{6}$$

各式より、ターンオン時における過渡応答は指数関数的に定常値へと近づき、静定に要する時間

は時定数$R_G C_{iss}$に依存することがわかる。次に、ターンオフ時におけるゲート電流$I_{G_fall}(t)$、ゲート電荷$Q_{G_fall}(t)$およびゲート・ソース間電圧$V_{GS_fall}(t)$について考える。初期値を$V_{GS_fall}(0) = V_{DRV}$および$Q_{G_fall}(0) = C_{iss}V_{DRV}$とし、$t = 0$にてゲートドライバの出力がステップ状に立ち下がった場合について過渡解析を行うことで、Eq.7、Eq.8 および Eq.9 の各式が得られる。

$$I_{G_{fall}}(t) = -\frac{V_{DRV}}{R_G} e^{-\frac{1}{R_G C_{iss}}t} \tag{7}$$

$$Q_{G\_fall}(t) = C_{iss}V_{DRV} e^{-\frac{1}{R_G C_{iss}}t} \tag{8}$$

$$V_{GS\_fall}(t) = V_{DRV} e^{-\frac{1}{R_G C_{iss}}t} \tag{9}$$

各式より、ターンオフ時についても過渡応答は指数関数的に定常値へと近づき、静定に要する時間は時定数$R_G C_{iss}$に依存することがわかる。過渡解析より得たゲートドライブ回路の電流・電圧波形を Fig.6 に示す。

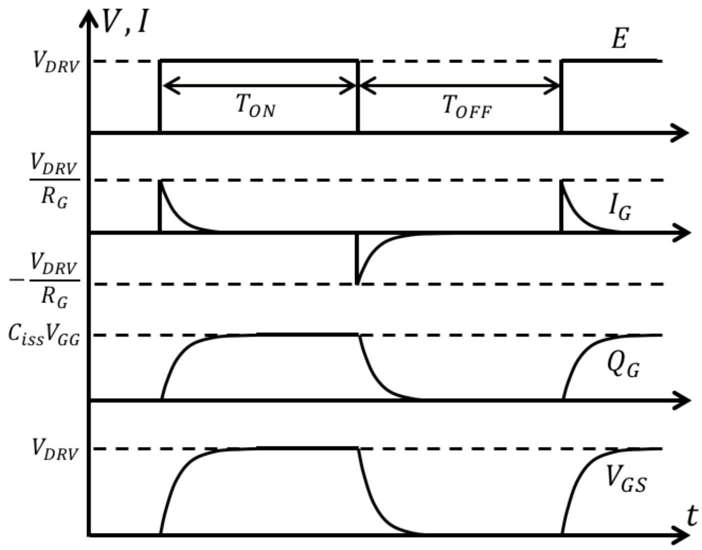

Fig.6　ゲートドライブ回路の電流・電圧波形

Fig.6 に示すように、ゲート・ソース間電圧V_{GS}はステップ状に変化することはできず、静定には時間を要する。従って、ドレイン電流I_Dも動作状態の遷移に時間を要することとなり、スイッチング損失と呼ばれる電力損失が発生する(損失の具体的な計算方法については 6.8 節にて述べる)。立ち下がりおよび立ち上がりに要する時間は時定数$R_G C_{iss}$によって決定されるため、スイッチング動作に要する時間はゲート抵抗R_Gにより決定される(C_{iss}はデバイス固有のパラメータであるため、ユーザはゲート抵抗の値しか設定できない)。ゲートドライバの負荷駆動能力などの観点か

ら、ゲート抵抗の挿入は必須であるため、ユーザは適切なゲート抵抗を選定する必要がある。ゲート抵抗R_Gを決定する目安の一つとして、立ち上がり時においてV_{GS}がしきい値電圧V_{th}からV_{DRV}の 90%まで到達するために要する時間について考える。Eq.6 を時間tについて解くことで、Eq.10 を得る。

$$t_{rise}(V_{GS}) = -R_G C_{iss} \ln\left(1 - \frac{V_{GS}}{V_{DRV}}\right) \tag{10}$$

Eq.10 を用いて、立ち上がり時においてV_{GS}がV_{th}から 0.9V_{DRV}まで到達するために要する時間$t_{r(GS)}$を計算した結果を Eq.11 に示す。

$$\begin{aligned} t_{r(GS)} = t(0.9V_{DRV}) - t(V_{th}) = R_G C_{iss} \left\{\ln\left(1 - \frac{V_{th}}{V_{DRV}}\right) - \ln\left(1 - \frac{0.9V_{DRV}}{V_{DRV}}\right)\right\} \\ = R_G C_{iss} \ln\left(\frac{V_{DRV} - V_{th}}{0.1V_{DRV}}\right) \end{aligned} \tag{11}$$

同様に、立ち下がり時においてV_{GS}がV_{DRV}の 90%からV_{th}まで到達するために要する時間について考える。Eq.9 を時間tについて解くことで、Eq.12 を得る。

$$t_{fall}(V_{GS}) = -R_G C_{iss} \ln \frac{V_{GS}}{V_{DRV}} \tag{12}$$

Eq.12 を用いて、立ち下がり時においてV_{GS}が 0.9V_{DRV}からV_{th}まで到達するために要する時間$t_{f(GS)}$を計算した結果を Eq.13 に示す。

$$t_{f(GS)} = t(V_{th}) - t(0.9V_{DRV}) = R_G C_{iss} \left\{\ln \frac{0.9V_{DRV}}{V_{DRV}} - \ln \frac{V_{th}}{V_{DRV}}\right\} = R_G C_{iss} \ln\left(\frac{0.9V_{DRV}}{V_{th}}\right) \tag{13}$$

上記の過渡解析に基づいた、ゲート抵抗の決定方法について述べる。ゲートドライバの負荷駆動能力は有限であるため、シンク・ソース可能な最大電流が存在する。ターンオフおよびターンオン操作を行う際には、瞬間的にV_{DRV}/R_Gの大きさを有する電流がゲートドライバに流れるため、ゲート抵抗R_Gはこのピーク電流がゲートドライバの負荷駆動能力の最大値を超えない値に設定する必要がある。また Eq.11, Eq.13 より、立ち下がり時間および立ち上がり時間はゲート抵抗R_Gに比例するため、高速なスイッチングを行うためにはゲート抵抗の値を小さくする必要がある。従って、スイッチング速度の観点からはピーク電流V_{DRV}/R_Gがゲートドライバの最大駆動電流と

なるゲート抵抗を用いれば良い。注意として、ゲート抵抗の抵抗値を小さくすることでドレイン電流の立ち上がり・立ち下がりを高速にすることができるが、スイッチング時の電流変化が高速になる(di/dtが大きくなる)に伴い、ドレイン・ソース間電圧などに大きなリンギング(減衰振動)が発生する。リンギングは回路上に形成される寄生素子の共振によって発生するため、回路図上では同じ回路であっても、基板上での配線の取り回しが異なるとリンギングの発生度合いは変化する。従って、最終的には実験的にゲート抵抗を決定する必要がある。本手引きでは、入手が容易な値であり、なおかつゲートドライバ TLP250H と MOS-FET TK40E06N1 の組み合わせにおいて、ある程度冗長な配線を行なった際にも安定したスイッチング波形が得られることを確認している 10Ω を用いるものとする。

コラム:リンギングは高周波ノイズ輻射の原因となり、嫌忌される現象である。スイッチング速度を抑制することで、リンギングを低減することができるが、スイッチング損失(6.8 節にて後述する)を低減するためには立ち上がり・立ち下がり速度を高速にする必要があるため、リンギングの発生と電力損失はトレードオフの関係にある。付加回路にてリンギングを抑制する方法として、振動系のエネルギーを減衰させる回路要素(電力変換回路では主に RC スナバ回路が用いられる)を挿入する対策が挙げられるが、この対策は電力損失を伴うため、電力変換効率の観点からは望ましくない。

4.4 (実験)N チャネル型 MOS-FET を用いたスイッチング回路

本節では、N チャネル型 MOS-FET を用いた LED の PWM 調光回路を製作し、負荷にて消費される平均電力を MOS-FET の高速スイッチングによって制御することが可能であることおよび、ゲートドライバを用いることで容量性負荷であるゲートを高速に駆動できることを確認する。N チャネル型 MOS-FET を用いた LED 調光回路の回路図を Fig.7、電力制御のイメージを Fig.8 に示す。本回路では,トーテムポール出力型ゲートドライバを内蔵したフォトカプラである TLP250H を用いている。フォトカプラの入力段には 10 mA 程度の電流を流す必要があるため、ロジック IC をバッファとして用いることでフォトカプラを駆動する。1uF のセラミックコンデンサはできるだけ TLP250H と短い距離で配線すること。

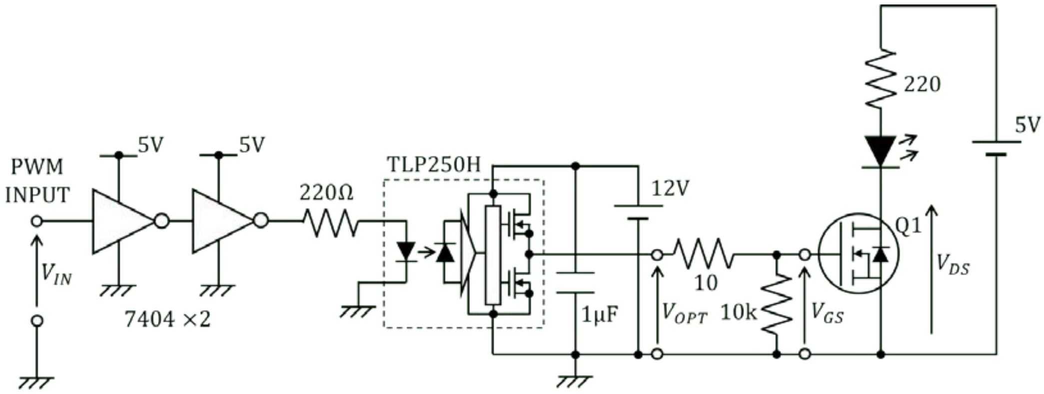

Fig.7　N チャネル型 MOS-FET を用いた LED 調光回路

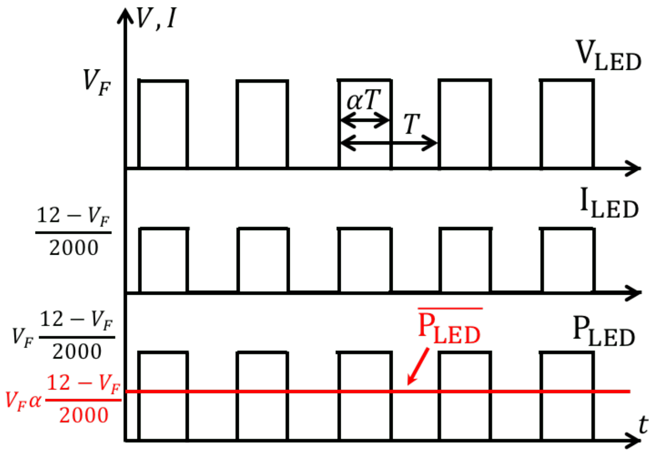

Fig.8　LED 調光回路における電力制御のイメージ図(LED での消費電力のみに着目)

※図中においてV_{LED}は LED の両端電圧、I_{LED}は LED を流れる電流、

P_{LED}は LED にて消費される電力、$\overline{P_{LED}}$はP_{LED}の平均値、αは duty 比を表している

コメント：LED のV_FはI_{LED}によらずほぼ一定なので、LED の調光制御は電圧制御というよりも電流制御として捉えた方が本質的であろう(実際に LED ドライバの多くは定電流源として動作する)。Fig.8 ではスイッチングによりV_{LED}およびI_{LED}の双方が断続的になっているが、イメージとしては LED に印加される電圧をスイッチングしているのではなく、LED に流れる電流をスイッチングし、平均電流を制御することで平均電力を制御、調光を実現していると捉えるのが良いと筆者は考える。チョッパ回路の動作を考える際にも、”スイッチング素子で電流の流れる経路を制御する”と考えると理解しやすい箇所が多々ある。ロジック IC などを使用していると電圧主体で物事を捉えがちだが、パワーエレクトロニクスでは電流主体で物事を考えることが多い。

実験手順を以下に示す。

1)　Fig.7 の回路を製作する。Q1 には TK40E06N1 を用いるものとする。2 つの 5 V 電源は共通

のものを使用しても支障はない。

2) ファンクションジェネレータを用いて周波数 10k~100kHz、振幅 5$\mathrm{V_{Peak-Peak}}$、duty 比 50%程度の PWM 信号(矩形波)を生成する。
3) 矩形波を製作した回路に入力し、オシロスコープを用いて各部($V_{IN}, V_{OPT}, V_{GS}, V_{DS}$)の電圧波形を確認する。
4) duty 比を変えることでパルスの幅が変わり、目視における LED の明るさもパルスの幅に伴って変化することを確認する。

4.5 (課題)MOS-FET を用いたスイッチング回路に関する自己学習

1) フォトカプラを使用するメリットおよびデメリットについて考察せよ。
2) 実際のゲートドライブ回路では、V_{GS}のスルーレートを高速にする(ゲート抵抗を小さくする)に伴い Fig.6 に示した波形とは異なる波形となる。これにはいくつか要因が存在するが、その原因について調査・考察せよ。
3) MOS-FET のゲート・ソース間には抵抗を入れてゲートをプルダウンしなければならない(特に高電圧を扱う回路の際には必須)。それは何故か考察せよ。
   ※ヒント: ゲートが開放(Open)された状態において、ソース・ドレイン間に電圧が印加された場合について考えてみると良い(寄生容量の存在を考慮すること)
4) ゲートドライバの電源端子間にセラミックコンデンサを接続する理由について考察せよ。
5) パワーエレクトロニクスでは小型化のために大容量の積層セラミックコンデンサがよく用いられるが、セラミックコンデンサは DC バイアスによって容量が減少する特性を有している。その原因と減少度合いについて簡易に調査せよ。
   ※容量の減少度合いは製品によって異なるので、DC バイアス-容量特性については目安程度で良い

5. ハイサイドスイッチング回路

5.1 (解説)ハイサイドスイッチとローサイドスイッチ

DC/DC コンバータを構成する最も重要な回路の一つとして、Fig.9 に示すレグと呼ばれる回路構成が挙げられる。

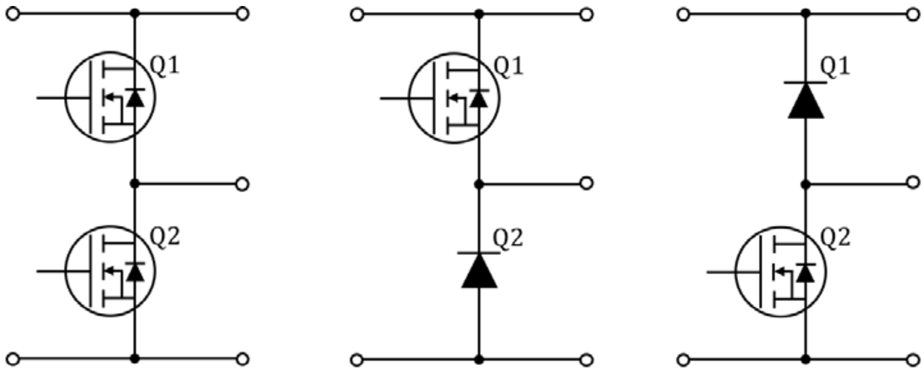

Fig.9 レグの例

Fig.9 のように、スイッチング素子を 2 連繋ぎとしたものを「レグ(leg)」と呼び、レグを構成する個々のスイッチ(※パワーエレクトロニクスではスイッチング素子のことを単にスイッチと呼ぶことも多い)を「アーム(arm)」と呼ぶ。レグを構成する 2 つのアームについてもそれぞれに名称が存在し、電源ライン(電位が高い)側に接続されたアームは「ハイサイドスイッチ」もしくは「上アーム」などと呼ばれ、基準電位(電位が低い)側に接続されたアームは「ローサイドスイッチ」もしくは「下アーム」と呼ばれる。本資料中では、ハイサイドスイッチおよびローサイドスイッチにて表記を統一するものとする。Fig.9 (b),(c)のようにアームはハイサイドスイッチ、ローサイドスイッチ双方に自己消弧素子(MOS-FET, IGBT, BJT など)が常に用いられる訳ではなく、回路の動作上置き換えても問題のない場合は、制御回路の簡易化やコストの観点などから、自己消弧機能を有さないダイオードが用いられることが多い。このダイオードは還流ダイオードやフリーホイリングダイオードなどと呼ばれ、対向スイッチが非導通の際に電流経路を確保する役目を担う。またハイサイド、ローサイド共に自己消弧素子を用いているレグは「ハーフブリッジ」とも呼ばれる。

※ハーフブリッジに受動素子をいくつか付け加えると、ハーフブリッジインバータと呼ばれる基本的なインバータ回路となる。

補足:レグは DC/DC コンバータのみならずインバータなどを構成する基本的な回路であり、電力変換回路において頻繁に用いられる。ただし、反転型昇降圧チョッパやそれから派生したコンバータ群、絶縁型コンバータではレグが用いられない(当然ながらレグが構成されていないだけでスイッチング素子は用いられている)場合もある。

5.2 (実験)ハイサイドスイッチによるスイッチング実験

本節では、ハイサイドスイッチに N チャネル MOS-FET を用いる際の駆動方法について解説を行い、実験例を紹介する。Fig.10 にハイサイド側に N チャネル型 MOS-FET を用いる LED 調光回路を示す。

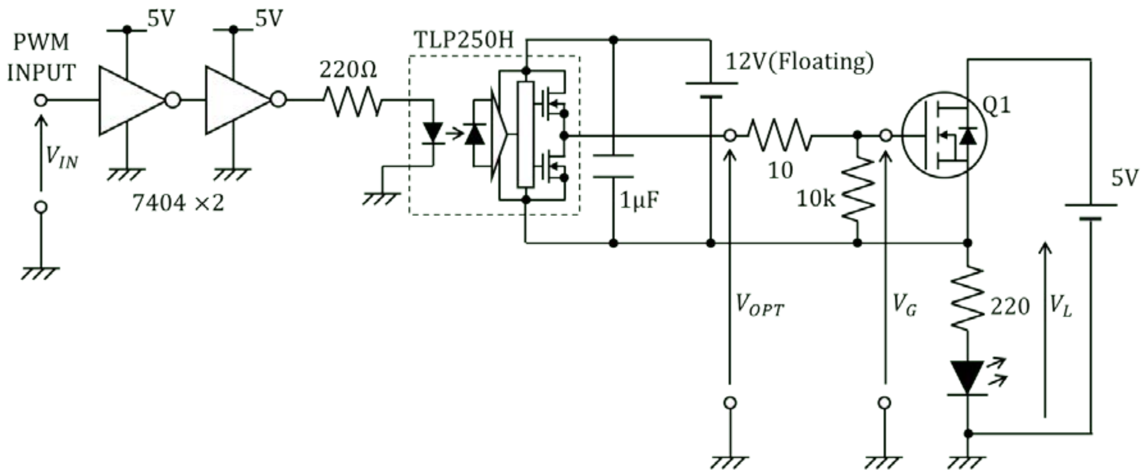

Fig.10　ハイサイドスイッチを用いた LED 調光回路

実験手順を以下に示す。

1) Fig.10 の回路を製作する。2 つの 5 V 電源は共通のものを使用しても支障はない。TLP250H に接続する 12V 電源はフローティング状態(GND を共通化しない)にすること。
2) ファンクションジェネレータを用いて周波数 10k~100kHz、振幅 $5\mathrm{V}_{\mathrm{Peak-Peak}}$、duty 比 50% 程度の PWM 信号(矩形波)を生成する。
3) 矩形波を製作した回路に入力し、オシロスコープを用いて各部($V_{IN}, V_{OPT}, V_G, V_L$)の電圧波形を確認する。このとき、MOS-FET 導通時にV_Gが負荷の電源電圧 12V よりも高い電圧となることに着目すること。

5.3 (回路例)Bootstrap 回路の紹介

5.2 節での実験より、ハイサイドスイッチに N チャネル型 MOSFET を用いた場合、ハイサイドスイッチを駆動するためには、フローティング電源が必要となることがわかった。フローティング電源を確保する容易な方法として、モジュール化された絶縁型 DC/DC コンバータを用いる方法(実際にゲートドライブ用の絶縁型 DC/DC モジュールが製品として存在する)があげられる。しかし、絶縁型 DC/DC モジュールは 1 個あたり約 1000 円と高価であり、絶縁型 DC/DC を使用できない場合もある。そこで、別途電源を用意せずにハーフブリッジにおけるハイサイドスイッチを駆動する方法として、Bootstrap 回路と呼ばれる回路を用いる方法が挙げられる。Fig.11 に Bootstrap 回路の例を示す。

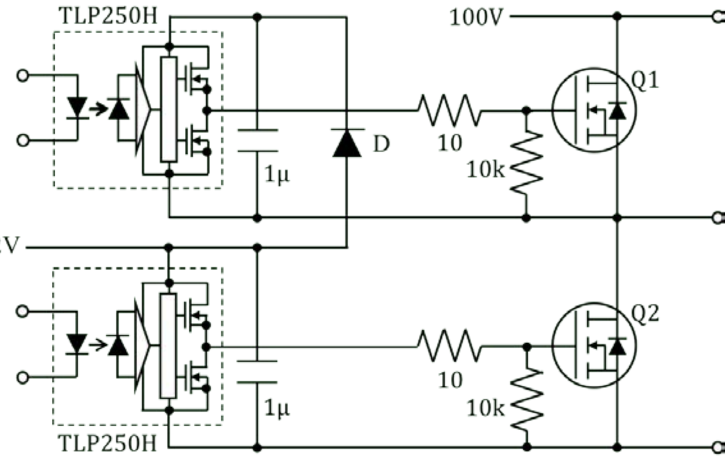

Fig.11　Bootstrap 回路を用いたハーフブリッジ駆動回路

Fig.11 の回路は TLP250H を用いて、ハーフブリッジを駆動する Bootstrap 回路の例である。この回路例のように高い電圧を扱う場合、ダイオードの耐圧に注意する必要がある。Bootstrap 回路はチャージポンプと呼ばれるコンデンサを用いた昇圧回路の仕組みを利用しており、コンデンサに蓄積した電荷を用いてハイサイドスイッチの駆動を行う。以下にて簡易に Bootstrap 回路の動作を説明する。

(1) ローサイドスイッチが導通状態となった際において、ハイサイドスイッチとローサイドスイッチ間(中性点と呼ばれる)の電位が 0V 付近にまで低下する。

(2) ハイサイド側のゲートドライバに接続されたコンデンサがダイオードを介して充電される。

(3) ローサイドスイッチを非導通状態とし、コンデンサに充電した電荷を用いてハイサイドスイッチの駆動を行う。

Bootstrap 回路はこのようにして、ハイサイドスイッチの駆動を行う。注意として、Bootstrap 回路はハイサイドスイッチを長時間継続して駆動し続けることができない。これはゲート・ソース間の漏れ電流やプルダウン抵抗などの影響により、コンデンサに蓄積されている電荷が徐々に消費されていくためである。

5.4 (課題)ハイサイドスイッチングなどに関する自己学習

1) 5.1 節にて、レグを構成するスイッチはダイオードに置き換えられることが多いと記述したが、大きな電流や低電圧を扱うコンバータではハーフブリッジ型のレグを使用することが多い。これは何故か考察せよ。

※ハーフブリッジ型のレグを有する非絶縁コンバータは同期整流型と呼ばれる。

2) ハーフブリッジを使用する際には、スイッチング時にデッドタイムと呼ばれる双方のスイッチが非導通状態となる時間を挿入する必要がある。なぜこのデッドタイムを挿入する必要があるか調査せよ。

ヒント: キーワード「同期整流　貫通電流」にて検索をかけると良い

6. 降圧チョッパの理論・設計・製作

6.1 (理論)DC/DC コンバータの基礎知識

4 章の実験では、MOS-FET を PWM により駆動することで、負荷に伝搬される電力の平均値を制御可能であることを示した。この実験において、負荷電流は断続的(電流が流れている状態および流れていない状態の 2 状態)なものとなっている。変調周波数が十分に高い場合、制御対象が照明用 LED などであればこれは大きな問題とならない(人間の目は 50Hz 弱までのチラつきしか認識できないため)。しかし、電力を供給する対象がロジック回路やアナログ回路である場合、断続的な電流供給による負荷制御を用いることができないことは自明である。LED に対する調光制御においても、チラつきを許容できない用途などで利用される場合には、4.2 節にて扱った調光回路は利用できない。リニアレギュレータ(いわゆる 3 端子レギュレータなど)を用いれば、降圧を行った上で負荷に連続して電流を配給することが可能であるが、リニアレギュレータは降圧分のエネルギーを全て熱に変換する。そのため、エネルギー利用効率が悪く、大電力を扱うことは難しい。そこで、スイッチングによる断続的な電流を平滑することで、負荷電流を連続にしながら電力制御を行う機器が DC/DC コンバータである。DC/DC コンバータではスイッチングとインダクタの電流平滑作用およびキャパシタの電圧平滑作用を巧みに用いて、電力変換を実現する。パワーエレクトロニクス分野の文献などでは、インダクタンスにより電流を蓄積する受動素子をリアクトルと呼ぶことが多く[1]、本資料中でも以後インダクタをリアクトルと呼ぶものとする。多くの負荷は定格電圧が決まっているので、DC/DC コンバータは出力電圧を一定にするように制御を行うことが多い(ただし、LED などの一部の負荷では定電流制御が用いられる)。

DC/DC コンバータは大きく分けると非絶縁型と非絶縁型に分類される。非絶縁型は比較的簡易な構造をしており、絶縁が求められない用途にて幅広く利用されている。絶縁型は高周波トランスを介してエネルギー伝搬を行うことで、入力側と出力側を電気的に絶縁(ガルバニック絶縁)することが可能であり、安全の為に絶縁が必要とされる AC アダプタなどで用いられる[1]。非絶縁型の例として降圧チョッパや昇圧チョッパ、SEPIC コンバータ、絶縁型の例としてフライバックコンバータやフォワードコンバータ、DAB(Dual Active Bridge)コンバータなどが挙げられる[1]。次節以降では代表的な非絶縁型 DC/DC コンバータである降圧チョッパについて取り扱う。

コメント:パワーエレクトロニクスの始まりは、NASA のアポロ計画であると書かれた文献を以前目にしたことがある(残念ながら、文献名を失念してしまった)。その文献によると、当時の電力制御はリニアレギュレータが主流であり、宇宙環境での排熱処理が大きな問題となっていた。そこで、電力損失が小さく、発熱の少ないスイッチングレギュレータ(DC/DC コンバータ)が開発されたとされている。

6.2 (理論)リアクトル電流の特性

まず、降圧チョッパの動作原理を解説する前に、チョッパ回路の動作を考える際に必要となるリアクトル電流の特性について考える。ある時刻tにおけるリアクトルの両端電圧$v_L(t)$およびリアクトル電流$i_L(t)$に関する式[2]を Eq.14 に示す。Eq.14 において、Lはリアクトルのインダクタンスを表している。

$$v_L(t) = L\frac{di_L(t)}{dt} \tag{14}$$

Eq.14 の両辺を$[0, \mathrm{t}]$について積分し$i_L(t)$について解くことで、リアクトル電流に関する式である Eq.15 を得る。

$$i_L(t) = i_L(0) + \frac{1}{L}\int_0^t v_L(t)\,dt \tag{15}$$

Eq.15 より、時刻tにおけるリアクトル電流$i_L(t)$は初期時刻$t = 0$におけるリアクトル電流$i_L(0)$の値、およびリアクトルの両端電圧$v_L(t)$の積算値によって決まることがわかる。さらに、この Eq.15 よりリアクトルに関する重要な性質である「リアクトル電流は常に連続となる」ことが確認できる。すなわち、リアクトル電流は断続的に変化することはなく(現実世界において$v_L(t)$は有界な関数と考えて良いため、いかなる場合においても成り立つ)、連続となるように変化する(ただし、観測時間がリアクトル電流の変化時間に対して非常に長い場合、リアクトル電流が断続的に変化したかの様に見えることはある)。また、Eq.15 から初期値$i_L(0)$を除き、$[0, \mathrm{t}]$におけるリアクトル電流の変化量を$\Delta i_L(t)_{0\to t}$と定める時、$\Delta i_L(t)_{0\to t}$は Eq.16 にて表される。

$$\Delta i_L(t)_{0\to t} = i_L(t) - i_L(0) = \frac{1}{L}\int_0^t v_L(t)\,dt \tag{16}$$

次節では、Eq.16 および Eq.15 からわかる性質である「リアクトル電流は常に連続となる」ことを用いて、降圧チョッパの動作原理を説明する。

6.3 (理論)降圧チョッパの動作原理

降圧チョッパ(Back Converter)は基本的な電力変換回路の一つであり、電圧を降圧する機能を有する回路である。Fig.12 に降圧チョッパの基本的な回路図を示す[1]。

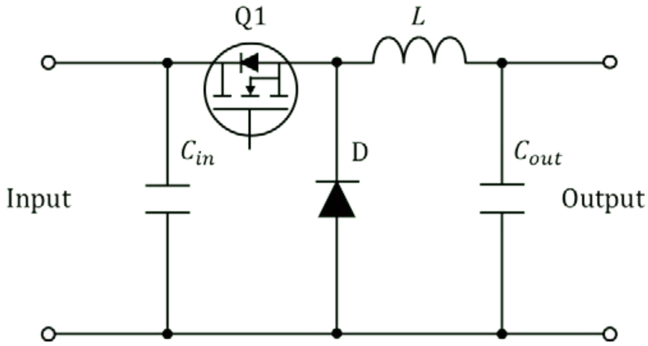

Fig.12　降圧チョッパ

Fig.12 に示す降圧チョッパは非同期整流型と呼ばれ、レグのローサイドスイッチにダイオードを用いている(このダイオードは還流ダイオードとして機能する)。解説の都合上、本節では非同期整流型の降圧チョッパの動作原理について述べるが、6.6 節にて同期整流型の降圧チョッパについても簡易に解説を行う。解説にあたって、MOS-FET をスイッチ部とボディダイオード部に分けて表記し、入力側に直流電圧源、負荷に抵抗を接続した Fig.13 の回路図を用いるものとする。

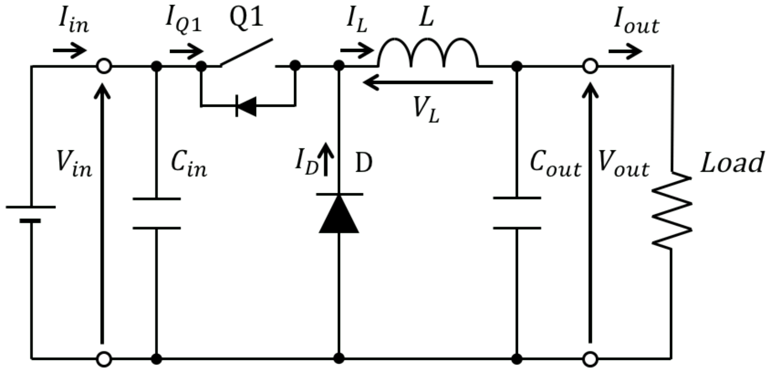

Fig.13　電圧源と負荷を接続した降圧チョッパ

DC/DC コンバータはスイッチング作用を有する素子を用いて回路を繋ぎかえ(複数の回路方程式を行き来して)、電力変換を実現している。この時、定常状態では 1 スイッチングサイクル(スイッチング素子が動作する 1 周期)中において、回路は平衡状態にある。このような状態は周期定常状態と呼ばれる。従って、コンバータを構成するスイッチが導通している状態の回路および、スイッチが非導通の状態における回路状態について各々に考え、それらが平衡状態となる場合を考えれば、定常状態におけるコンバータの動作を考えることが可能である[1]。
以下では Fig.13 の回路において、Q1導通時およびQ1非導通時の 2 つの状態について個々に考えた後に、周期定常状態となる条件について述べる。
・Q1導通時における動作
　Q1導通時における動作を考える。Q1導通時において、ON 抵抗による電圧降下を無視すると、リアクトルLに印加される電圧V_Lはキルヒホッフの電圧則より$V_{in} - V_{out}$となる。また、Q1導通時

の回路方程式に対して、過渡現象を考えると$V_{in} \geq V_{out}$の関係が常に成り立つことがわかるため、リアクトル電流I_LはQ1導通時において増加するとわかる。ここで。Q1の導通時間をT_{ON}とすると、Eq.16 よりT_{ON}間にリアクトル電流I_Lの変化量$\Delta I_{L(\mathrm{ON})}$は Eq.17 にて表される。

$$\Delta I_{L(\mathrm{ON})} = \frac{1}{L}\int_0^{T_{ON}} (V_{in} - V_{out})\, dt = \frac{T_{ON}}{L}(V_{in} - V_{out}) \tag{17}$$

還流ダイオード D には逆バイアスが印加されているため、非導通状態となる。この時における電流経路は Fig.14 の様になる。本動作状態ではリアクトル電流は増加するため、リアクトルは電圧源から供給されたエネルギーの一部(負荷で消費されていない分)を磁気エネルギーとして蓄積していると考えることができる。

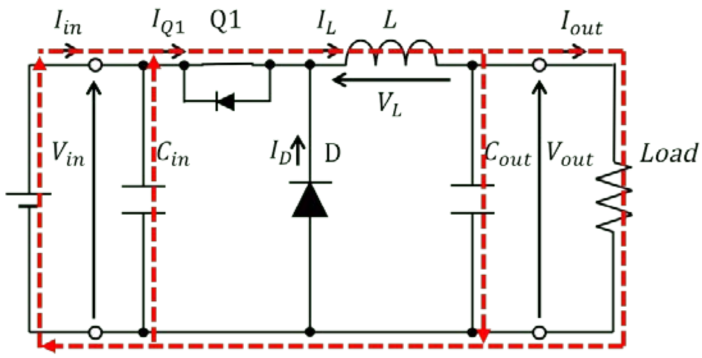

Fig.14　Q1導通時における電流経路

・Q1非導通時における動作

Q1導通状態からT_{ON}経過後にQ1を非導通状態にした際の動作を考える。Q1 を導通状態から非導通状態に切り替えることにより、電圧源からの電流配給は断たれるが、リアクトルは「リアクトル電流は常に連続となる」という性質により、電流を維持しようとする。その結果、正バイアスが印加されることで還流ダイオードが導通状態となり、リアクトルの電流連続性が確保される。Q1 非導通時において、ダイオードの電位障壁による電圧降下を無視すると、リアクトルLに印加される電圧V_Lはキルヒホッフの電圧則より$-V_{out}$となる。従って、Q1非導通時においてリアクトル電流I_Lは減少するとわかる。ここで、Q1の非導通時間をT_{OFF}とすると、Eq.16 よりT_{OFF}間にリアクトル電流I_Lの変化量$\Delta I_{L(\mathrm{OFF})}$は Eq.18 にて表される。実際には、出力コンデンサに蓄積した電荷はQ1非導通時に放電されるため、V_{out}は一定ではない(出力電圧にリプルが発生する原因の 1 つである)。しかし、十分に大きい容量の出力コンデンサを用いればV_{out}の変化量ΔV_{out}はV_{out}に対して無視できるほど小さくなる。また、Q1非導通時におけるリアクトル電流の変化が Eq.5 の様にはならない動作状態(電流不連続モード)も存在するが、それについては後ほど述べる。

$$\Delta I_{L(\mathrm{OFF})} = \frac{1}{L}\int_{T_{ON}}^{T_{ON}+T_{OFF}} (-V_{out})\,dt = -\frac{T_{OFF}}{L}V_{out} \tag{18}$$

Q1のボディダイオードには逆バイアスが印加されているため、非導通状態である。この時における電流経路は Fig.15 のようになる。本動作状態ではリアクトル電流は減少するため、リアクトルが磁気エネルギーとして蓄えたエネルギーを放出していると考えることができる。

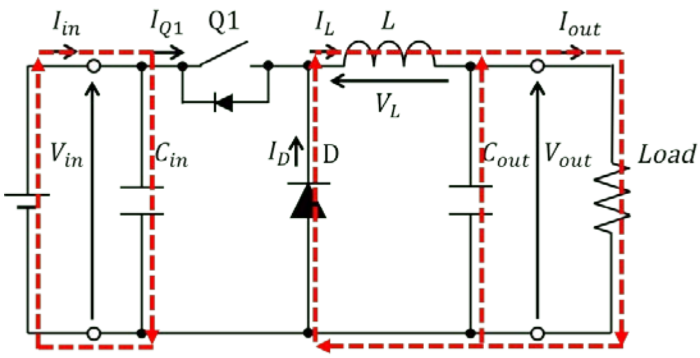

Fig.15　Q1非導通時における電流経路

・周期定常状態となる条件

Q1導通時およびQ1非導通時における動作について、簡易に解説を行った。これらに基づいて周期定常状態となる条件について解説を行う。Q1導通時にはリアクトル電流は上昇し、Q1非導通時にはリアクトル電流は減少する。定常状態では 1 スイッチングサイクル中にてリアクトル電流の増減が釣り合い、平衡状態となる[1]。すなわち、降圧チョッパにおける周期定常状態は Eq.19 の条件を満たす状態である。

$$\Delta I_{L(\mathrm{ON})} + \Delta I_{L(\mathrm{OFF})} = 0 \quad \Rightarrow \quad \frac{T_{ON}}{L}(V_{in} - V_{out}) - \frac{T_{OFF}}{L}V_{out} = 0 \tag{19}$$

V_{in}とV_{out}間の周期定常状態を満たす条件を調べるために Eq.19 をV_{out}について解くと、Eq.20 を得る。Eq.20 において、$\alpha = T_{ON}/(T_{ON} + T_{OFF})$は duty 比(通流率とも呼ばれる)を表している。

$$V_{out(\mathrm{CCM})} = \frac{T_{ON}}{T_{ON} + T_{OFF}}V_{in} = \alpha V_{in}\ \ [\mathrm{V}] \tag{20}$$

Eq.20 より、周期定常状態となる入出力電圧の関係は duty 比αによってのみ決まることがわかり、理論上(スイッチング損失、導体損失などを全て無視すれば)は電力損失を生じさせずに duty 比αを操作することでV_{out}よりも低い電圧を任意に得られる。 V_{out}が周期定常状態となる電圧を満た

していない場合や、duty 比が変更された場合はスイッチングサイクルを繰り返すうちに出力コンデンサC_{out}が充電もしくは放電され、周期定常状態へと到達する。この Eq.20 の式にて入出力関係が記述される動作モードは電流連続モード(CCM: Continuous Current Mode)と呼ばれ、降圧チョッパの定常状態における基本的な動作モードである。電流連続モードにおける主要な電流・電圧波形の例を Fig.16 に示す。

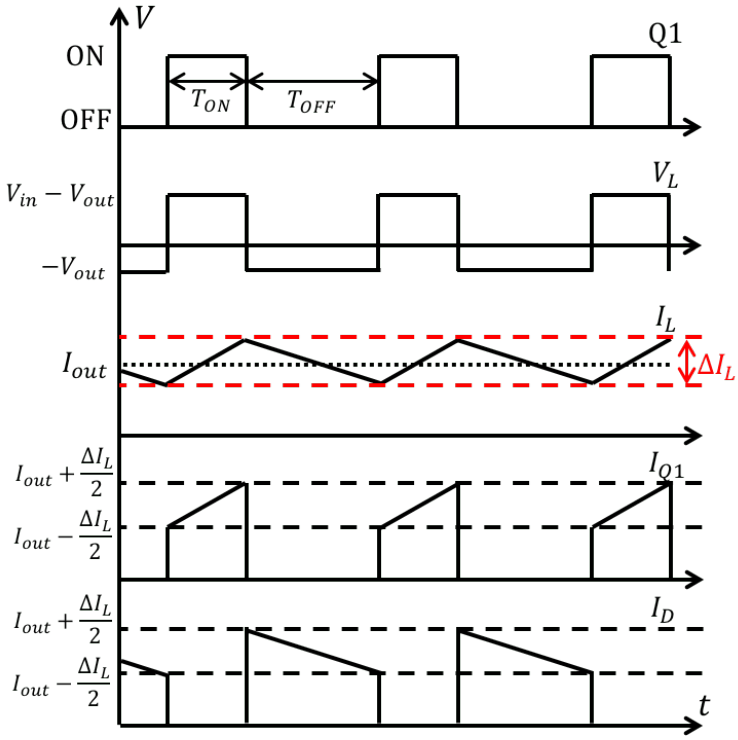

Fig.16　電流連続モードにおける主要な電流・電圧波形の例

・電流不連続モードにおける動作

降圧チョッパには、電流連続モードに対して電流不連続モード(DCM: Discontinuous Current Mode)と呼ばれる動作モードが存在する。電流不連続モードは非同期整流型降圧チョッパ特有の動作モードであり(ただし、同期整流型降圧チョッパでも意図的に制御を行えば電流不連続モードにて動作させることが可能である)、軽負荷時(出力電流が小さい時)には電流不連続モードにて動作する。注意として、電流不連続とはリアクトル電流が断続的になっているわけではなく(そのようになることは Eq.15 に反している)、スイッチングサイクル中にてリアクトル電流が一時的に持続してゼロとなる区間が存在することから、電流不連続モードと呼ばれている。Fig.17 に電流不連続モードにおける主要な電流・電圧波形の例を示す。

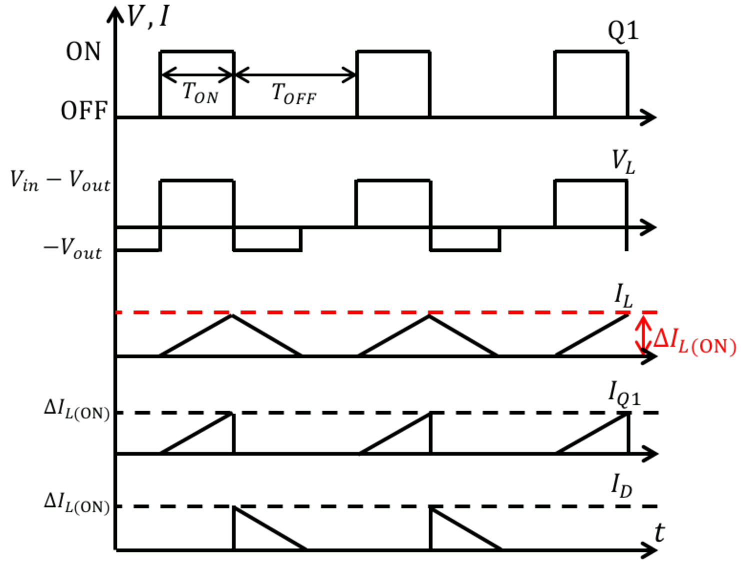

Fig.17　電流不連続モードにおける主要な電流・電圧波形の例

Fig.17 に示すように、リアクトル電流は Q1 導通時に$\Delta I_{L(\mathrm{ON})}$まで増加し、再度 Q1 が導通するまでにゼロへと減少する。非同期整流型降圧チョッパではダイオードにより出力側からリアクトルへの逆流が阻止されるため、リアクトル電流は Q1 が再度導通するまでゼロの状態となる。このことから、リアクトルに蓄積されたエネルギーは Q1 非導通状態中にて全て放出されていることがわかる。リアクトルのこの間欠的な動作により、電流不連続モードは電流連続モードとは異なる入出力特性を有する。1 周期中において、入力側からリアクトルに電流が流れるのはT_{ON}の間のみであるため、降圧チョッパに入力される電力は Eq.21[3]にて表される。

$$\begin{aligned} P_{in} &= \frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}} V_{in} I_{Q1}\,dt = \frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}} \frac{t}{L} V_{in}(V_{in}-V_{out})\,dt \\ &= \frac{1}{T_{ON}+T_{OFF}}\left[\frac{t^2}{2L}V_{in}(V_{in}-V_{out})\right]_0^{T_{ON}} = \frac{V_{in}(V_{in}-V_{out}){T_{ON}}^2}{2L(T_{ON}+T_{OFF})}\ [\mathrm{W}] \end{aligned} \tag{21}$$

スイッチング損失や導通損失などを全て無視できるものとし、降圧チョッパに入力されたエネルギーがすべて出力側へ伝播されるとすると$P_{in}=P_{out}$が成り立つ。従って、$P_{out}=V_{out}I_{out}$および Eq.21 より Eq.22 の関係を得る。

$$V_{out}I_{out} = \frac{V_{in}(V_{in}-V_{out}){T_{ON}}^2}{2L(T_{ON}+T_{OFF})} \tag{22}$$

Eq.22 を出力電圧V_{out}について解くことで、電流不連続モード時の出力電圧$V_{out(\mathrm{DCM})}$を表す Eq.23 が求まる。Duty 比αを用いて$V_{out(\mathrm{DCM})}$を表すと Eq.24 となる。

$$V_{out(\mathrm{DCM})} = \frac{(V_{in}T_{ON})^2}{V_{in}{T_{ON}}^2 + 2LI_{out}(T_{ON} + T_{OFF})}\ [\mathrm{V}] \tag{23}$$

$$V_{out(\mathrm{DCM})} = \frac{(V_{in}\alpha)^2}{V_{in}\alpha^2 + 2LI_{out}f}\ [\mathrm{V}] \tag{24}$$

Eq.23 および Eq.24 は出力電流I_{out}を含んでいるため、電流不連続モード時において出力電圧はT_{ON}, T_{OFF}のみで定まらず、出力電流にも依存することがわかる。また、T_{ON}の間にリアクトルに蓄積されるエネルギーがリアクトル容量Lにより決まるため、出力電圧はリアクトル容量を含む式となる。

次に電流不連続モードが発生する条件について考える。電流不連続モードはリアクトル電流が持続してゼロとなった際に発生するため、リアクトルに生じるリプル電流の最小値がゼロとなる条件について考えれば良い。この電流連続モードと電流不連続モードの境界動作は電流境界モード(BCM: Boundary Current Mode)や臨界モードなどと呼ばれる。電流境界モードではリアクトル電流がゼロに到達するものの、電流の減少にはT_{OFF}の時間を要しているため、出力電圧は電流連続モードの出力電圧$V_{out(\mathrm{CCM})}$である Eq.20 と等しい。従って、この時の出力電流は電流連続モード同様にリアクトル電流の平均値となるため、電流境界モードにおける出力電流$I_{out(\mathrm{BCM})}$は Eq.25 にて表される。Eq.25 において、$\overline{\Delta I_L}$はリアクトル電流の平均値、$V_{out(\mathrm{BCM})}$ は電流境界モードにおける出力電圧を表す。

$$\begin{aligned} I_{out(\mathrm{BCM})} &= \overline{\Delta I_L} = \frac{\Delta I_{L(\mathrm{ON})}}{2} = \frac{T_{ON}}{2L}\left\{V_{in} - V_{out(\mathrm{BCM})}\right\} \\ &= \frac{T_{ON}}{2L}\left\{V_{in} - V_{out(\mathrm{CCM})}\right\} = \frac{T_{ON}}{2L}\left(V_{in} - \frac{T_{ON}}{T_{ON} + T_{OFF}}V_{in}\right) = \frac{T_{ON}T_{OFF}}{2L(T_{ON} + T_{OFF})}V_{in}\ [\mathrm{A}] \end{aligned} \tag{25}$$

Eq.25 にて求めた電流境界モード時における出力電流$I_{out(\mathrm{BCM})}$を用いると、各モードの動作条件は Eq.26 のようになる。

$$\begin{cases} \text{電流連続モード(CCM):}\ I_{out} > I_{out(\mathrm{BCM})} \\ \text{電流境界モード(BCM):}\ I_{out} = I_{out(\mathrm{BCM})} \\ \text{電流不連続モード(DCM):}\ I_{out} < I_{out(\mathrm{BCM})} \end{cases} \tag{26}$$

Eq.23 にて$V_{out(\mathrm{DCM})}$をI_{out}の関数と考えると、$V_{out(\mathrm{DCM})}$は単調減少関数である。Eq.26 より、電流不連続モードにて動作するI_{out}の範囲は$[0, I_{out(\mathrm{BCM})})$であるため、電流不連続モードと電流連続モードにおける出力電圧間には Eq.27 の関係が存在する。

$$V_{out(\mathrm{DCM})} > V_{out(\mathrm{DCM})}\Big|_{I_{out}=I_{out(\mathrm{BCM})}} = \frac{(V_{in}T_{ON})^2}{V_{in}{T_{ON}}^2 + 2LI_{out(\mathrm{BCM})}(T_{ON}+T_{OFF})}$$
$$= \frac{(V_{in}T_{ON})^2}{V_{in}{T_{ON}}^2 + V_{in}T_{ON}T_{OFF}} = \frac{T_{ON}}{T_{ON}+T_{OFF}}V_{in} = V_{out(\mathrm{CCM})} \tag{27}$$

Eq.27 より、電流不連続モードにおける出力電圧$V_{out(\mathrm{DCM})}$は電流連続モードにおける出力電圧$V_{out(\mathrm{CCM})}$よりも大きくなることがわかる。例として、入力電圧 24 V、Duty 比 50 %、リアクトル容量を 200 μH、スイッチング周波数を 100 kHz とした場合における、非同期整流型降圧チョッパの出力電圧V_{out}・出力電流I_{out}間の特性を Fig.18 に示す。

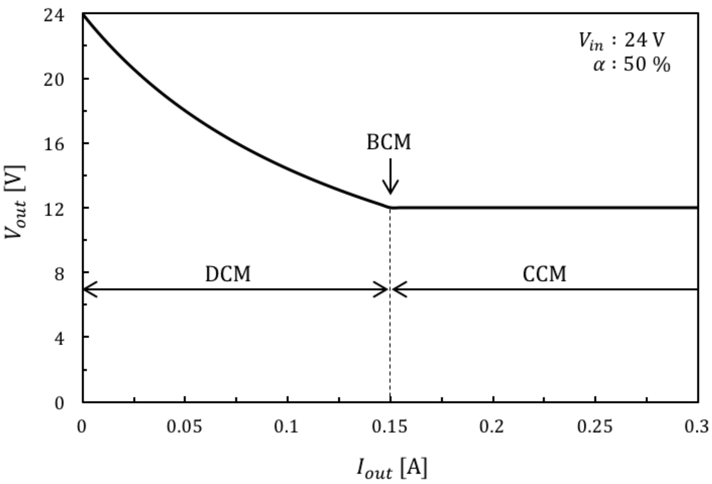

Fig.18　非同期整流降圧チョッパにおける$V_{out} - I_{out}$間の特性

コラム: 降圧チョッパは電源電圧をスイッチングする事でパルス状電圧を生成し、それを LC フィルタ回路で均すことで直流電圧を生成する回路と捉えることもできる。この考えを用いると、古典制御論に基づいて電流連続モードにおける降圧チョッパの動作を容易にモデリングする(当然ながら線型近似を行うことでモデル化する)ことが可能である(リアクトル電流が 0 となる区間に起因する非線形性の影響により、電流不連続モードは簡単にモデル化できない)。降圧チョッパのモデル化については、別途定電圧制御システムの設計手引きにて解説を行う予定なので、もし興味をお持ちであれば是非ご一読願いたい。

6.4 (設計)降圧チョッパの設計手法

6.3 節にて降圧チョッパの動作原理について述べたが、実際に回路の製作を行うためには回路定数の決定や部品選定を行う必要がある。これらのパラメータは降圧チョッパの特性を決定するため、要求仕様に応じて適切なパラメータを決定する必要がある。本節では、部品選定の際に必要となる回路定数、および厳守すべき各種パラメータ(定格リプル電流、耐圧、耐電流など)の決

定・導出手法について、電流連続モード動作時における時間領域での解析に基づいた一例を述べる。その後、実際に要求仕様例を設定し、要求仕様を満たす降圧チョッパの設計を行う。

・リアクトルの選定

電流連続モードでの定格時における動作に基づいて、リアクトルの選定を行う。降圧チョッパにて、リアクトルに生じるリプル電流の変化量$\Delta I_L(=\Delta I_{L_{ON}}=\Delta I_{L_{OFF}})$はリアクトルの容量$L$により決定される。Eq.17、Eq.20 および$T_{ON}$が$(T_{ON}+T_{OFF})\,\alpha$にて書き換えられることを利用すると、$\Delta I_L$と$L$との関係を表す Eq.28 を得る。ただし、Eq.16 において$f=1/(T_{ON}+T_{OFF})$はスイッチング周波数を表す。

$$\Delta I_L=\frac{T_{ON}}{L}(V_{in}-V_{out})=\frac{1}{L}(V_{in}-V_{out})(T_{ON}+T_{OFF})\alpha=\frac{(V_{in}-V_{out})V_{out}}{LfV_{in}}\ \ [\mathrm{A_{Peak-Peak}}] \tag{28}$$

Eq.28 をインダクタンスLについて解くと、Eq.29 を得る。

$$L=\frac{(V_{in}-V_{out})V_{out}}{\Delta I_L f V_{in}}\ \ [\mathrm{H}] \tag{29}$$

Eq.29 を用いることで、入出力電圧V_{in}とスイッチング周波数f、ΔI_Lの目標値より、ΔI_Lを達成できるリアクトルの最小値を決定することができる。また、 1 スイッチングサイクル中におけるリアクトルに流れる電流の平均値$\overline{I_L}$は出力電流I_{out}と等しいことから、1 スイッチングサイクル中におけるリアクトルに流れる電流の最大値$I_{L_{MAX}}$は Eq.30 となる。リアクトルを選定する際には Eq.30 以上の電流許容値が必要となる。

$$I_{L_{MAX}}=I_{out}+\frac{\Delta I_L}{2}\ \ [\mathrm{A}] \tag{30}$$

なお、リアクトルを選ぶ際にはインダクタンスと電流許容値のみならず、巻線抵抗にも気を配る必要がある。電力損失を抑えるために、できるだけ巻線抵抗が小さいリアクトルを選定することが望ましい。巻線抵抗により生じる電力損失の具体的な計算方法については、6.8 節にて述べる.

・入力コンデンサの選定

電流連続モードでの定格時における動作に基づいて、入力コンデンサの選定を行う。理想的な電圧源に降圧チョッパが接続されている場合、入力コンデンサは必要ではない。しかし、実際の降圧チョッパでは線路インダクタンスによる影響、電源のスルーレートにおける制約などにより、入力コンデンサを挿入する必要がある。Fig.19 に入力コンデンサ周辺の寄生素子を考慮した降圧

チョッパの回路図を示す。Fig.19 において、R_{Line_in}は線路抵抗、L_{Line}は線路インダクタンス、R_{ESR}は入力コンデンサの ESR(等価直列抵抗)、L_{ESL}は入力コンデンサの ESL(等価直列インダクタンス)を表す。

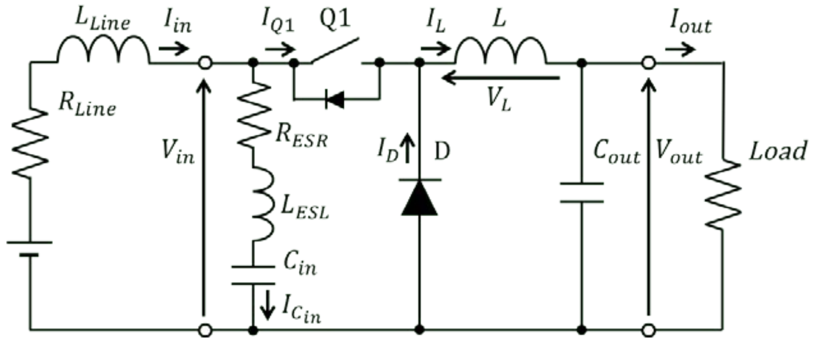

Fig.19　入力コンデンサ周辺の寄生素子を考慮した降圧チョッパ

入力コンデンサは Q1 に生じるパルス状電流を吸収する役割を有しており、大きなリプル電流が生じる。Fig.20 に入力コンデンサが理想的な平滑作用を示した際における各部の波形を示す。

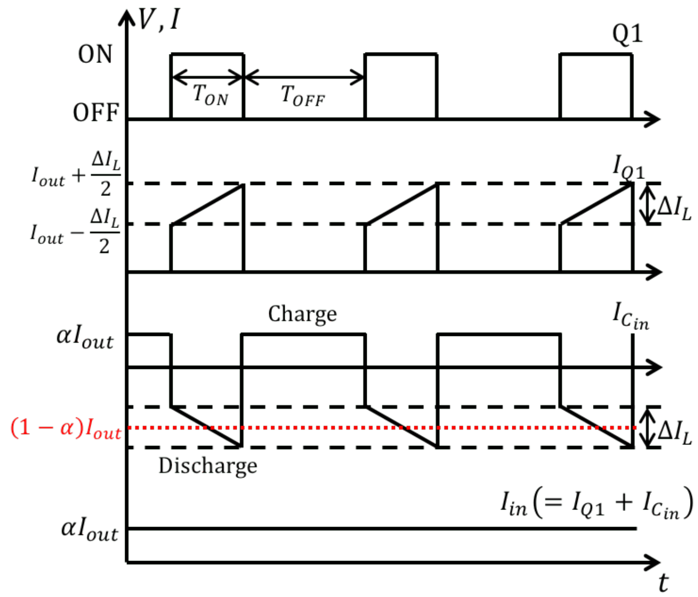

Fig.20　入力コンデンサによる入力電流の平滑作用例(理想状態)

ただし、実際の降圧チョッパでは入力コンデンサの容量が有限であることに加えて、線路インダクタンスL_{Line}, ESR および ESL による影響が生じる。従って、入力電流I_{in}はリプルを含み、Fig.20 に示した完全に平坦な波形とはならない。この場合、入力コンデンサに生じる電流$I_{C_{in}}$の振幅は Fig.20 に示した波形よりも小さくなる。よって、入力コンデンサに生じるリプル電流(リプル電流は主に実効値にて取り扱われる)の取り得る最大値は、理想状態(Fig.16)における$I_{C_{in}}$の実効値

$I_{C_{in}_RMS}$となる。Fig.20 に示した$I_{C_{in}}$に基づいて、$I_{C_{in}_RMS}$の計算を行うと Eq.31 を得る。

$$
\begin{aligned}
I_{C_{in}\_RMS} &= \sqrt{\frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}}\left\{I_{C_{in}}(t)\right\}^2 dt} \\
&= \sqrt{\frac{1}{T_{ON}+T_{OFF}}\left\{\int_0^{T_{ON}}\left(-\frac{\Delta I_L}{T_{ON}}t-(1-\alpha)I_{out}+\frac{\Delta I_L}{2}\right)^2 dt+\int_{T_{ON}}^{T_{ON}+T_{OFF}}(\alpha I_{out})^2 dt\right\}} \\
&= I_{out}\sqrt{\alpha\left(1+\frac{{\Delta I_L}^2}{12{I_{out}}^2}\right)-\alpha^2} = \sqrt{\frac{V_{out}}{V_{in}}\left({I_{out}}^2+\frac{{\Delta I_L}^2}{12}\right)-\left(I_{out}\frac{V_{out}}{V_{in}}\right)^2}\quad [\mathrm{A_{RMS}}]
\end{aligned}
\tag{31}
$$

入力コンデンサのリプル電流は、Eq.31 における$I_{C_{in}_RMS}$以上となることはない。従って、入力コンデンサを選定する際には$I_{C_{in}_RMS}$以上の定格リプル電流を有するコンデンサを選べば良い。

次に、入力コンデンサに生じるリプル電圧について述べる。前述の通り、実際の降圧チョッパにおいて入力コンデンサの容量は有限である。従って、入力コンデンサの電荷量の変化により、入力電圧V_{in}にもリプルが重複する。入力コンデンサの容量C_{in}は、この入力リプル電圧の振幅ΔV_{in}を決定する要因の 1 つとなる。さらに、ESR により生じる電圧降下、電流変化時に ESL によって発生する起電力も入力リプル電圧を生じさせる要因となる。これらを踏まえると、入力リプル電圧ΔV_{in}は入力コンデンサの電荷量変動に起因するリプル電圧$\Delta V_{C_{in}}$、ESR に起因するリプル電圧ΔV_{ESR}および ESL に起因するリプル電圧ΔV_{ESL}の合計値となることがわかる。当然ながら、入力リプル電圧ΔV_{in}は入力コンデンサの電流$I_{C_{in}}$に依存するため、回路条件によりその値は大きく異なる。しかし、理想状態(Fig.20)において入力コンデンサに生じる電流$I_{C_{in}}$の振幅は最も大きくなるため、$\Delta V_{C_{in}}$は Fig.20 における$I_{C_{in}}$に基づいて計算して問題ない(worst-case を想定して設計したことになる)。理想状態の$I_{C_{in}}$に基づいて、入力コンデンサの電荷量変動に起因するリプル電圧$\Delta V_{C_{in}}$を求めた結果を Eq.32 に示す。ただし、Eq.32 においてfはスイッチング周波数を表す。

$$
\begin{aligned}
\Delta V_{C_{in}} &= \left|\frac{1}{C_{in}}\int_0^{T_{ON}} I_{C_{in}}(t)dt\right| = \left|\frac{1}{C_{in}}\int_{T_{ON}}^{T_{ON}+T_{OFF}} I_{C_{in}}(t)dt\right| \\
&= \frac{1}{C_{in}}\int_{T_{ON}}^{T_{ON}+T_{OFF}}\alpha I_{out}dt = \frac{\alpha I_{out}T_{OFF}}{C_{in}} = \frac{\alpha I_{out}}{C_{in}}\frac{\frac{T_{OFF}}{T_{ON}+T_{OFF}}}{\frac{1}{T_{ON}+T_{OFF}}} = \frac{\alpha(1-\alpha)I_{out}}{C_{in}f}\quad [\mathrm{V_{Peak-Peak}}]
\end{aligned}
\tag{32}
$$

$\Delta V_{C_{in}}$と同様の理由により、$\Delta V_{ESR}, \Delta V_{ESL}$についても Fig.20 における$I_{C_{in}}$に基づいて計算して問題ないことがわかる。理想動作状態の$I_{C_{in}}$に基づいて、入力コンデンサの ESR に起因するリプル電圧ΔV_{ESR}を求めた結果を Eq.33 に示す。

$$\Delta V_{ESR} = R_{ESR} I_{C_{in}\,Peak-Peak} = R_{ESR}\left|I_{C_{in}}(T_{ON}) - I_{C_{in}}(0)\right| \\ = R_{ESR}(1-\alpha) I_{out}\ \ [\mathrm{V_{Peak-Peak}}] \tag{33}$$

Fig.20 の$I_{C_{in}}$に基づいて、入力コンデンサの ESL に起因するリプル電圧ΔV_{ESL}を求めた結果を Eq.34 に示す。注意として、Eq.34 では ESL により生じる起電力のうちリプルとして現れる起電力($I_{C_{in}}$が連続して変化することにより生じる起電力)のみを考慮している。$I_{C_{in}}$が急変するタイミング(Q1 の導通・非導通切り替え時)では瞬間的に大きな起電力が発生するが、この際に生じる電圧はリプルではなくスパイクと呼ばれ、ノイズの原因となる。

$$\begin{aligned}\Delta V_{ESL} &= L_{ESL}\left|\frac{\Delta I_{C_{in}(\mathrm{ON})}}{T_{ON}}\right| + L_{ESL}\left|\frac{\Delta I_{C_{in}(\mathrm{OFF})}}{T_{OFF}}\right| \\ &= L_{ESL}\frac{(1-\alpha)I_{out}}{T_{ON}} = L_{ESL}\frac{\alpha}{T_{ON}}\left(\frac{1}{\alpha}-1\right)I_{out} = L_{ESL}\frac{1}{T_{ON}+T_{OFF}}\left(\frac{1}{\alpha}-1\right)I_{out} \\ &= L_{ESL} f\left(\frac{1}{\alpha}-1\right)I_{out}\ \ [\mathrm{V_{Peak-Peak}}]\end{aligned} \tag{34}$$

Eq.32, Eq.33 および Eq.34 の合計値が入力リプル電圧ΔV_{in}となる。入力リプル電圧ΔV_{in}を計算した結果を Eq.35 に示す。

$$\begin{aligned}\Delta V_{in} &= \Delta V_{C_{in}} + \Delta V_{ESR} + \Delta V_{ESL} \\ &= \frac{\alpha(1-\alpha)}{C_{in} f} I_{out} + R_{ESR}(1-\alpha)I_{out} + L_{ESL} f\left(\frac{1}{\alpha}-1\right)I_{out} \\ &= \left\{\frac{1}{C_{in} f}\frac{V_{out}}{V_{in}}\left(1-\frac{V_{out}}{V_{in}}\right) + R_{ESR}\left(1-\frac{V_{out}}{V_{in}}\right) + L_{ESL} f\left(\frac{V_{in}}{V_{out}}-1\right)\right\} I_{out}\ \ [\mathrm{V_{Peak-Peak}}]\end{aligned} \tag{35}$$

従って、Eq.35 を用いることで入力リプル電圧ΔV_{in}を見積もることができる。入力コンデンサを選定する際には、入力リプル電圧ΔV_{in}の要求仕様を満たす(すなわち、要求仕様よりも小さなリプル電圧となる)静電容量、ESR および ESL を有し、Eq.31 にて求めたリプル電流に耐性を有するコンデンサを選定すれば良い。なお、耐圧は$V_{in} + \Delta V_{in} \fallingdotseq V_{in}$に対して余裕のあるものを選ぶように注意する。

・出力コンデンサの選定

電流連続モードでの定格時における動作に基づいて、出力コンデンサの選定を行う。Fig.21 に出力コンデンサ周辺の寄生素子を考慮した降圧チョッパの回路図を示す。Fig.21 にて、L_{Line}'は線路インダクタンス、R_{ESR}'は出力コンデンサの ESR、L_{ESL}'は出力コンデンサの ESL を表す。

Fig.21 において、線路抵抗は負荷抵抗の一部とみなせるため省略している。

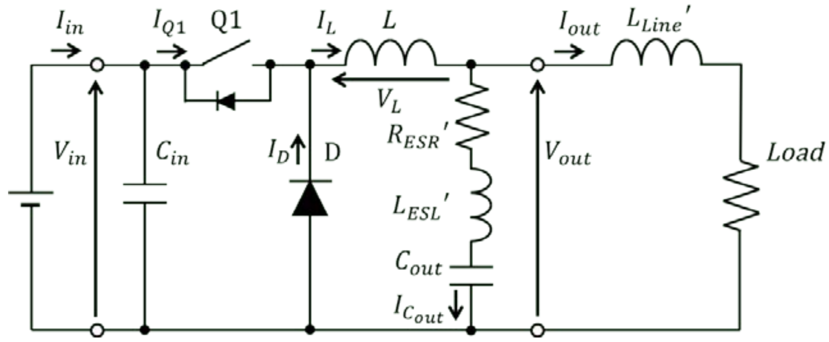

Fig.21　出力コンデンサ周辺の寄生素子を考慮した降圧チョッパ

出力コンデンサはリアクトル電流に含まれるリプルを吸収する役割を有しており、理想的には出力コンデンサに流れる電流はリアクトル電流のリプル成分と一致する。Fig.22 に出力コンデンサが理想的な平滑作用を示した際における各部の波形を示す。

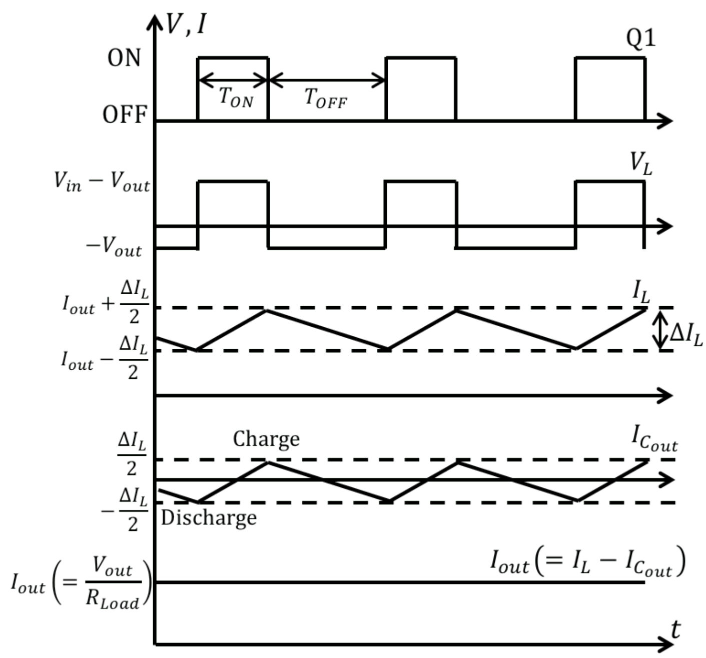

Fig.22　出力コンデンサによる出力電流の平滑作用例(理想状態)

ただし、実際の降圧チョッパでは入力電流I_{in}と同様に、出力電流I_{out}はリプルを含む電流波形となる。従って、出力電流I_{out}は Fig.20 に示した完全に平坦な波形とはならない。この場合、出力コンデンサに生じる電流$I_{C_{out}}$の振幅は Fig.22 よりも小さくなる。よって、出力コンデンサに生じるリプル電流の取り得る最大値は、理想状態(Fig.22)におけるI_{out}の実効値$I_{C_{out_RMS}}$となる。Fig.22 に示した$I_{C_{out}}$に基づいて、$I_{C_{out_RMS}}$の計算を行うと Eq.36 を得る。ただし、Eq.36 中では計算の

簡易化のために$[T_{ON}, T_{ON}+T_{OFF}]$を$[0, T_{OFF}]$に置き換えていることに注意すること。

$$I_{C_{out}\_RMS} = \sqrt{\frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}}\left\{I_{C_{out}}(t)\right\}^2 dt} \quad \text{※↓簡易化のために区間・関数を変更}$$

$$= \sqrt{\frac{1}{T_{ON}+T_{OFF}}\left\{\int_0^{T_{ON}}\left(\frac{\Delta I_L}{T_{ON}}t-\frac{\Delta I_L}{2}\right)^2 dt+\int_0^{T_{OFF}}\left(-\frac{\Delta I_L}{T_{OFF}}t+\frac{\Delta I_L}{2}\right)^2 dt\right\}} \tag{36}$$

$$= \Delta I_L\sqrt{\frac{1}{12}}\ [\mathrm{A_{RMS}}]$$

出力コンデンサのリプル電流は、Eq.36 における$I_{C_{out}_RMS}$以上となることはない。従って、出力コンデンサを選定する際には$I_{C_{out}_RMS}$以上の定格リプル電流を有するコンデンサを選べば良い。

次に、出力コンデンサのリプル電圧について述べる。前述の通り、実際の降圧チョッパでは出力コンデンサの容量は有限であることに加えて、入力コンデンサ同様に出力コンデンサにも ESR および ESL が存在する。従って、出力電圧V_{out}にもリプルが重複する。この出力リプル電圧ΔV_{out}は出力コンデンサの電荷量変動に起因するリプル電圧$\Delta V_{C_{out}}$、ESR に起因するリプル電圧$\Delta V_{ESR}'$および ESL に起因するリプル電圧$\Delta V_{ESL}'$の合計値となる。出力リプル電圧ΔV_{out}は出力コンデンサの電流$I_{C_{out}}$に依存するため、回路条件によりその値は大きく異なる。しかし、理想状態(Fig.22)において出力コンデンサに生じる電流$I_{C_{out}}$の振幅は最も大きくなるため、$\Delta V_{C_{out}}$は Fig.22 における$I_{C_{out}}$に基づいて計算して問題ない。理想状態の$I_{C_{out}}$に基づいて、出力コンデンサの電荷量変動に起因するリプル電圧の振幅$\Delta V_{C_{out}}$を求めた結果を Eq.37 に示す。ただし、Eq.37 中では計算の簡易化のために$[T_{ON}, T_{ON}+T_{OFF}/2]$を$[0, T_{OFF}/2]$に置き換えていることに注意すること。

$$\Delta V_{C_{out}} = \frac{1}{C_{out}}\int_{\frac{T_{ON}}{2}}^{T_{ON}+\frac{T_{OFF}}{2}} I_{C_{out}}(t)dt \qquad \text{※↓簡易化のために区間・関数を変更}$$

$$= \frac{1}{C_{out}}\left\{\int_{\frac{T_{ON}}{2}}^{T_{ON}}\left(\frac{\Delta I_L}{T_{ON}}t-\frac{\Delta I_L}{2}\right)dt+\int_0^{\frac{T_{OFF}}{2}}\left(-\frac{\Delta I_L}{T_{OFF}}t+\frac{\Delta I_L}{2}\right)dt\right\} \tag{37}$$

$$= \frac{\Delta I_L(T_{ON}+T_{OFF})}{8C_{out}} = \frac{\Delta I_L}{8C_{out}f}\ [\mathrm{V_{Peak-Peak}}]$$

$\Delta V_{C_{out}}$と同様の理由により、$\Delta V_{ESR}'$および$\Delta V_{ESL}'$についても Fig.22 における$I_{C_{out}}$に基づいて計算して問題ない。理想動作状態の$I_{C_{out}}$に基づいて、出力コンデンサの ESR に起因するリプル電圧$\Delta V_{ESR}'$を求めた結果を Eq.38 に示す。

$$\Delta V_{ESR}{}' = R_{ESR}{}' I_{C_{out}\,Peak-Peak} = R_{ESR}{}' \left\{ \left(I_{out} + \frac{\Delta I_L}{2} \right) - \left(I_{out} - \frac{\Delta I_L}{2} \right) \right\} = R_{ESR}{}' \Delta I_L \;\; [\mathrm{V_{Peak-Peak}}] \tag{38}$$

Fig.22 の$I_{C_{out}}$に基づいて、出力コンデンサの ESL に起因するリプル電圧$\Delta V_{ESL}{}'$を求めた結果を Eq.39 に示す。

$$\begin{aligned}\Delta V_{ESL}{}' &= L_{ESL}{}' \left| \frac{\Delta I_{C_{out}(\mathrm{ON})}}{T_{ON}} \right| + L_{ESL}{}' \left| \frac{\Delta I_{C_{out}(\mathrm{OFF})}}{T_{OFF}} \right| \\ &= L_{ESL}{}' \left(\frac{\Delta I_L}{T_{ON}} + \frac{\Delta I_L}{T_{OFF}} \right) = L_{ESL}{}' \Delta I_L \frac{T_{ON} + T_{OFF}}{T_{ON} T_{OFF}} = L_{ESL}{}' \frac{f \Delta I_L}{\alpha(1-\alpha)} \\ &= L_{ESL}{}' \frac{{V_{in}}^2 \Delta I_L f}{V_{out}(V_{in} - V_{out})} \;\; [\mathrm{V_{Peak-Peak}}]\end{aligned} \tag{39}$$

Eq.37, Eq.38 および Eq.39 の合計値が出力リプル電圧ΔV_{out}となる。出力リプル電圧ΔV_{out}を計算した結果を Eq.40 に示す。

$$\begin{aligned}\Delta V_{out} &= \Delta V_{C_{out}} + \Delta V_{ESR}{}' + \Delta V_{ESL}{}' \\ &= \left\{ \frac{1}{8 C_{out} f} + R'_{ESR} + L_{ESL}{}' \frac{{V_{in}}^2 f}{V_{out}(V_{in} - V_{out})} \right\} \Delta I_L \;\; [\mathrm{V_{Peak-Peak}}]\end{aligned} \tag{40}$$

出力コンデンサを選定する際には、出力リプル電圧ΔV_{out}の要求仕様を満たす静電容量、ESR および ESL を有し、Eq.36 にて求めたリプル電流に耐性を有するコンデンサを選定すれば良い。なお、耐圧は$V_{out} + \Delta V_{out} \fallingdotseq V_{out}$に対して余裕のあるものを選ぶように注意する。

・ハイサイドスイッチ Q1 の選定

スイッチング素子を選定する際には、デバイスに印加される最大電圧およびデバイスを流れる最大電流に留意する必要がある。さらに、電力変換効率を高めるためには導通損失およびスイッチング損失を抑える必要があるため、ON 抵抗(BJT や IGBT ではコレクタ・エミッタ間電圧V_{CE})や動作速度にも十分留意することが求められる。以上を踏まえた上で、Q1 の動作状態について考える。Q1 導通時に流れる電流はリアクトル電流I_Lと等しい。従って、Q1 には最大で$I_{L_{MAX}}$に相当する電流が流れるため、$I_{L_{MAX}}$以上の定格電流が求められる。さらに、Q1 非導通時には入力コンデンサと等しい電圧が Q1 には印加される。従って、Q1 には$V_{in} + \Delta V_{in} \fallingdotseq V_{in}$以上の耐圧が求められる。また、スイッチング素子が電力変換効率に及ぼす影響を厳密に評価するためには、導通損失およびスイッチング損失などを実際に計算し、見積もる必要がある。この具体的な計算方法については、6.7 節にて述べる。

・ローサイドスイッチ D(Q2)の選定

非同期整流型降圧チョッパにおいてはローサイドスイッチにはダイオード、同期整流型降圧チョッパには自己消弧素子が用いられる。何れのトポロジーにおいても、ハイサイドスイッチ同様に適切なデバイスを選定する必要がある。特に、ダイオードを用いる際には順方向電圧に起因する比較的大きな導通損失が発生し、コンバータの効率低下の大きな要因の一つとなるため、順方向電圧が小さい SBD(Schottky Barrier Diode)を使用することが望ましい。Q1 同様に Q2 についても耐電流および耐電圧を考えると、$I_{L_{MAX}}$以上の耐電流および$V_{in}+\Delta V_{in} \fallingdotseq V_{in}$以上の耐電圧が求められるとわかる。ローサイドスイッチではハイサイドスイッチと異なり、ダイオード(同期整流型の場合はボディダイオード)のリカバリ特性に起因する損失が発生する。ハイサイドスイッチ同様に、ローサイドスイッチにて生じる損失の具体的な計算方法については、6.7 節にて述べる。

・設計手法

設計のために導出を行なった各式を Table.1 に示す。

Table.1　降圧チョッパの設計に用いる式一覧

	Formulas	Eq.No
Reactor's formulas	$L=\dfrac{(V_{in}-V_{out})V_{out}}{\Delta I_L f V_{in}}$ [H]	(29)
	$I_{L_{MAX}}=I_{out}+\dfrac{\Delta I_L}{2}$ [A]	(30)
Input Capacitor's formulas	$I_{C_{in\_RMS}}=\sqrt{\dfrac{V_{out}}{V_{in}}\left({I_{out}}^2+\dfrac{{\Delta I_L}^2}{12}\right)-\left(I_{out}\dfrac{V_{out}}{V_{in}}\right)^2}$ [$\mathrm{A_{RMS}}$]	(31)
	$\Delta V_{in}=\left\{\dfrac{1}{C_{in}f}\dfrac{V_{out}}{V_{in}}\left(1-\dfrac{V_{out}}{V_{in}}\right)+R_{ESR}\left(1-\dfrac{V_{out}}{V_{in}}\right)+L_{ESL}f\left(\dfrac{V_{in}}{V_{out}}-1\right)\right\}I_{out}$ [$\mathrm{V_{Peak-Peak}}$]	(35)
Output Capacitor's formulas	$I_{C_{out\_RMS}}=\Delta I_L\sqrt{\dfrac{1}{12}}$ [$\mathrm{A_{RMS}}$]	(36)
	$\Delta V_{out}=\left\{\dfrac{1}{8C_{out}f}+R'_{ESR}+L_{ESL}'\dfrac{{V_{in}}^2 f}{V_{out}(V_{in}-V_{out})}\right\}\Delta I_L$ [$\mathrm{V_{Peak-Peak}}$]	(40)

Table.1 の各式を用いることで、降圧チョッパの設計を行うことが可能である。以下に設計を行う際の指針を示す。基本的には、以下のステップに従って設計を行えば良い。

1) 降圧チョッパの基本的な要求仕様として入力電圧V_{in}、出力電圧V_{out}、定格出力電流I_{out}(最大出力電流)を定める。次に降圧チョッパのスイッチング周波数f、リアクトルのリプル電流ΔI_Lを決定する。また、要求される用途にて許容できる入力リプル電圧ΔV_{in}および出力リプル電圧ΔV_{out}を定める。

※ΔI_Lは小さいほど好ましいが、十分に小さくするためには非現実的な容量のリアクトルが必要となる。一般には、定格電流にて電流連続モードで動作させるために$\Delta I_L < 0.5I_{out}$を満たすリアクトル容量を設定する。 ΔI_LはI_{out}との比率により評価され、 $\Delta I_L = kI_{out}$とする時、 kはリプル率と呼ばれる。リプル率はリアクトル容量を決定する重要な指標となる。

※定電圧出力で使用する場合、一般に$\Delta V_{out} = 100$ [mV]以下となるように設定する。要求仕様に応じては、さらにリプルを軽減することが求められることもある。ただし、出力コンデンサを大きくするとリプルは低減されるが、出力制御時の応答速度が悪化することに注意。

2) 仕様および各パラメータに基づいてリアクトルの選定を行う。設定したΔI_Lを満たすインダクタンスの最低値を Eq.29、リアクトル電流の最大値$I_{L_{MAX}}$を Eq.30 よりそれぞれ計算する。計算値より大きなインダクタンスを有し、最大電流以上の定格を有するリアクトルを選定する。

※この時、リアクトルの直流抵抗ができるだけ小さなものを選ぶこと。

3) 仕様および各パラメータに基づいて入力コンデンサの選定を行う。Eq.31 に基づいて入力コンデンサに発生しうるリプル電流$I_{C_{in_RMS}}$を計算する。設定したΔV_{in}を満たす静電容量C_{in}を Eq.35 より計算($R_{ESR} = 0$、$L_{ESL} = 0$として計算)し、静電容量を見積もる。選定を行う際は、データシートより得たR_{ESR}およびL_{ESL}の値に応じて静電容量の補正($R_{ESR} \neq 0$、$L_{ESL} \neq 0$としてΔV_{in}を満たすようにする)を行う。

※ESR がデータシートに記載されていない際は、データシート中の誘電正接$\tan\delta$の値より ESR を概算する。$\tan\delta$から ESR を概算する際には、Eq.41 を用いれば良い。ただし、Eq.41 におけるω'は$\tan\delta$の計測角周波数、f'は$\tan\delta$の計測周波数である。

$$\tan\delta \fallingdotseq \omega' C R_{ESR} \implies R_{ESR} \fallingdotseq \frac{\tan\delta}{\omega' C} = \frac{\tan\delta}{2\pi f' C} \tag{41}$$

※基本的に ESL はデータシートに記載されていないため、データシート中のインピーダンスより、ESL を概算する。静電容量C、R_{ESR}およびL_{ESL}を用いるとある角周波数ωにおけるコンデンサのインピーダンスZ_ωはインピーダンス Eq.42 にて表される。

$$Z_\omega = \sqrt{{R_{ESR}}^2 + \left(\omega L_{ESL} - \frac{1}{\omega C}\right)^2} \tag{42}$$

計測角周波数ω'におけるインピーダンス$Z_{\omega'}$がデータシートにより与えられるとして、Eq.42

をL_{ESL}について解くと Eq.43 を得る。Eq.43 を用いることで、ESL を概算することが可能である。

$$L_{ESL}=\frac{1}{\omega'}\left(\sqrt{Z_{\omega'}{}^2-R_{ESR}{}^2}+\frac{1}{\omega' C}\right)=\frac{1}{2\pi f'}\left(\sqrt{Z_{\omega'}{}^2-R_{ESR}{}^2}+\frac{1}{2\pi f' C}\right) \tag{43}$$

4) 仕様および各パラメータに基づいて出力コンデンサの選定を行う。Eq.36 に基づいて出力コンデンサに発生しうるリプル電流$I_{C_{out_RMS}}$を計算する。設定したΔV_{out}を満たす静電容量C_{out}を Eq.40 より計算($R_{ESR}'=0$、$L_{ESL}'=0$として計算)し、静電容量を見積もる。選定を行う際は、データシートより得たR_{ESR}'の値に応じて静電容量の補正($R_{ESR}'\neq 0$、$L_{ESL}'\neq 0$としてΔV_{out}を満たすようにする)を行う。
※ESR、ESL がデータシートに記載されていない際は、入力コンデンサ同様にデータシート中の誘電正接$\tan\delta$およびインピーダンスを用いて ESR、ESL を概算する。

5) 選定した回路定数が要求仕様を満たしているか、Table.1 の各式を用いて再度確認する。特に、入力コンデンサおよび出力コンデンサに電解コンデンサを用いる場合、定格を超えたリプル電流が長時間流れると液漏れを起こすため注意すること(筆者のアルバイト先で聞いた話であるが、大手メーカーの製品でも定格リプルを守っていないことに起因する故障が意外とあるらしい。いわゆる設計ミスである)。また、設計値を満たせる部品が存在しない、もしくは入手困難である場合、再設計を行う必要がある。その場合はスイッチング周波数fを高くする(ただしスイッチング損失は増加する)、リアクトルのリプル電流ΔI_Lを小さくする(リアクトルの容量を増やす)などの変更を行う。

6) $I_{L_{MAX}}$以上の許容電流を有するスイッチング素子を選定する。スイッチング素子の耐圧は入力電圧V_{in}に対して 1.5 ~ 2 倍程度あることが望ましい。理想的には入力電圧V_{in}以上の耐圧を有していれば良いが、実際の回路では線路インダクタンスなどの影響により発生するサージ電圧により、スイッチング時にV_{in}より大きな電圧が瞬間的にスイッチング素子へ印加される。

・設計の実例

設計の指針に従って、実際に降圧チョッパの設計を行う。設計を行う降圧チョッパの要求仕様を Table.2 のように設定する。

Table.2　降圧チョッパの要求仕様(定格値)

Input Voltage V_{in}	24 [V]
Output Voltage V_{out}	12 [V]
Output Current(Maximum) I_{out}	2 [A]
Switching Frequency f	100 [kHz]
Reactor's Ripple Current ΔI_L	500 [$\mathrm{mA_{Peak-Peak}}$]
Input Ripple Voltage(Maximum) ΔV_{in}	100 [$\mathrm{mV_{Peak-Peak}}$]
Output Ripple Voltage(Maximum) ΔV_{out}	50 [$\mathrm{mV_{Peak-Peak}}$]

Table.2 の要求仕様に基づいて、Table.21 各式を用いて計算した一部のパラメータを Table.3 に示す。

Table.3　要求仕様に基づく計算結果

Reactor's Inductance(Minimum) L	120 [uH]
Reactor's Maximum Current $I_{L_{MAX}}$	2.25 [A]
Input Capacitor's Ripple Current(Maximum) $I_{C_{in\_RMS}}$	1.01 [$\mathrm{A_{RMS}}$]
Output Capacitor's Ripple Current(Maximum) $I_{C_{out\_RMS}}$	0.144 [$\mathrm{A_{RMS}}$]

Table.3 の各パラメータに基づいて、各部品の選定を行った。調達のし易さを考慮し、部品は秋月電子の常時在庫品から選定を行っている。選定結果を Table.4 に示す。

Table.4　部品の選定結果

Reactor	Core Master Enterprise TCV-201K-9A-8026	200 [uH] (±10%), DCR: 55 [mΩ]
Input Capacitor	Rubycon 35ZLH470MEFC10X16	470 [uF] (±20%) 1.76 [$\mathrm{A_{RMS}}$](100kHz)
Output Capacitor	Rubycon 35ZLH100MEFC6.3X11	100 [uF] (±20%) 0.54 [$\mathrm{A_{RMS}}$](100kHz)

Table.4 の部品を用いた場合において、データシートの公称値に基づいて定格時におけるリアクトルの電流リプルおよび入出力電圧のリプルを計算すると、Table.5 のようになる。

Table.5　電流・電圧リプルの計算結果

Reactor's Ripple Current ΔI_L	300 [$mA_{Peak-Peak}$]
Input Ripple Voltage ΔV_{in}	38.6 [$mV_{Peak-Peak}$]
Output Ripple Voltage ΔV_{out}	32.0 [$mV_{Peak-Peak}$]

Table.5 の各パラメータは Table.2 の要求仕様を満たしているため、Table.4 の部品を採用するものとする。

6.5 (実験)非同期整流降圧チョッパの製作

本節では、6.4 節にて設計した降圧チョッパを実際に製作する。Fig.23 に非同期整流型降圧チョッパの実験回路を示す。また、Fig.24 に電流計測用プロービングポイントの参考例を示す。

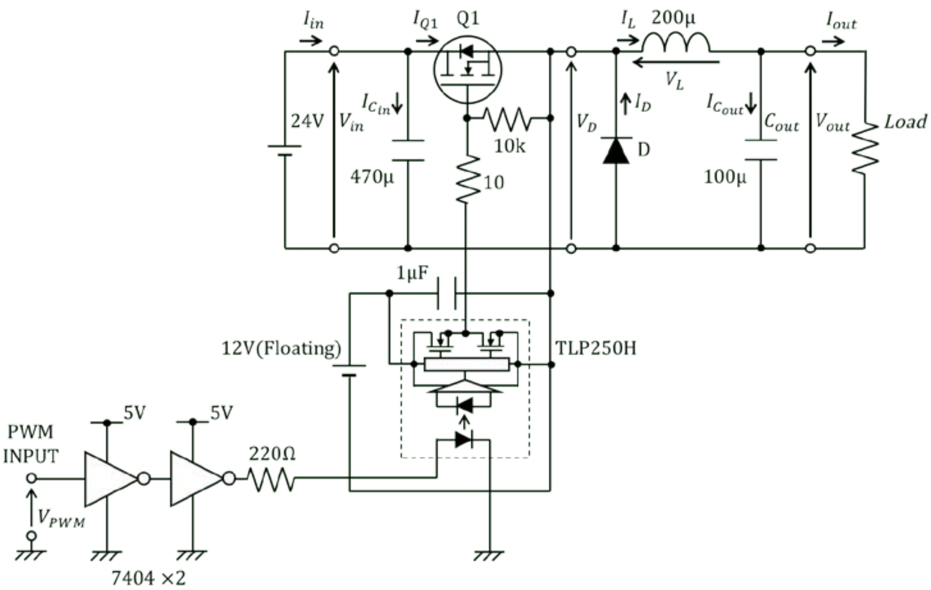

Fig.23　非同期整流型降圧チョッパの実験回路

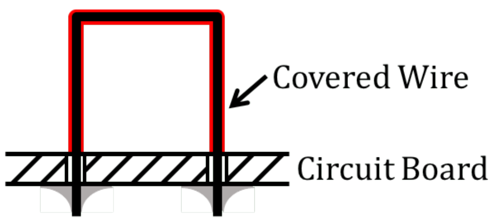

Fig.24　電流計測用プロービングポイントの取付け方法

実験手順を以下に示す。実験により得られたオシロスコープの計測波形は全て保存すること。

1) Fig.23 の回路を製作する。回路製作前に入出力コンデンサおよびリアクトルの回路定数、寄生素子(コンデンサは ESR および ESL、リアクトルは DCR)を LCR メータにて計測すること。Q1 には TK40E06N1、D には 1N5822、負荷には電子負荷を定抵抗モードにて用いる。
   ※1A を超える電流を扱うため、実験回路を製作する際はユニバーサル基板を用いること。また、電流プローブによる電流計測を可能とするために、Fig.23 に示した各電流計測ポイントには導線(太めの単線もしくはポリウレタン線などが好ましい)を用いて、Fig.24 に示す電流計測用プロービングポイントを設けること。線路インダクタンスの影響を抑えるために電流計測用プロービングポイントは可能な限り小さくするようにし、電流プローブ装着時に電流プローブが周辺部品と物理的に干渉しないように留意する。
2) ファンクションジェネレータを用いて周波数 100kHz、振幅 $5\mathrm{V}_{\mathrm{Peak-Peak}}$、duty 比 50%の PWM 信号(矩形波)を生成する。電子負荷の抵抗値は 6Ω に設定する。
3) PWM 信号を製作した回路に入力し、オシロスコープを用いて$V_{PWM}, V_{in}, V_D, V_{out}$の電圧波形を確認する。次に全電流波形$I_{in}, I_{C_{in}}, I_{Q1}, I_D, I_L, I_{C_{out}}, I_{out}$を計測せよ。電流を計測する際には、スイッチングタイミングと電流波形の関係を確認するために、V_{PWM}を必ず同時に計測するようにすること。
4) V_{Q1}, I_{Q1}を同時に計測し、MOS-FET におけるスイッチング損失を計測する。スイッチング損失は Math 機能の乗算演算によりV_{Q1}とI_{Q1}の積を計算し、表示すること。
   ※V_{Q1}は高圧差動プローブを用いて計測を行う。
5) V_D, I_Dを計測し、ダイオードにおける損失を計測する。スイッチング損失は Math 機能の乗算演算によりV_{Q1}とI_{Q1}の積を計算し、表示すること。
6) V_{in}, I_{in}を計測し、入力電力P_{in}を観測する。入力電力P_{in}は Math 機能の乗算演算により、V_{in}とI_{in}の積を計算し、表示すること。また、入力電力P_{in}の平均値$\overline{P_{in}}$を Measure 機能を用いて計測し、記録すること。
7) V_{out}, I_{out}を計測し、出力電力P_{out}を観測する。出力電力P_{out}は Math 機能の乗算演算により、V_{out}とI_{out}の積を計算し、表示すること。出力電力P_{out}の平均値$\overline{P_{out}}$を Measure 機能を用いて計測し、記録すること。
8) 計測した$\overline{P_{in}}$および$\overline{P_{out}}$より、定格動作における電力変換効率を求めよ。
9) 電子負荷の抵抗値を 500Ω に設定し、3)および 6)~8)の作業を再度実施する(電流不連続モード)。この時、duty 比は 50%から変化させないこと。

6.6 (実験)デッドタイム生成回路の製作

同期整流型降圧チョッパを製作するにあたり、デッドタイム生成回路を製作する必要がある。デッドタイム生成回路を内蔵したゲートドライバは数多く市販されているが、本節では論理ゲート 4 個にて構成可能なデッドタイム生成回路を紹介する。デッドタイム生成回路の回路図を Fig.25 に示す。

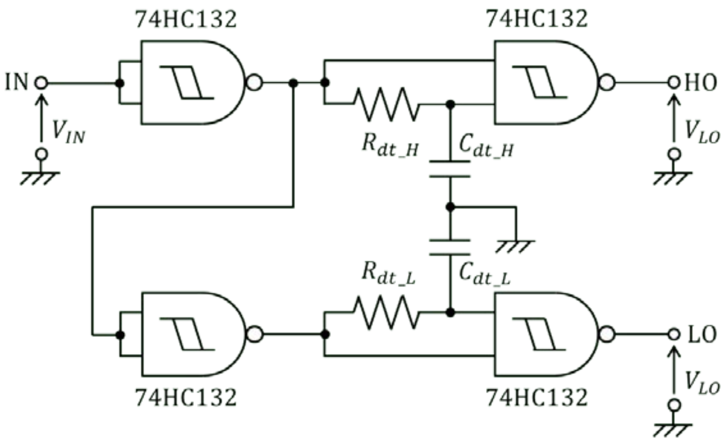

Fig.25　デッドタイム生成回路

Fig.25 のデッドタイム生成回路において、74HC132 の Low から High におけるシュミットトリガしきい値をV_{st}とすると、挿入されるデッドタイムは Eq.44 にて表される。Eq.44 において、V_{DD}は 74HC132 の High 時における出力電圧、$T_{dt(H)}$はハイサイドスイッチターンオン時に挿入されるデッドタイム、$T_{dt(L)}$はローサイドスイッチターンオン時に挿入されるデッドタイムを表す。

$$\begin{cases} T_{dt(H)} = -R_{dt\_H}C_{dt\_H}\ln\left(1-\dfrac{V_{st}}{V_{DD}}\right) \\ T_{dt(L)} = -R_{dt\_L}C_{dt\_L}\ln\left(1-\dfrac{V_{st}}{V_{DD}}\right) \end{cases} \tag{44}$$

実験手順を以下に示す。

1) Fig.25 の回路を製作する。74HC132 の電源電圧は 5V とし、各回路定数は$R_{dt_L} = R_{dt_H} = 3.1\mathrm{k\Omega}$、$C_{dt_L} = C_{dt_H} = 220\mathrm{pF}$とすること。
2) ファンクションジェネレータを用いて、入力端子 IN に周波数 100kHz、振幅 5$\mathrm{V_{Peak-Peak}}$、duty 比 50%の PWM 信号(矩形波)入力し、LOおよび HOの論理状態を観測せよ。この際、デッドタイムが挿入されていることを確認し、挿入されているデッドタイムの時間を計測する。
3) duty 比を任意の値に変更し、常にデッドタイムが挿入されていることを確認する。

6.7 (実験)同期整流型降圧チョッパの製作

本節では同期整流型降圧チョッパに関する実験を実施する。回路定数は 6.5 節の降圧チョッパ

と同様とし、各部の電流電圧波形を比較することで、トポロジーの違いに起因する動作の差異を確認する。本実験では、6.6 節にて製作したデッドタイム生成回路を用いてデッドタイムを挿入するものとする。Fig.26 に同期整流型降圧チョッパの実験回路を示す。

※Fig.26 の回路では Bootstrap 回路を構成することで、ハイサイドスイッチの駆動を行なっている。

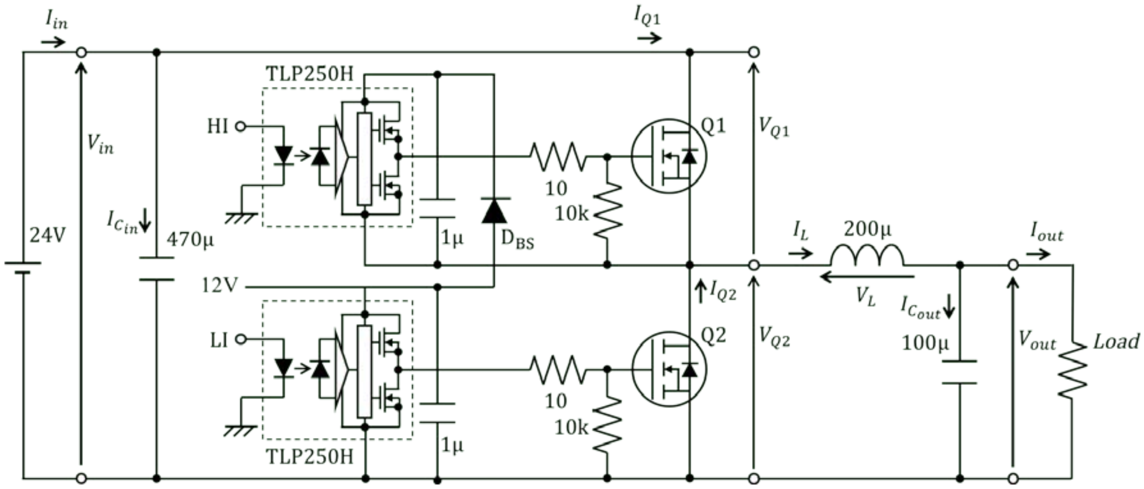

Fig.26　同期整流型降圧チョッパの実験回路

以下に実験方法を示す。6.5 節の実験同様、実験により得られたオシロスコープの計測波形は全て保存すること。

1) Fig.26 の回路を製作する。また、回路製作前に入出力コンデンサおよびリアクトルの回路定数および寄生素子(コンデンサは ESR および ESL、リアクトルは DCR)を LCR メータにて計測すること。Q1 および Q2 には TK40E06N1、D_{BS}には 1N4148、負荷には電子負荷を定抵抗モードにて用いる。HI および LI はデッドタイム生成回路(Fig.25)の HO および LO に接続する。Fig.26 に示した各電流計測ポイントには、6.5 節の実験同様に電流計測用のプロービングポイントを設けること。
2) ファンクションジェネレータを用いて、周波数 100kHz、振幅 $5\mathrm{V_{Peak-Peak}}$、duty 比 50%の PWM 信号(矩形波)を生成する。電子負荷の抵抗値は 6Ω に設定する。
3) PWM 信号を回路に入力し、オシロスコープを用いて$V_{PWM}, V_{in}, V_{Q2}, V_{out}$の電圧波形を確認する。次に全電流波形$I_{in}, I_{C_{in}}, I_{Q1}, I_{Q2}, I_L, I_{C_{out}}, I_{out}$を計測せよ。電流を計測する際には、スイッチングタイミングと電流波形の関係を確認するために、V_{PWM}を必ず同時に計測するようにすること。
4) V_{Q1}およびV_{Q2}の波形を確認し、デッドタイムが挿入されていることを確認する。
   ※V_{Q1}は高圧差動プローブを用いて観測するものとする。

5) V_{in}, I_{in}を計測し、入力電力P_{in}を観測する。入力電力P_{in}は Math 機能の乗算演算により、V_{in}とI_{in}の積を計算し、表示すること。また、入力電力P_{in}の平均値$\overline{P_{in}}$を Measure 機能を用いて計測し、記録すること。

6) V_{out}, I_{out}を計測し、出力電力P_{out}を観測する。出力電力P_{out}は Math 機能の乗算演算により、V_{out}とI_{out}の積を計算し、表示すること。出力電力P_{out}の平均値$\overline{P_{out}}$を Measure 機能を用いて計測し、記録すること。

7) 計測した$\overline{P_{in}}$および$\overline{P_{out}}$より、定格動作における電力変換効率を求めよ。

8) 電子負荷の抵抗値を 500 Ω に設定し、3)および 5)~7)の作業を再度実施する。この時、duty 比は 50%から変化させないこと。

6.8 (理論)非同期整流型降圧チョッパにおいて生じる電力損失の計算

本節では、非同期整流型降圧チョッパを構成する素子毎の特性および寄生素子に着目することで、電力変換効率を低下させる要因について述べる。また、各要因について損失の度合いを概算し、非同期整流型降圧チョッパにて生じる電力損失を表す式を導出する。

降圧チョッパでは、ハイサイドスイッチ、ダイオード(ローサイドスイッチ)、リアクトルおよび入力・出力コンデンサの各素子において、損失が発生する。電力損失の発生要因を考慮した非同期整流型降圧チョッパの回路図を Fig.27 に示す。

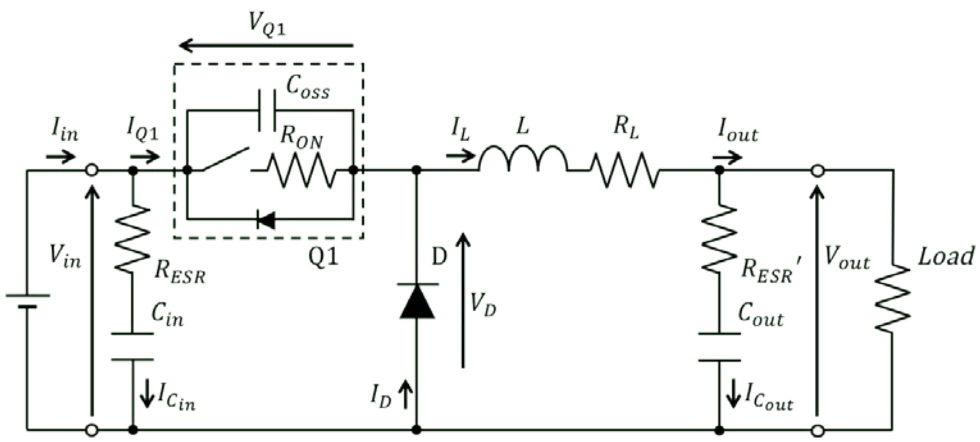

Fig.27　電力損失の発生要因を考慮した非同期整流型降圧チョッパ

Fig.27 において、R_{ON}は MOS-FET の ON 抵抗、C_{OSS}は MOS-FET の出力容量、R_Lはリアクトルの巻線抵抗を表す。以下では、各素子において発生する電力損失について述べ、損失を表す式の導出を行う。また、各素子に存在する寄生素子についても必要に応じて適宜補足を行う。

・ハイサイドスイッチにて生じる損失

ハイサイドスイッチにおいて生じる主な損失として、出力容量C_{oss}に起因する損失、スイッチ

ング損失、導通損失が挙げられる。

ターンオフ時においてドレイン・ソース間電圧により、出力容量C_{oss}は充電される。充電された電荷は MOS-FET のターンオン時にドレイン・ソース間が導通することで放電され、熱エネルギーとなるため損失が発生する。この損失は 1 スイッチングサイクル中において 1 回発生し、スイッチングサイクルは 1 秒間にスイチング周波数fの回数だけ繰り返される。ローサイドスイッチの両端電圧を無視すると、ターンオフ時のドレイン・ソース間電圧V_{DS_OFF}は電源電圧V_{in}と等しいとみなせる。従って、出力容量による損失 $P_{Q1(C_{oss})}$は、コンデンサに蓄えられた静電エネルギーを表す式 Eq.45[2]より、Eq.46 にて表される。

$$W_C = \frac{1}{2}CV^2 \ \text{[J]} \tag{45}$$

$$P_{Q1(C_{oss})} = \frac{1}{2}C_{oss}{V_{in}}^2 f \ \text{[W]} \tag{46}$$

4.3 節にて述べたように、入力容量の存在によりV_{GS}のスルーレートは制限され、ドレイン・ソース間の導通・非導通状態の遷移にも時間を要する。このドレイン・ソース間電圧が遷移に要する時間は、立ち上がり時間もしくは Rise Time(10%から 90%への遷移時間)および立ち下がり時間もしくは Fall Time(90%から 10%への遷移時間)と呼ばれ、測定条件とともにデータシート中に記載されている。

※Rise Time・Fall Time は、ゲート抵抗およびゲートドライブ電圧等に依存することに注意。

Rise Time および Fall Time の影響により、スイッチング時には瞬間的に(導通・非導通時と比較して)大きな電力損失が発生する。この電力損失はスイッチング損失と呼ばれ、スイッチング動作に時間を要することに起因する電力損失である。スイッチング損失を考慮したハイサイドスイッチにおけるドレイン・ソース間電圧V_{Q1}およびドレイン電流I_{Q1}の波形を Fig.28 に示す。Fig.28 において、t_rは Rise Time、t_fは Fall Time、t_{ON}は実効的な導通時間、t_{OFF}は実効的な非導通時間、$R_{ON}I_{out}$はハイサイドスイッチ導通時の両端電圧を表す。

※スイッチング時の電流・電圧はきれいな直線状に遷移するわけではない(概形は概ね一致する)が、計算の簡易化のために直線状に遷移するものとして考える。また、実際の波形では伝搬遅延時間が存在するが、Fig.28 では省略している。

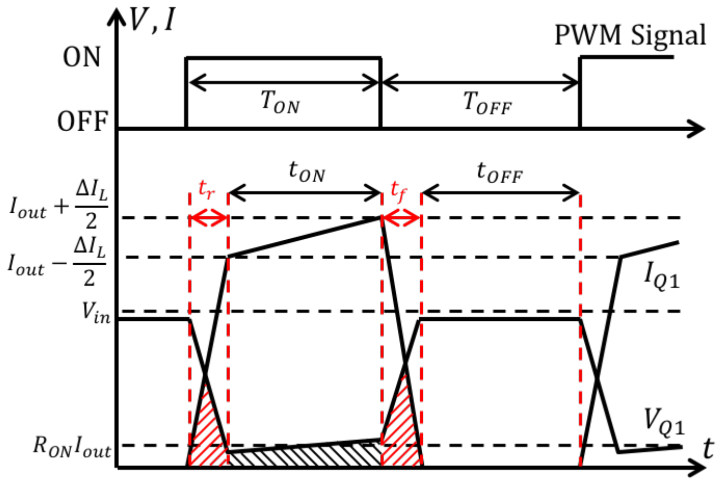

Fig.28　スイッチング損失を考慮したハイサイドスイッチの電流電圧波形

Fig.28 における赤斜線部の領域が 1 スイッチングサイクル中におけるスイッチング損失を表す。損失の大きさは赤斜線部における電流および電圧の積を積分することで、計算することが可能である。ターンオン時に失われるエネルギー$W_{Q1_SW(rise)}$の計算結果を Eq.47、ターンオフ時に失われるエネルギー$W_{Q1_SW(fall)}$の計算結果を Eq.48 に示す。
※ローサイドスイッチの両端電圧および$R_{ON}I_{out}$は無視できるものとして計算している。

$$\begin{aligned} W_{Q1(\mathrm{SW}_{rise})} &= \int_0^{t_r} I_{Q1}(t)V_{Q1}(t)dt = \int_0^{t_r} \frac{t}{t_r}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_{in}\left(1-t\frac{1}{t_r}\right)dt \\ &= \left(I_{out}-\frac{\Delta I_L}{2}\right)\frac{V_{in}}{t_r}\left[\frac{t^2}{2}-\frac{t^3}{3t_r}\right]_0^{t_r} = \frac{1}{6}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_{in}t_r\ [\mathrm{J}] \end{aligned} \tag{47}$$

$$\begin{aligned} W_{Q1(\mathrm{SW}_{fall})} &= \int_0^{t_f} I_{Q1}(t)V_{Q1}(t)dt = \int_0^{t_f} t\left(I_{out}+\frac{\Delta I_L}{2}\right)\left(1-t\frac{1}{t_f}\right)\frac{V_{in}}{t_f}dt \\ &= \left(I_{out}+\frac{\Delta I_L}{2}\right)\frac{V_{in}}{t_f}\left[\frac{t^2}{2}-\frac{t^3}{3t_f}\right]_0^{t_f} = \frac{1}{6}\left(I_{out}+\frac{\Delta I_L}{2}\right)V_{in}t_f\ [\mathrm{J}] \end{aligned} \tag{48}$$

従って、$W_{Q1_SW(rise)}$および$W_{Q1_SW(fall)}$の和が 1 スイッチングサイクル中におけるスイッチング損失であり、1 秒間にこの損失がf回発生するため、スイッチング損失は Eq.49 にて求まる。ただし $t_r \fallingdotseq t_f$が成り立つ場合、Eq.49 は Eq.50 のように簡易化することが可能である。

$$P_{Q1(\mathrm{SW})} = \left(W_{Q1(\mathrm{SW}_{rise})}+W_{Q1(\mathrm{SW}_{fall})}\right)f = \frac{1}{6}V_{in}\left\{\left(I_{out}-\frac{\Delta I_L}{2}\right)t_r+\left(I_{out}+\frac{\Delta I_L}{2}\right)t_f\right\}f\ [\mathrm{W}] \tag{49}$$

$$P_{Q1\_SW} \fallingdotseq \frac{1}{6} I_{out} V_{in} (t_r + t_f) f \text{ [W]} \tag{50}$$

次に、導通損失について述べる。MOS-FET の ON 抵抗により、ハイサイドスイッチでは導通損失が発生する。導通損失の大きさは、Fig.28 の黒斜線部にて発生する損失$I_{Q1}(t)^2 R_{ON}$の 1 スイッチングサイクル中における時間平均を計算することで求めることができる。導通損失P_{Q1_ON}の計算結果を Eq.51 に示す。Eq.51 において、R_{ON}はハイサイドスイッチの ON 抵抗を表す。 Eq.51 では$t_{ON} \fallingdotseq T_{ON}$の関係を用いてスイッチング時間比を Duty 比$\alpha$に置き換えている。

$$\begin{aligned} P_{Q1(\mathrm{ON})} = & \frac{1}{T_{ON}+T_{OFF}} \int_0^{t_{ON}} I_{Q1}(t)^2 R_{ON} dt = \frac{1}{T_{ON}+T_{OFF}} \int_0^{t_{ON}} \left(I_{out} - \frac{\Delta I_L}{2} + t \frac{\Delta I_L}{t_{ON}} \right)^2 R_{ON} dt \\ & = \frac{t_{ON}}{T_{ON}+T_{OFF}} \frac{R_{ON}}{3\Delta I_L} \left[\left(I_{out} - \frac{\Delta I_L}{2} + t \frac{\Delta I_L}{t_{ON}} \right)^3 \right]_0^{t_{on}} \\ & \fallingdotseq \frac{\alpha}{3\Delta I_L} \left\{ \left(I_{out} + \frac{\Delta I_L}{2} \right)^3 - \left(I_{out} - \frac{\Delta I_L}{2} \right)^3 \right\} R_{ON} = \frac{V_{out}}{V_{in}} \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) R_{ON} \text{ [W]} \end{aligned} \tag{51}$$

また、MOS-FET にはボディダイオードが存在するが、ハイサイドスイッチのボディダイオードは常に非導通状態であるため、ボディダイオードに起因する電力損失は発生しない。なお、MOS-FET のゲートを駆動する際にも入力容量に起因する損失が発生するが、これについては後ほど述べる制御回路において生じる損失に含めるものとする。

・ダイオード(ローサイドスイッチ)にて生じる損失

非同期整流型降圧チョッパのローサイドスイッチにおいて発生する主な損失として、リカバリ損失および順方向電圧による損失が挙げられる。リカバリ損失は逆回復電流により発生する電力損失である。逆回復電流は導通動作時における少数キャリアの蓄積に起因しており、PN 接合ダイオードにおいて発生する[4]。一方で SBD は少数キャリアが整流性に寄与していないため、逆回復電流が存在せずリカバリ損失が発生しない。ただし、接合容量の影響により SBD においても逆回復電流に類似した波形が観測される[4]。非同期整流型降圧チョッパにおけるリカバリ損失を考慮したダイオード(ローサイドスイッチ)の電流電圧波形を Fig.29 に示す[4][5]。Fig.26 において、I_{RRM}は逆回復電流のピーク値、t_{rr}は逆回復時間(Reverse Recovery Time)、t_{rr1}は$I_D = 0$から$I_D = I_{RRM}$への遷移に要する時間、t_{rr2}は$I_D = I_{RRM}$から$I_D = 0$への遷移に要する時間である。

※Fig.28 および Fig.29 間にて一部波形の不整合($I_{Q1} + I_D = I_L$が連続ではないなど)が存在するが、これは素子ごとの特性理解を目的として、各素子の性質のみに着目して波形を作図しているためである。実際の降圧チョッパでは、ハイサイドスイッチおよびローサイドスイッチの電流・電圧波形は、整合の取れた波形となる。なお、ダイオード電流I_Dの向きは Fig.27 に準拠して作図していることに注意すること。

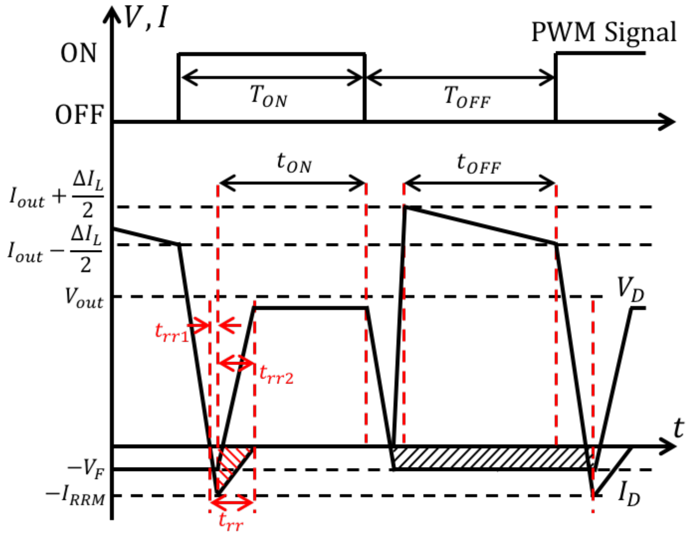

Fig.29　リカバリ損失を考慮したダイオードの電流電圧波形

Fig.29 において、逆回復電流は逆回復時間t_{rr}の区間にて発生しているが、そのうちt_{rr1}の区間は順方向電圧による損失(黒斜線部)に含まれている。従って、リカバリ損失を計算する際には、Fig.29 の赤斜線部の領域における損失のみを計算すれば良い[5]。1 スイッチングサイクルにて発生する損失W_{rr}の計算結果を Eq.52 に示す。

※簡単化のために、Eq.52 ではV_Fおよびハイサイドスイッチの両端電圧を無視して計算している。

$$W_{rr} = \int_0^{t_{rr2}} -I_D(t)V_D(t)dt = \int_0^{t_{rr2}} t\frac{V_{in}}{t_{rr2}}\left(1-\frac{t}{t_{rr2}}\right)I_{RRM}dt$$
$$= \frac{V_{in}I_{RRM}}{t_{rr2}}\left[\frac{t^2}{2}-\frac{t^3}{3t_{rr2}}\right]_0^{t_{rr2}} = \frac{1}{6}V_{in}I_{RRM}t_{rr2} \text{ [J]} \tag{52}$$

1 秒間に損失W_{rr}がf回発生するので、リカバリ損失は Eq.53 より得られる。逆回復時間t_{rr}の大部分はt_{rr2}であるため、$t_{rr2} \fallingdotseq t_{rr}$として近似することができる。

$$P_{rr} = W_{rr}f = \frac{1}{6}V_{in}I_{RRM}t_{rr2}f \fallingdotseq \frac{1}{6}V_{in}I_{RRM}t_{rr}f \text{ [W]} \tag{53}$$

なお、SBD における接合容量C_jに起因する損失P_{C_j}は Eq.54 により計算できる。

$$P_{C_j} = \frac{1}{2} C_j {V_{in}}^2 f \text{ [W]} \tag{54}$$

次に、導通損失について述べる。順方向電圧V_Fにより、ローサイドスイッチでは導通損失が発生する。損失の大きさは、1 スイッチングサイクル中における$-I_D(t)V_F$の時間平均を計算することで求めることができる(電流・電圧の向きは Fig.22 に準拠しているため符号に注意)。計算にあたり、スイッチング時の遷移時間はT_{OFF}に対して十分に小さいと考えられるため、導通時間はT_{OFF}としてよいものとする。順方向電圧による損失 P_{V_F}の計算結果を Eq.55 に示す。

$$\begin{aligned} P_{V_F} = & \frac{1}{T_{ON} + T_{OFF}} \int_0^{T_{ON}+T_{OFF}} -I_D(t) V_F dt = \frac{V_F}{T_{ON} + T_{OFF}} \int_0^{T_{OFF}} \left(I_{out} + \frac{\Delta I_L}{2} - t \frac{\Delta I_L}{t_{off}} \right) dt \\ & = \frac{V_F}{T_{ON} + T_{OFF}} \left[t I_{out} + t \frac{\Delta I_L}{2} - t^2 \frac{\Delta I_L}{2 t_{off}} \right]_0^{T_{OFF}} = \frac{T_{OFF}}{T_{ON} + T_{OFF}} I_{out} V_F \\ & = (1 - \alpha) I_{out} V_F = \left(1 - \frac{V_{out}}{V_{in}} \right) I_{out} V_F \text{ [W]} \end{aligned} \tag{55}$$

・リアクトルにて生じる損失

理想的なリアクトルにおいて電力損失は発生しないが、実際には巻線抵抗に起因する導体損失が発生する。導体損失の大きさは、1 スイッチングサイクル中における$I_L(t)^2 R_L$の時間平均を計算することで求まる。Eq.56 に巻線抵抗により生じる損失P_Lの計算結果を示す。ただし、Eq.56 では$t_{ON} + t_{OFF} \fallingdotseq T_{ON} + T_{OFF}$とみなせるものとして式を簡易化している。

$$\begin{aligned} P_L = & \frac{1}{T_{ON} + T_{OFF}} \int_0^{T_{ON}+T_{OFF}} I_L(t)^2 R_L dt \\ & = \frac{1}{T_{ON} + T_{OFF}} \left\{ \int_0^{t_{on}} \left(I_{out} - \frac{\Delta I_L}{2} + t \frac{\Delta I_L}{t_{on}} \right)^2 R_L dt + \int_0^{t_{off}} \left(I_{out} + \frac{\Delta I_L}{2} - t \frac{\Delta I_L}{t_{on}} \right)^2 R_L dt \right\} \\ & = \frac{R_L}{T_{ON} + T_{OFF}} \left\{ \left[\frac{t_{on}}{3 \Delta I_L} \left(I_{out} - \frac{\Delta I_L}{2} + t \frac{\Delta I_L}{t_{on}} \right)^3 \right]_0^{t_{on}} + \left[- \frac{t_{off}}{3 \Delta I_L} \left(I_{out} + \frac{\Delta I_L}{2} - t \frac{\Delta I_L}{t_{off}} \right)^3 \right]_0^{t_{off}} \right\} \\ & \fallingdotseq \frac{R_L}{3 \Delta I_L} \left\{ \left(I_{out} + \frac{\Delta I_L}{2} \right)^3 - \left(I_{out} - \frac{\Delta I_L}{2} \right)^3 \right\} = R_L \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) \text{ [W]} \end{aligned} \tag{56}$$

また、リアクトルでは導体損失以外にも磁性材料(コア)のヒステリシス性に起因する損失が生じるが、この損失は磁性材料の特性に依存するため、本節では省略するものとする。

・入力・出力コンデンサにて生じる損失

理想的なコンデンサにおいて電力損失は発生しないが、実際には ESR に起因する導体損失が発生する。入力コンデンサにて発生する電力損失は、1 スイッチングサイクル中における$I_{C_{in}}(t)^2R_{ESR}$の時間平均を計算することで求まる。入力コンデンサにて発生する損失の計算結果を Eq.57 に示す。

$$\begin{aligned}P_{C_{in}} = \frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}} I_{C_{in}}(t)^2R_{ESR}dt = \frac{R_{ESR}}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}} I_{C_{in}}(t)^2dt \\ = R_{ESR}{I_{C_{in\_RMS}}}^2 = R_{ESR}\left\{\frac{V_{out}}{V_{in}}\left({I_{out}}^2+\frac{{\Delta I_L}^2}{12}\right)-\left(I_{out}\frac{V_{out}}{V_{in}}\right)^2\right\}\ [\mathrm{W}]\end{aligned} \tag{57}$$

出力コンデンサにて発生する電力損失は、入力コンデンサ同様に 1 スイッチングサイクル中における$I_{C_{out}}(t)^2R_{ESR}'$の時間平均を計算することで求まる。出力コンデンサにて発生する損失の計算結果を Eq.58 に示す。

$$\begin{aligned}P_{C_{out}} = \frac{1}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}} I_{C_{out}}(t)^2R_{ESR}'dt = \frac{R_{ESR}'}{T_{ON}+T_{OFF}}\int_0^{T_{ON}+T_{OFF}} I_{C_{out}}(t)^2dt \\ = R_{ESR}'{I_{C_{out\_RMS}}}^2 = R_{ESR}'\frac{{\Delta I_L}^2}{12}\ [\mathrm{W}]\end{aligned} \tag{58}$$

・制御回路において生じる損失

上記にて導出した各式を用いることで、チョッパ回路の電力系統にて生じる損失($= P_{in} - P_{out}$)について計算することが可能である。しかし、電力変換器のシステム全体の電力損失について考える際には、制御回路の電力損失についても考慮する必要がある。制御回路にて生じる電力損失の具体的な例として、ゲートの駆動に要する電力、PWM 信号生成回路の消費電力などが挙げられ、これら全ての損失の和が制御回路の消費電力となる。制御回路の消費電力には集積回路の消費電力なども含まれるため、個々に概算することが難しい。そこで、本資料では、制御回路の電源電圧V_{ctl}および制御回路に配給される平均消費電流$\overline{I_{ctl}}$を用いて消費電力を表すものとする．制御回路の消費電力P_{ctl}を Eq.59 に示す.

$$P_{ctl} = \overline{I_{ctl}}V_{ctl}\ [\mathrm{W}] \tag{59}$$

・全電力損失の計算

非同期整流型降圧チョッパにおいて生じる損失について考える．損失計算のために導出を行な

った各式を Table.6 に示す。

Table.6　非同期整流型降圧チョッパにおいて生じる主な電力損失

		formulas	Eq.No
High-Side Switch's Loss		$P_{Q1(C_{oss})} = \frac{1}{2} C_{oss} {V_{in}}^2 f$ [W]	(46)
		$P_{Q1(\mathrm{SW})} = \frac{1}{6} V_{in} \left\{ \left(I_{out} - \frac{\Delta I_L}{2} \right) t_r + \left(I_{out} + \frac{\Delta I_L}{2} \right) t_f \right\} f$	(49)
		$P_{Q1(\mathrm{ON})} = \frac{V_{out}}{V_{in}} \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) R_{ON}$ [W]	(51)
Low-Side Switch's Loss	PN Diode	$P_{rr} = \frac{1}{6} V_{in} I_{RRM} t_{rr} f$ [W]	(52)
	SBD	$P_{C_j} = \frac{1}{2} C_j {V_{in}}^2 f$ [W]	(54)
		$P_{V_F} = \left(1 - \frac{V_{out}}{V_{in}} \right) I_{out} V_F$ [W]	(55)
Reactor's Loss		$P_L = R_L \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right)$ [W]	(56)
Input Capacitor's Loss		$P_{C_{in}} = R_{ESR} \left\{ \frac{V_{out}}{V_{in}} \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) - \left(I_{out} \frac{V_{out}}{V_{in}} \right)^2 \right\}$ [W]	(57)
Output Capacitor's Loss		$P_{C_{out}} = R_{ESR}' \frac{{\Delta I_L}^2}{12}$ [W]	(58)
Controller's Loss		$P_{ctl} = \overline{I_{ctl}} V_{ctl}$ [W]	(59)

Table.6 より、降圧チョッパにおいて発生する電力損失P_{loss}はPN ダイオードを用いた場合、Eq.60 にて見積もることができる。SBD を用いた場合、P_{loss}は Eq.61 にて見積もる必要がある。P_{loss}を用いると、降圧チョッパにおける電力変換効率は Eq.62 にて表される．また、制御回路を含めた電力変換器全体の電力変換効率η_{sys}はP_{ctl}を考慮した Eq.63 にて見積もることができる。

$$P_{loss} = P_{Q1(C_{oss})} + P_{Q1(\mathrm{SW})} + P_{Q1(\mathrm{ON})} + P_{rr} + P_{V_F} + P_L + P_{C_{in}} + P_{C_{out}} \text{ [W]} \tag{60}$$

$$P_{loss} = P_{Q1(C_{oss})} + P_{Q1(\mathrm{SW})} + P_{Q1(\mathrm{ON})} + P_{C_j} + P_{V_F} + P_L + P_{C_{in}} + P_{C_{out}} \text{ [W]} \tag{61}$$

$$\eta_{pwr} = \frac{P_{out}}{P_{in}} \times 100 = \frac{V_{out}I_{out}}{V_{out}I_{out} + P_{loss}} \times 100\ [\%] \tag{62}$$

$$\eta_{sys} = \frac{P_{out}}{P_{in} + P_{ctl}} \times 100 = \frac{V_{out}I_{out}}{V_{out}I_{out} + P_{loss} + P_{ctl}} \times 100\ [\%] \tag{63}$$

6.9 (理論)同期整流型降圧チョッパにおいて生じる電力損失の計算

本節では同期整流型降圧チョッパを構成する素子毎の特性に着目することで、電力変換効率を低下させる要因について述べる。同期整流型降圧チョッパにて電力損失が生じる要因は概ね非同期整流型降圧チョッパと同じであるが、ローサイドスイッチに MOS-FFT を用いるため、いくつか変更が生じる。はじめに同期整流型降圧チョッパ特有の電力損失について述べた上で、同期整流型降圧チョッパにて生じる電力損失を計算する式を導出する。電力損失の発生要因を考慮した非同期整流型降圧チョッパの回路図を Fig.30 に示す。

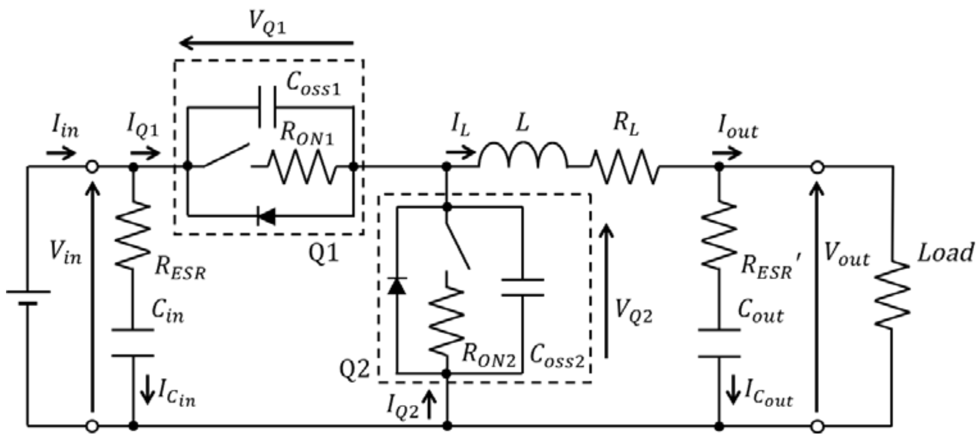

Fig.30　電力損失の発生要因を考慮した同期整流型降圧チョッパ

Fig.30 は、Fig.27 のローサイドスイッチをダイオードから MOS-FET に置き換えたものであるため、ローサイドスイッチ以外の電力損失を表す式については同一と考えることができる。厳密にはデッドタイムの影響により僅かな差異が生じるが、PWM 信号の ON 時間T_{ON}および OFF 時間T_{OFF}に対してデッドタイムが十分に小さければ、近似が成り立つ。従って、ローサイドスイッチに MOS-FFET を用いた際に生じる電力損失についてのみ新たに考えればよい。

・ローサイドスイッチにて生じる損失

同期整流型降圧チョッパのローサイドスイッチにおいて発生する主な損失として、ボディダイオードのリカバリ損失、デッドタイム損失、出力容量に起因する損失および導通損失が挙げられる。これらの損失のうち、リカバリ損失および出力容量に起因する損失については、6.8 節にて導出した各式をそのまま用いることが可能である。従って、本項ではデッドタイム損失および導

通損失の計算を行う。

同期整流型降圧チョッパにおける電力損失を考慮したローサイドスイッチの電流電圧波形をFig.31 に示す．Fig.31 において、t_{ON}はローサイドスイッチの実効的な非導通時間、t_{OFF}はローサイドスイッチの実効的な導通時間、$T_{dt(H)}$および$T_{dt(L)}$は立ち上がり・立ち下がり時に挿入されるデッドタイム，$t_{dt(H)}$および$t_{dt(L)}$は実効的なデッドタイムを表す。また、ON 時間T_{ON}およびOFF 時間T_{OFF}はハイサイドスイッチの状態に基づいた命名であることに注意すること。

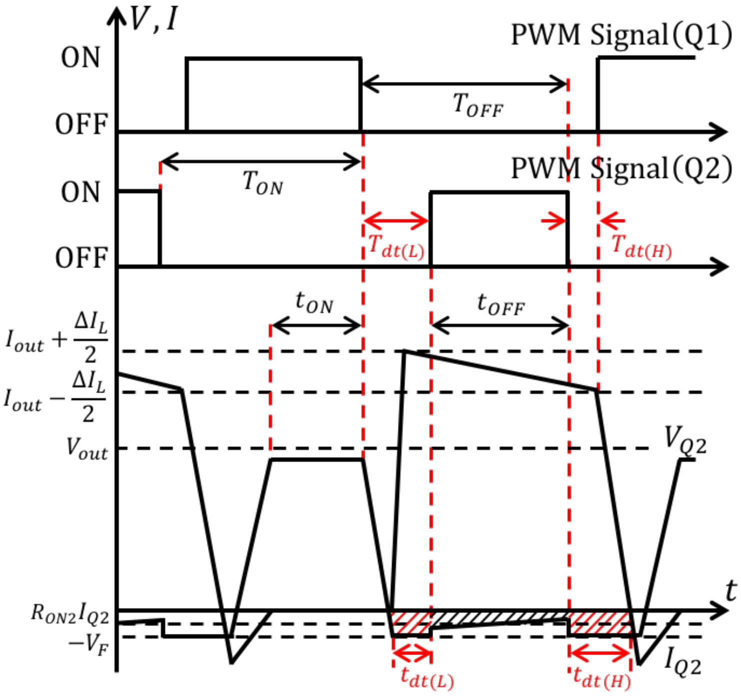

Fig.31　デッドタイムを考慮したローサイドスイッチの電流電圧波形

デッドタイムが挿入された場合、デッドタイム間はボディダイオードが導通することで、リアクトル電流の連続性が確保される。従って、ボディダイオードの順方向電圧V_Fによる導通損失(デッドタイム損失)が発生する。Fig.31 において、赤斜線部にて生じる損失がデッドタイム損失に相当する。立ち下がり時のデッドタイム損失$P_{dt(L)}$について計算した結果を Eq.64、立ち上がり時のデッドタイム損失$P_{dt(H)}$について計算した結果を Eq.65 に示す。計算にあたり、式の簡略化のためにローサイドスイッチのスイッチングに要する時間を無視した上で、$t_{dt(L)} \fallingdotseq T_{dt(L)}$，$t_{dt(H)} \fallingdotseq T_{dt(H)}$として計算を行なっている。

$$P_{dt(L)} \fallingdotseq \frac{1}{T_{ON}+T_{OFF}}\int_0^{t_{dt(L)}}\left(I_{out}+\frac{\Delta I_L}{2}\right)V_F dt = \frac{V_F}{T_{ON}+T_{OFF}}\left[\left(I_{out}+\frac{\Delta I_L}{2}\right)t\right]_0^{t_{dt(L)}}$$
$$t_{dt(L)}\left(I_{out}+\frac{\Delta I_L}{2}\right)V_F f \fallingdotseq T_{dt(L)}\left(I_{out}+\frac{\Delta I_L}{2}\right)V_F f \text{ [W]} \tag{64}$$

$$P_{dt(H)} \fallingdotseq \frac{1}{T_{ON}+T_{OFF}}\int_0^{t_{dt(H)}}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_F dt = \frac{V_F}{T_{ON}+T_{OFF}}\left[\left(I_{out}-\frac{\Delta I_L}{2}\right)t\right]_0^{t_{dt(H)}}$$
$$t_{dt(H)}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_F f \fallingdotseq T_{dt(H)}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_F f \text{ [W]} \tag{65}$$

Eq.64 および Eq.65 の和がデッドタイム損失となる．Eq.66 にデッドタイム損失の計算結果を示す．

$$P_{Q2(dt)} = \quad P_{dt(H)}+P_{dt(L)} = T_{dt(H)}\left(I_{out}-\frac{\Delta I_L}{2}\right)V_F f + T_{dt(L)}\left(I_{out}+\frac{\Delta I_L}{2}\right)V_F f$$
$$= \left\{T_{dt(H)}\left(I_{out}-\frac{\Delta I_L}{2}\right)+T_{dt(L)}\left(I_{out}+\frac{\Delta I_L}{2}\right)\right\}V_F f \text{ [W]} \tag{66}$$

次に、導通損失について述べる。同期整流型降圧チョッパではローサイドスイッチに MOS-FET を使用するため、ON 抵抗に起因する導通損失が発生する。損失の大きさは、1 スイッチングサイクル中における$-I_{Q1}(t)^2 R_{ON}$の時間平均を計算することで求めることができる(電流・電圧の向きは Fig.30 に準拠しているため符号に注意)。順方向電圧による損失P_{V_F}の計算結果を Eq.67 に示す。計算にあたり、式の簡易化のために$t_{OFF} \fallingdotseq T_{OFF}$として近似を行なっている．

$$P_{Q2(\mathrm{ON})} = \frac{1}{T_{ON}+T_{OFF}}\int_0^{t_{OFF}} I_{Q2}(t)^2 R_{ON2} dt \fallingdotseq \frac{R_{ON2}}{T_{ON}+T_{OFF}}\int_0^{t_{OFF}}\left(I_{out}+\frac{\Delta I_L}{2}-t\frac{\Delta I_L}{t_{OFF}}\right)^2 dt$$
$$= -\frac{t_{OFF}}{T_{ON}+T_{OFF}}\frac{R_{ON}}{3\Delta I_L}\left[\left(I_{out}+\frac{\Delta I_L}{2}-t\frac{\Delta I_L}{t_{OFF}}\right)^3\right]_0^{t_{OFF}} \tag{67}$$
$$\fallingdotseq \frac{(1-\alpha)}{3\Delta I_L}\left\{\left(I_{out}+\frac{\Delta I_L}{2}\right)^3-\left(I_{out}-\frac{\Delta I_L}{2}\right)^3\right\}R_{ON2} = \left(1-\frac{V_{out}}{V_{in}}\right)\left({I_{out}}^2+\frac{{\Delta I_L}^2}{12}\right)R_{ON2} \text{ [W]}$$

・全電力損失の計算

同期整流型降圧チョッパにおいて生じる損失について考える．損失計算のために導出を行なった各式を Table.7 に示す。なお、6.8 節から引用した式については Fig.30 に合わせてパラメータ名を変更していることに注意すること．

Table.7　同期整流型降圧チョッパにおいて生じる主な電力損失

	formulas	Eq.No
High-Side Switch's Loss	$P_{Q1(C_{oss1})} = \frac{1}{2} C_{oss1} {V_{in}}^2 f$ [W]	(46)
	$P_{Q1(\mathrm{SW})} = \frac{1}{6} V_{in} \left\{ \left(I_{out} - \frac{\Delta I_L}{2} \right) t_r + \left(I_{out} + \frac{\Delta I_L}{2} \right) t_f \right\} f$	(49)
	$P_{Q1(\mathrm{ON})} = \frac{V_{out}}{V_{in}} \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) R_{ON}$ [W]	(51)
Low-Side Switch's Loss	$P_{Q2(C_{oss2})} = \frac{1}{2} C_{oss2} {V_{in}}^2 f$ [W]	(46)
	$P_{Q2(rr)} = \frac{1}{6} V_{in} I_{rp(Q2)} t_{rr(Q2)} f$ [W]	(52)
	$P_{Q2(dt)} = \left\{ T_{dt(H)} \left(I_{out} - \frac{\Delta I_L}{2} \right) + T_{dt(L)} \left(I_{out} + \frac{\Delta I_L}{2} \right) \right\} V_F f$ [W]	(66)
	$P_{Q2(\mathrm{ON})} = \left(1 - \frac{V_{out}}{V_{in}} \right) \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) R_{ON2}$ [W]	(67)
Reactor's Loss	$P_L = R_L \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right)$ [W]	(56)
Input Capacitor's Loss	$P_{C_{in}} = R_{ESR} \left\{ \frac{V_{out}}{V_{in}} \left({I_{out}}^2 + \frac{{\Delta I_L}^2}{12} \right) - \left(I_{out} \frac{V_{out}}{V_{in}} \right)^2 \right\}$ [W]	(57)
Output Capacitor's Loss	$P_{C_{out}} = R_{ESR}' \frac{{\Delta I_L}^2}{12}$ [W]	(58)
Controller's Loss	$P_{ctl} = \overline{I_{ctl}} V_{ctl}$ [W]	(59)

Table.7より、降圧チョッパにおいて発生する電力損失P_{loss}はEq.68にて見積もることができる。また、P_{loss}を用いると降圧チョッパの電力変換効率η_{pwr}はEq.69にて表される．また、制御回路を含めた電力変換器全体の電力変換効率η_{sys}はP_{ctl}を考慮したEq.70にて見積もることができる。

$$
\begin{aligned}
P_{loss} = {} & P_{Q1(C_{oss1})} + P_{Q1(\mathrm{SW})} + P_{Q1(\mathrm{ON})} + P_{Q2(C_{oss2})} \\
& + P_{Q2(rr)} + P_{Q2(dt)} + P_{Q2(\mathrm{ON})} + P_L + P_{C_{in}} + P_{C_{in}} + P_{C_{out}} \text{ [W]}
\end{aligned}
\tag{68}
$$

$$
\eta_{pwr} = \frac{P_{out}}{P_{in}} \times 100 = \frac{V_{out} I_{out}}{V_{out} I_{out} + P_{loss}} \times 100 \text{ [\%]} \tag{69}
$$

$$
\eta_{sys} = \frac{P_{out}}{P_{in} + P_{ctl}} \times 100 = \frac{V_{out} I_{out}}{V_{out} I_{out} + P_{loss} + P_{ctl}} \times 100 \text{ [\%]} \tag{70}
$$

6.10　(課題)降圧チョッパに関する自己学習

1) 6.6 節にて製作したデッドタイム挿入回路(Fig.25)の動作原理について考察せよ。
2) 6.6 節にて製作したデッドタイム挿入回路にいくつかの論理ゲートを付け加えることで、Enable 入力端子(出力を共に Low にする端子)を追加することが可能である。Enable 入力端子を備えたデッドタイム挿入回路を設計せよ。
3) 6.5 節および 6.7 節の実験において、定格動作時における出力電圧が設計値からずれる(Eq.20 に基づく計算値からずれる)理由についてそれぞれ考察せよ。
4) 6.5 節の非同期整流型降圧チョッパに関する実験において、軽負荷時には電流不連続モードにて動作するため、出力電圧は増大する。しかし、6.7 節の同期整流型降圧チョッパに関する実験では、軽負荷時においても電流連続モードにて動作する。その理由とメカニズムについて考察せよ。
5) 同期整流型降圧チョッパの定格時、軽負荷時における電力変換効率を比較すると、軽負荷時における電力変換効率は低下することがわかる。その理由について考察せよ。
6) 6.8 節、6.9 節を参考に、製作した非同期整流型降圧チョッパおよび同期整流型降圧チョッパ双方の定格動作時における電力変換効率の理論値を計算し、実験結果と比較せよ。素子の各パラメータなどは計測結果およびデータシートの値を用いること。
7) 6.8 節では非同期整流型降圧チョッパの電流連続モードにおける電力変換効率の計算例を示したが、電流不連続モードでは各素子にて生じる損失がどのようになるか考えよ。

■本手引きに関連する技術メモ(関連する章・節の登場順に列挙)

No.20060823 「パワーエレクトロニクスとは」

No.20080818 「パワーエレクトロニクスの最も有名な論文の紹介」

No.20120930 「スイッチング電源における配線の影響」

No.20110516 「DC/DC コンバータとは」

No.20080207 「リアクトル電流の考え方」

No.20060820 「コンデンサは電流で充電、リアクトルは電圧で充電する！」

No.20060918 「チョッパ回路の考え方」

No.20190805 「DC/DC コンバータの負帰還動作」

No.20100531 「パワエレ導入実験：チョッパ回路の製作と実験」

No.20070727 「スイッチング損失とは」

■参考文献

[1] 平地克也、「DC/DC コンバータの基礎から応用まで」、電気学会, 2018 年

[2] 山田直平、桂井誠、「電気学会大学講座 電気磁気学 3 版改訂版」、電気学会, 2002 年

[3] 長谷川彰、「スイッチング・レギュレータ 設計ノウハウ」、CQ 出版社, 1985 年

[4] 高尾和人、八尾勉、荒井和雄、「SiC ショットキーバリアダイオードの高 di/dt スイッチング特性」、電学論 D, 124 巻 9 号, 2004 年

[5] Peter Haaf、Jon Harper、「Understanding Diode Reverse Recovery and its Effect on Switching Losses」、Fairchild Semiconductor Power Seminar 2007

■あとがき

各実験の検証をご助力戴いた舞鶴高専電気情報工学科 5 年生 小島大和君に感謝の意を評します。

なお、本手引きは各機関が実情に合わせて修正・変更を加えて利用することを想定し、Word ファイルとして公開いたします。

以上