

位相シフトフルブリッジ方式の2次側整流ダイオードのサージ電圧抑制方法

(読んでほしい人：パワエレ技術者)

2017/7/11 舞鶴高専 平地克也

【あらまし】 位相シフトフルブリッジ方式 DC/DC コンバータには2次側整流ダイオードに大きなサージ電圧が発生するという問題点があります。その対策にはサージ電圧の発生メカニズムの正確な理解が必要です。サージ電圧は位相シフトフルブリッジ方式の動作モードが環流モードから伝達モードに切り替わる時(遅れレグの転流動作時)に発生します。本技術メモではまず遅れレグ転流動作時の過渡時の動作モードを詳しく検討し、次にサージ電圧対策として昔から使われているクランプダイオードを挿入する方法の動作原理とその適用限界を説明します。

位相シフトフルブリッジ方式の2次側整流ダイオードのサージ電圧

位相シフトフルブリッジ方式 DC/DC コンバータ(図1)は、1次側のスイッチ素子 $Q_1 \sim Q_4$ を ZVS で動作させることができるのでソフトスイッチングの回路方式とされていますが、2次側の整流ダイオード D_5, D_6 には大きなサージ電圧が発生します。サージ電圧の発生メカニズムは通常のハードスイッチングのフルブリッジ方式 DC/DC コンバータとほぼ同じなので、位相シフトフルブリッジ方式は1次側はソフトスイッチング、2次側はハードスイッチングの回路方式と言えます。2次側整流ダイオードのサージ電圧発生メカニズムは、すでに平地研究室技術メモ No.20151018^[1]で説明していますが、本技術メモではさらにサージ電圧発生時の詳しい計算式とシミュレーション波形を紹介しますが、サージ電圧の抑制のためにいろんな回路方式が提案されていますが、本技術メモでは昔からよく使われている(例えば文献^[2]) 有力な回路方式である「1次側にクランプダイオードを挿入する方式(図2)」を説明します。

なお、位相シフトフルブリッジ方式の基本的な動作原理は平地研究室技術メモ No.20110731^[3]、1次側スイッチ素子のソフトスイッチングの原理は平地研究室技術メモ No.20110928^[4]を参照下さい。

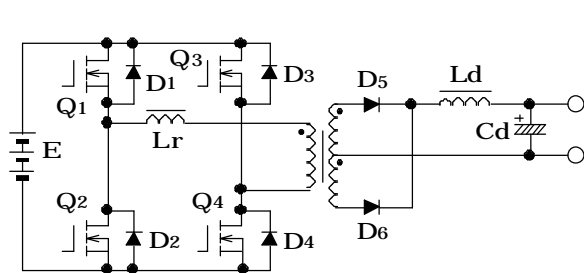


図1 位相シフトフルブリッジ方式

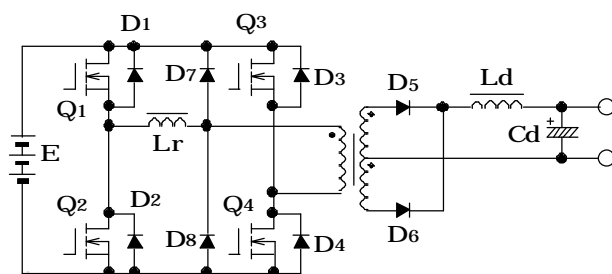


図2 クランプダイオード D_7, D_8 を挿入

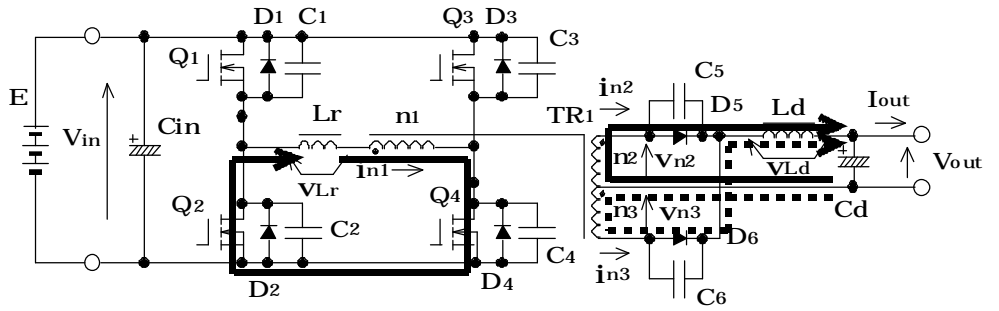
2次側整流ダイオードのサージ電圧発生原理

2次側整流ダイオードのサージ電圧は位相シフトフルブリッジ方式の動作モードが環流モードから伝達モードに変化する時に発生します。この時の動作モードと電流径路を図3に示します。Mode2-3が環流モード、Mode3-4が伝達モード、Mode3-1~3-3はその間の過渡的な動作モードです。Mode3-1~3-3の期間で遅れレグの転流動作(電流が Q_4 から Q_3 に転流)が実現します。それぞ

【Mode 2-3】

(環流モード)

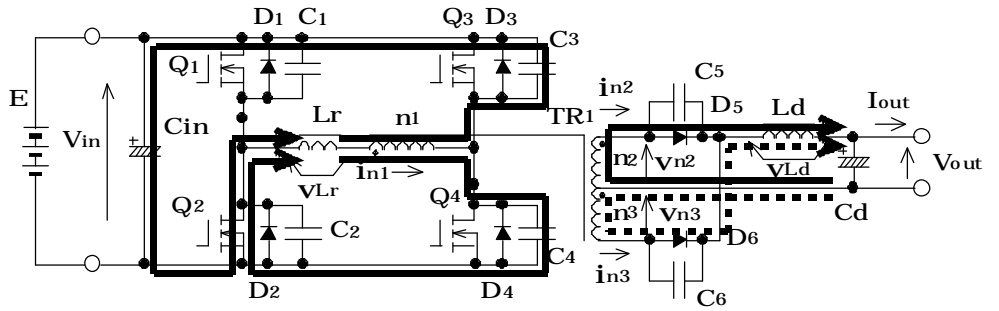
Lr のエネルギーで Q2 と Q4 を通って電流が環流。Q4 ターン OFF で次のモードへ。



【Mode 3-1】

(C4 充電 C3 放電)

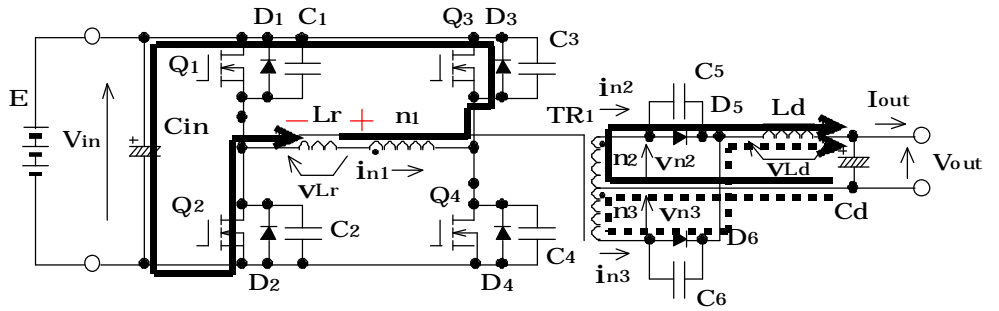
Lr のエネルギーで C4 は充電、C3 は放電される。充放電完了で次のモードへ。



【Mode 3-2】

(D3 導通)

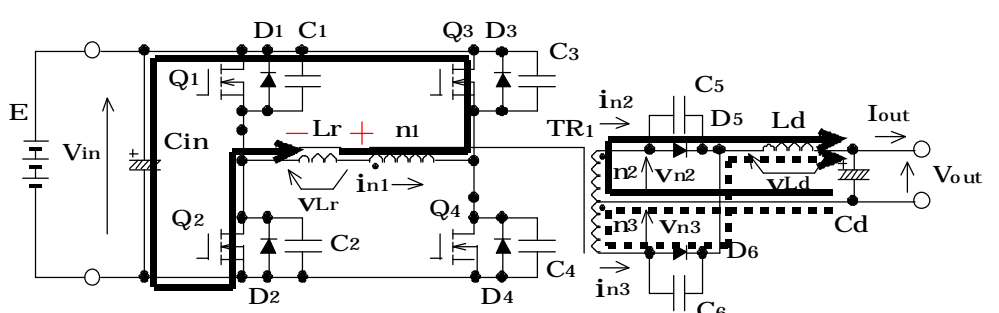
D3 が導通、Lr のエネルギーは Cin に回生される。Q3 ターンオンで次のモードへ。



【Mode 3-3】

(Q3 導通)

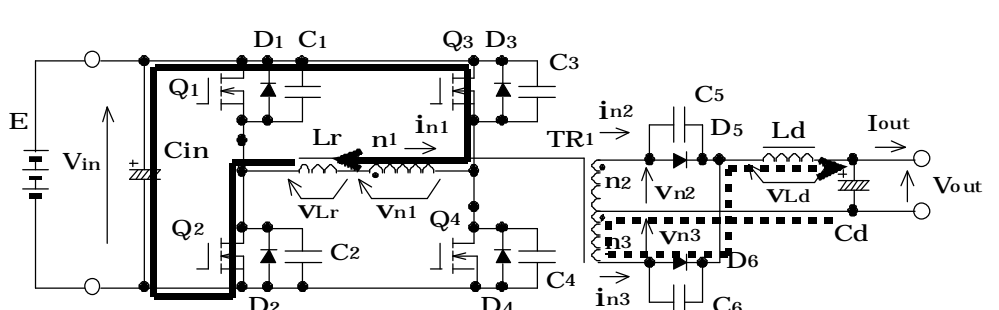
Lr の電流 (in1) は急速に減少し、方向が逆転して次のモードへ。



【Mode 3-4】

(伝達モード)

電源から 2 次側に電力が伝達される。2 次側は D5 は OFF し、D6 が導通している。



(平地研究室技術メモ No. 20151018の図 2 より)

(D1 ~ D4 は Q1 ~ Q4 の寄生ダイオード、C1 ~ C4 は Q1 ~ Q4 の出力容量とスナバコンデンサ)

図 3 環流モードから伝達モードに移行するとき (遅れレグ転流時) の動作モード

れの動作モードの詳しい説明は文献[4]を参照下さい。なお、この動作には変圧器の励磁電流は関与していないので、図3では励磁電流は無視しています。

2次側整流ダイオードのサージ電圧はMode3-3から3-4に移行する瞬間に発生します。詳しく調べれば、Mode3-3から3-4の間にはさらに過渡的な動作モードが3つあり、それぞれの電流経路を図4に示します。これら3つの動作は文献[1]で説明していますので、ここではサージ電圧が発生するMode Cだけを文献[1]よりもさらに詳しく説明します。

【Mode C】

Mode A および Mode B (D₅のリカバリ期間)の間にインダクタンス L_rには図示の方向に大きな電流が流れており、エネルギーが蓄積されています。D₅のリカバリ期間が終了しても L_rは同じ大きさの電流を流し続けるので2次側巻線にも同じ大きさの電流が流れ続けます。その結果Mode BでD₅に流れていたリカバリ電流はC₅に転流します。C₅はD₅の接合容量にスナバ容量を加算したものです。この動作モードでは次の式が成立します。なお、電圧電流の記号と極性の定義は図5に示します。

$$v_{n2} = v_{n3} = -\frac{1}{2} v_{C5} \quad (1)$$

$$v_{n1} = \frac{n_1}{n_2} v_{n2} = -\frac{1}{2} \frac{n_1}{n_2} v_{C5} \quad (2)$$

$$v_{Lr} = -(V_{in} + v_{n1}) = -(V_{in} - \frac{1}{2} \frac{n_1}{n_2} v_{C5}) \quad (3)$$

$$i_{n1} = -\frac{n_2}{n_1} (i_{Ld} - 2i_{n2}) \quad (4)$$

注) Mode C では、 $i_{n2} = i_{C5} < 0$ 、よって、 $i_{n1} < 0$

$$i_{n1} = \frac{1}{L_r} \int_0^t v_{Lr}(t) dt + i_{n1}(0) \quad (5)$$

注) $i_{n1}(0)$ は負の値、 v_{Lr} も負の値。よって、 i_{n1} は負方向に増加する。

$$v_{C5} = -\frac{1}{C_5} \int_0^t i_{n2}(t) dt \quad (6)$$

(4)より、 $i_{n2} = \frac{1}{2} (i_{Ld} + \frac{n_1}{n_2} i_{n1})$

$$\text{よって、} v_{C5} = -\frac{1}{C_5} \int_0^t \left(i_{Ld} + \frac{n_1}{n_2} i_{n1}(t) \right) dt \quad (7)$$

注) $\frac{n_1}{n_2} i_{n1}$ は負の値で絶対値は i_{Ld} より大きい。よって、 v_{C5} は正の値。

$$i_{n1}(0) = -\frac{n_2}{n_1} (i_{Ld} - 2i_{n2}(0)) \quad (8)$$

注) $i_{n2}(0)$ は負の値、 i_{Ld} は正の値。よって $i_{n1}(0)$ は負の値。

なお、tはMode C開始からの時間、 $i_{n1}(0)$ はMode C開始時の i_{n1} の値です。 $i_{n2}(0)$ はMode C開始

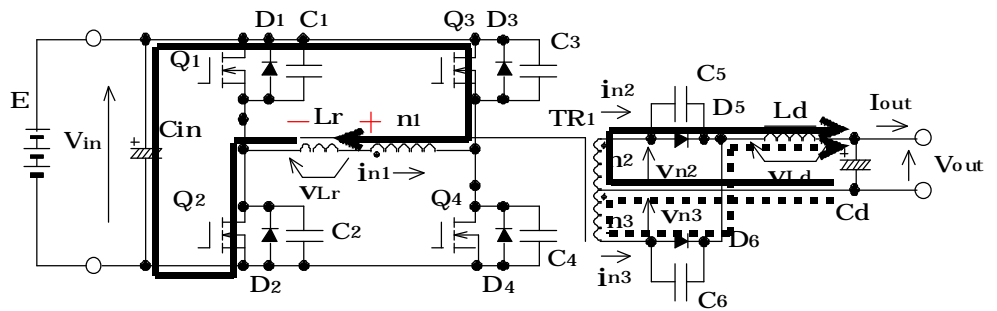
時の i_{n2} の値であり、 D_5 のリカバリ電流のピーク値と同じ大きさで負の値です。 v_{C5} の初期値は $0V$ です。これらの式から次のことが分かります。

- ・ (3),(5),(7)式にしたがって L_r と C_5 が共振する。
- ・ v_{C5} (即ち D_5 電圧) は(7)式にしたがって大きな値に充電される。これは D_5 に大きなサージ電圧が生じることを意味している。
- ・ v_{C5} は i_{n1} の初期値 $i_{n1}(0)$ の絶対値が大きいほど大きくなる。(8)式から i_{n1} の初期値は $|i_{n2}(0)|$ (即ち D_5 のリカバリ電流のピーク値の大きさ) が大きいほど大きい。
- ・ したがって、SiC ショトキーなどリカバリ時間の無視できるダイオードを使うと $i_{n2}(0)$ は無視でき、 $|i_{n1}(0)|$ は小さくなり、その結果 D_5 のサージ電圧は小さくなる。

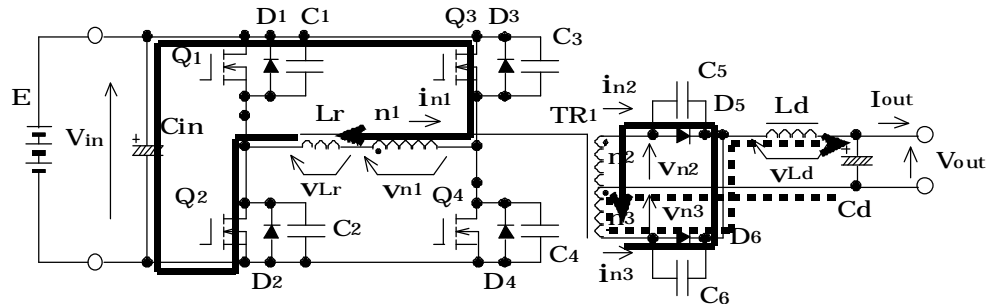
L_r と C_5 の共振現象は回路の抵抗成分により徐々に減衰し、やがて終了して次の動作モード (Mode 3-4 : 伝達モード) に移行します。

【Mode A】
(電流逆転)

n_1 電流は負方向に急増。それに伴い D_6 電流急増、 D_5 電流急減。
 $i_{D6} = i_{Ld}$ 、 $i_{D5} = 0$ となって次のモードへ。



【Mode B】
(D_5 のリカバリ期間)
リカバリ電流により i_{n2} は負方向に急増。



【Mode C】
(サージ電圧発生)
 D_5 のリカバリ完了にて i_{n2} は D_5 から C_5 に転流。 C_5 が急速に充電されてサージ電圧発生。

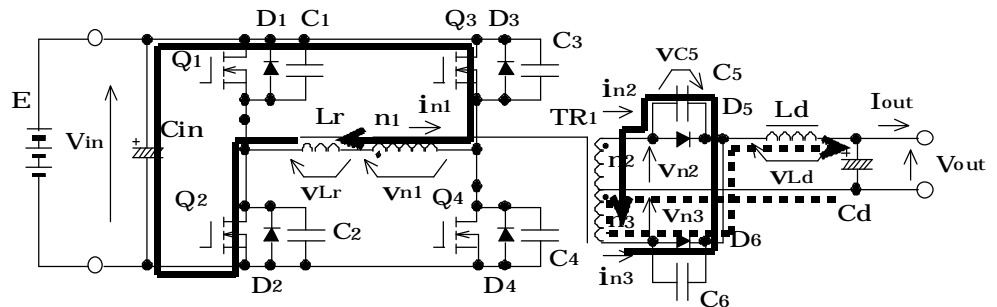


図4 整流ダイオードにサージ電圧が発生する時の動作モード
(技術メモ No. 20151018^[1]の図3より)

環流モード 伝達モード移行時の各部の波形

環流モードから伝達モードに移行するとき(遅れレグ転流時)の電圧・電流のシミュレーション波形を図6に示します。波形から次のような動作を確認できます。ただし、2次側整流ダイオードD5とD6には理想ダイオードを使っているため、リカバリ期間に発生するMode Bはありません。

- ・Q4がターンオフして環流モード(Mode2-3)が終了し、Q4電流 i_{Q4} が0になると、C3が放電されC4が充電される(Mode3-1)
- ・その結果、 v_{Q3} は0Vまで減少、 v_{Q4} は電源電圧の400Vまで増加する。また、それに伴い、Lr電圧 v_{Lr} が負方向に400V(電源電圧)まで増加する。(Mode3-1)
- ・C3,C4の充放電が完了するとD3が導通する(Mode3-2)
- ・Q3がターンオンしてD3電流はQ3に転流し、電流 i_{Q3} が負方向に流れる(Mode3-3)
- ・ i_{Q3} は急速に正方向に増加する(Mode A)。それに伴い、 i_{D6} が急増、 i_{D5} が急減する。 $i_{D6} = i_{Ld}$ 、 $i_{D5} = 0A$ となってMode Aが終了し、Mode Cに移行する。
- ・ v_{Lr} は負電圧なのでLr電流(i_{n1})はさらに負方向に増加する。増加分の2次側電流はC5を充電し、 v_{C5} は1600V(電源電圧の4倍)まで増加する(Mode C)。これが即ちD5のサージ電圧である。

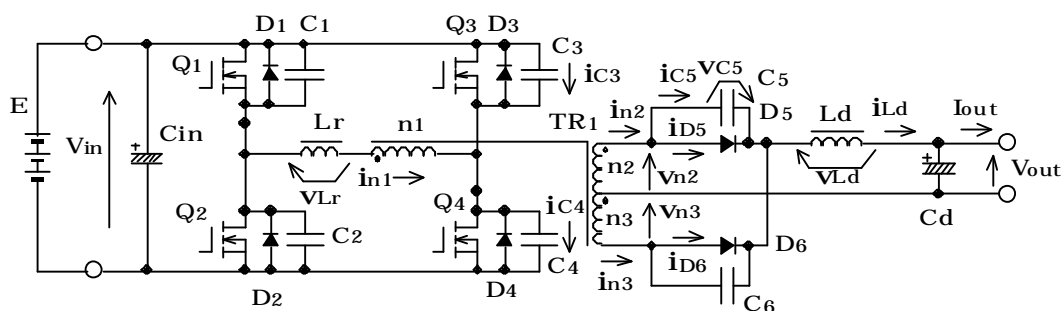
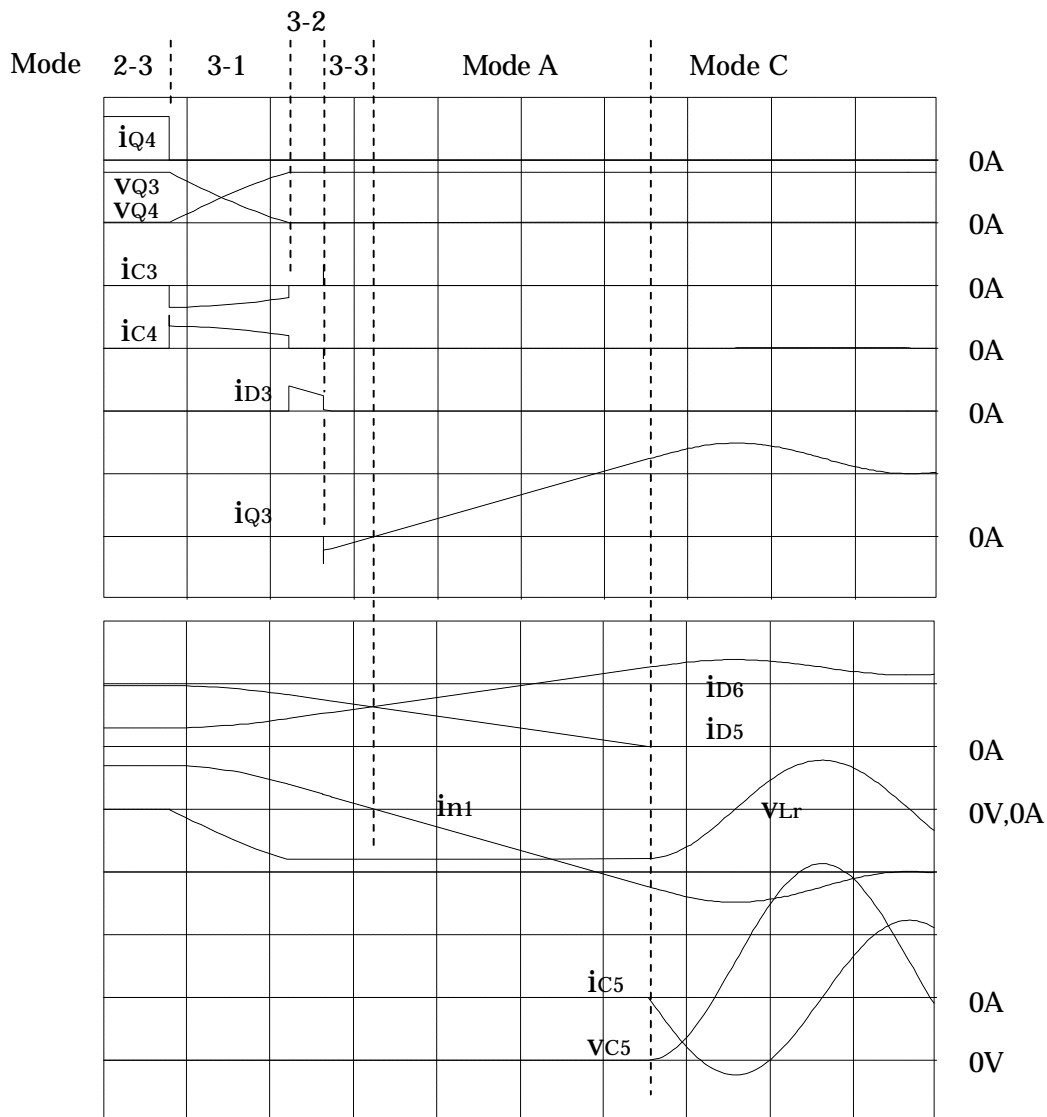


図5 シミュレーション波形および電流経路図の各電圧・電流の記号と極性

クランプダイオード挿入時の動作

クランプダイオードD7,D8を挿入した時の電流経路を図7に示します。図7(a)はクランプダイオード挿入前のMode Cの電流経路であり、図4のMode Cと同じものです。ただし、作図の都合上図4から $n1$ 巻線とLrを入れ替えています。回路の動作に影響はありません。また、Mode Cでは2次側にはLd電流(点線)とC5電流(実線)の2つの電流が流れていますが、1次側もLd電流成分(点線)とC5電流成分(実線)に分けて記載しています。図7(b)はクランプダイオードありの時のMode Cの電流経路です。この動作モードではC5が急速に充電され、(7)式にしたがって v_{C5} が急速に増加します。 v_{C5} の増加に伴い、(2)式にしたがって v_{n1} は負方向に増加します。 $v_{D7} = -(V_{in} + v_{n1})$ なので、 v_{n1} が負方向に増加して絶対値が V_{in} を越えると v_{D7} が正となりD7は順バイアスされ導通します。

D7導通後の動作モードをMode Dとし、その電流経路を図7(c)に示します。D7の導通に伴い、Mode CでのC5電流成分は $n1$ 巻線からD7に転流します。その結果C5電流は瞬時に消滅し、C5の充電は停止され、C5の電圧 v_{C5} の増加も停止します。この時の $n1$ 巻線電圧 v_{n1} は $-V_{in}$ に等しいので次の式が成立します。



(V_{in} 400V、 V_{out} 222V、 I_{out} 6.34A、動作周波数 20kHz、位相シフト 20%、デッドタイム 0.7%)

(電圧は全て 500V/div、 C_5 電流 i_{C5} は 0.5A/div、他の電流は全て 5A/div、 $n_1:n_2:n_3 = 1:1:1$)

図 6 遅れレグ転流時の波形 (時間軸は $190 \mu\text{sec/div}$) (sim ソフトは SCAT)

$$v_{n2} = v_{n3} = \frac{n_2}{n_1} v_{n1} = - \frac{n_2}{n_1} V_{in} \quad (9)$$

$$v_{C5} = - (v_{n2} + v_{n3}) = 2 \frac{n_2}{n_1} V_{in} \quad (10)$$

v_{C5} は D_5 の電圧に等しいので D_5 の電圧は $2 \frac{n_2}{n_1} V_{in}$ にクランプされ、サージ電圧は完全に抑制されます。

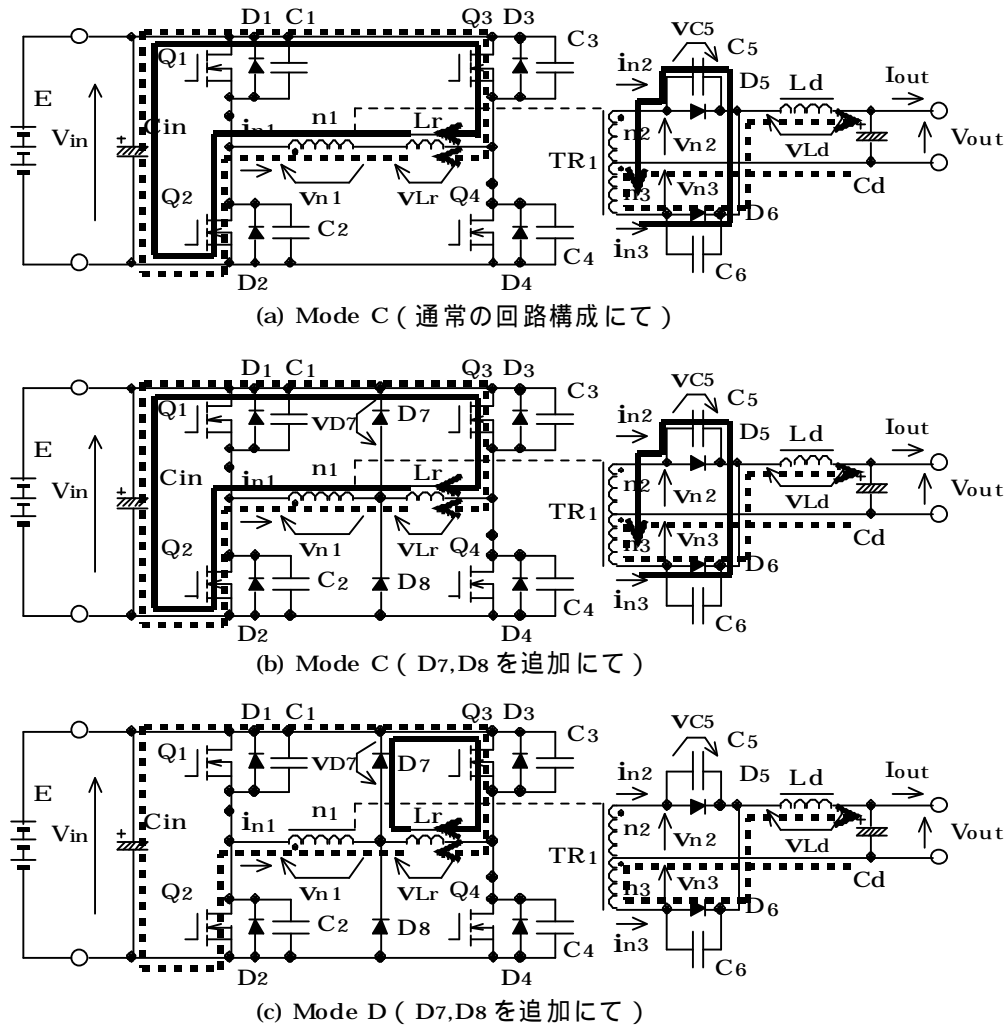


図7 クランプダイオード D7, D8 挿入時の電流経路

Mode C と Mode D の等価回路による検討

< クランプダイオードのない時の等価回路 >

等価回路を検討することにより、Mode C と Mode D の動作をさらに深く理解することができます。図8にクランプダイオードを設けない時の Mode C の等価回路を示します。図8(a)は図7(a)の2次側を等価回路で置き換えたものです。Ld は定電流源と考えます。C5 は図7(a)では n2 巻線 n3 巻線双方にまたがって接続されていますが、図8(a)では n3 巻線だけに接続されていると考えます。その代わりに C5 の容量を4倍とします。D5 は開放、D6 は短絡します。図8(a)から電流の流れていない部品を削除すると(b)となります。さらに2次側部品を1次側に換算し、Q2, Q3 を短絡すると(c)となります。

す。なお、C5' は C5 を1次側に換算したコンデンサであり、容量は $4C5 \left(\frac{n_2}{n_1} \right)^2$ となります。vc5' は

C5' の電圧であり、次式で与えられます。

$$VC5' = VC5 \times \frac{1}{2} \frac{n_1}{n_2} \quad (11)$$

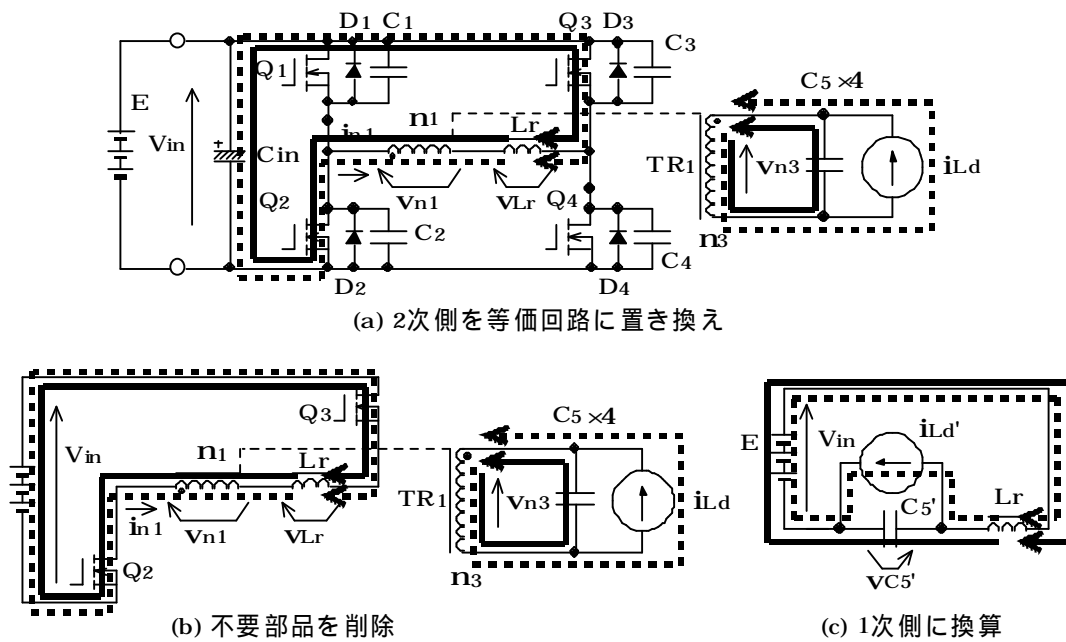
i_{Ld}' は i_{Ld} の 1 次側換算値であり、次式で与られます。

$$i_{Ld}' = i_{Ld} \times \frac{n_2}{n_1} \quad (12)$$

図 8 (c)から C_5' の電圧は単純に L_r との直列共振で決まることが分かります。したがって、 C_5' の電流の初期値が 0A なら C_5' の電圧 v_{C5}' は図 9 に示すようにピーク値が $2V_{in}$ の正弦波となります。 v_{C5}' が 2 次側整流ダイオード D_5 の電圧なので、 D_5 のサージ電圧ピーク値は(11)式に代入して次式で与られます。

$$D_5 \text{ のサージ電圧ピーク値} = 4 \frac{n_2}{n_1} V_{in} \quad (13)$$

実際には、 C_5' の電流の初期値は D_5 のリカバリ電流のピーク値を 1 次側に換算した電流なので、リカバリ電流が無視できない場合は D_5 のサージ電圧ピーク値は(13)式よりも大きな値となります。



$$(i_{Ld}' = \frac{n_2}{n_1} i_{Ld}, v_{C5}' = \frac{1}{2} \frac{n_1}{n_2} v_{C5})$$

図 8 サージ電圧発生時 (Mode C) の等価回路

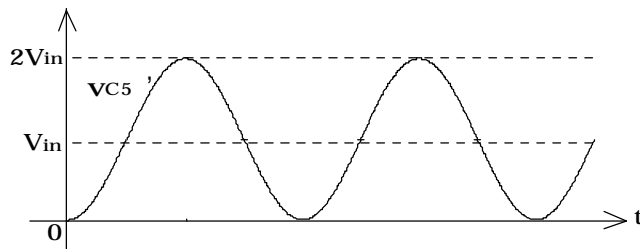


図 9 v_{C5}' の波形 (D_5 のリカバリ電流が無視できるとき)

<クランプダイオードを設けた場合の等価回路>

クランプダイオード D_7, D_8 を設けた場合の Mode C の等価回路を図 10 に示します。等価回路の作り方は図 8 と同じです。図 10 (c) から、 $v_{c5'}$ が V_{in} まで充電されると D_7 が導通し、 C_5' の電流は瞬時に D_7 に転流することが分かります。 D_7 が導通して Mode D に移行した時の等価回路を図 11 に示します。 C_5' を流れていた電流は D_7 を通って環流します。

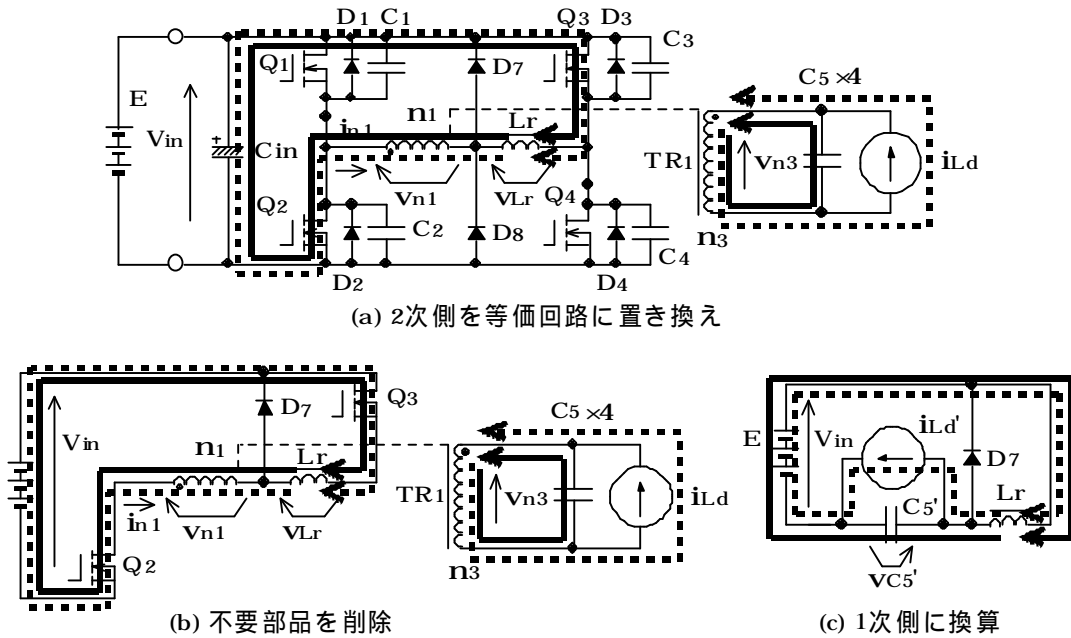


図 10 クランプダイオードを設けた時の Mode C の等価回路

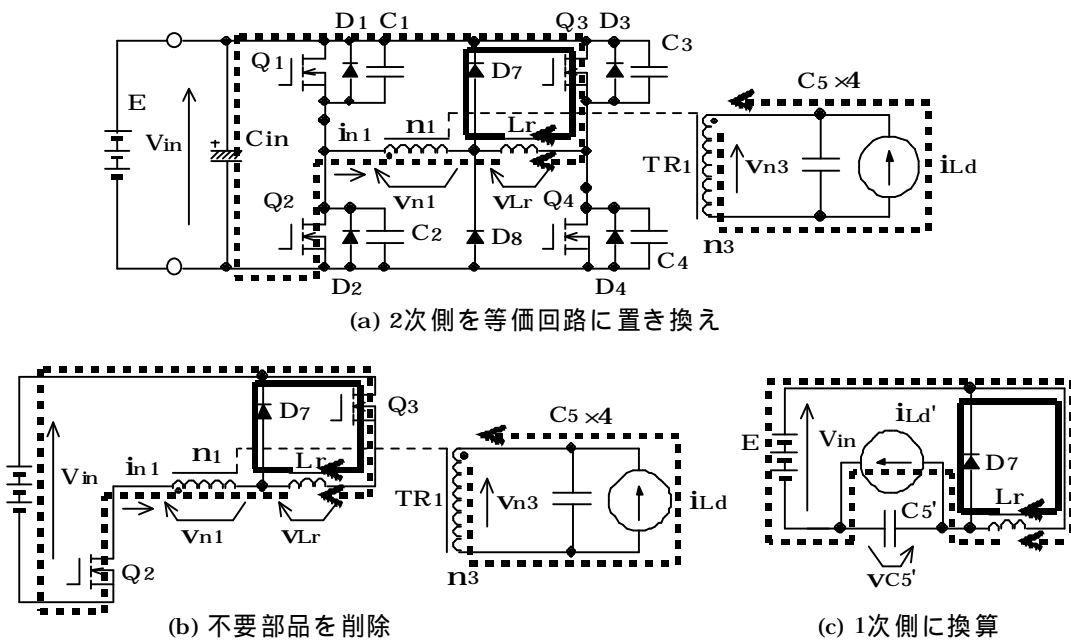


図 11 クランプダイオードを設けた時の Mode D の等価回路

漏れインダクタンスを無視できない時の動作

以上、クランプダイオード D7, D8 の挿入により 2 次側整流ダイオードのサージ電圧を完全に抑制できることを説明しましたが、この方法は共振用インダクタンス L_r を変圧器の漏れインダクタンスではなく、外付けのリアクトルで実現した場合に適用できます。この方法を適用する場合は変圧器の漏れインダクタンスは極力小さくなるように設計します。しかしながら、用途によっては漏れインダクタンスを無視できるような小さな値に抑制できない場合もあります。その場合の回路構成と電流経路を図 1 2 に示します。漏れインダクタンス L_l は巻線 n_1 と一体のものなので、 L_l はクランプダイオード D7, D8 よりも左側 (n_1 側) に配置されることになります。

Mode C において C_5 が充電され v_{C5} が上昇し、 $2 \frac{n_2}{n_1} V_{in}$ を越えると D7 が導通して Mode D に移行しようとする。しかしながら、漏れインダクタンス L_l のために C_5 電流成分 (実線) は全てが瞬時に D7 に転流することはできず、図 1 2 (b) のように n_1 巻線を通過する電流経路が残存します。残存期間中は C_5 の充電も継続されるので D5 にサージ電圧が発生します。残存期間は L_l の大きさで決まるので、サージ電圧は L_l が大きいほど大となります。

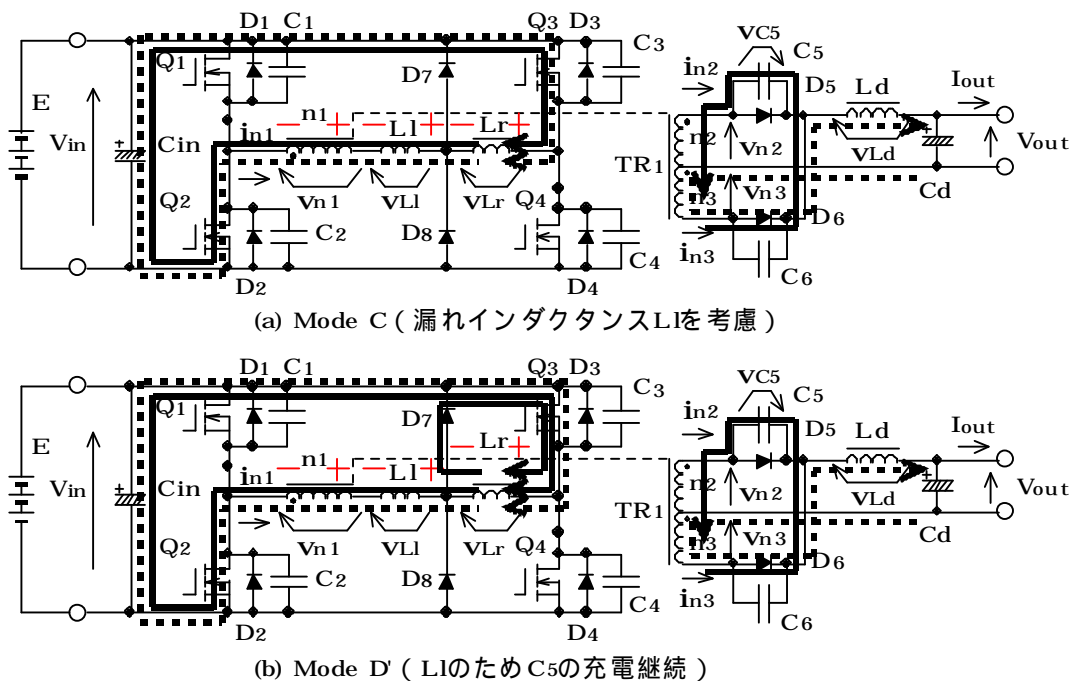


図 1 2 漏れインダクタンスを無視できない時の電流経路

参考文献

- [1] 平地克也、「位相シフトフルブリッジ型 DC/DC コンバータの整流ダイオードのサージ電圧発生原理」、平地研究室技術メモ No.20151018
- [2] Richard Redl, Nathan O. Sokal, and Laszlo Balogh, "A Novel Soft-Switching Full-Bridge DC/DC Converter: Analysis, Design Considerations, and Experimental Results at 1.5kW, 100kHz", IEEE Tran. on Power Electronics, Vol.6, No.3, (1991)
- [3] 平地克也、「位相シフト方式フルブリッジ型 DC/DC コンバータの基本」、平地研究室技術メモ

No.20110728

- [4] 平地克也、「位相シフト方式フルブリッジ型 DC/DC コンバータのソフトスイッチングの原理」、
平地研究室技術メモ No. 20110928

以上