

非対称制御ハーフブリッジ型 DC/DC コンバータの基本特性

(読んでほしい人：パワエレ初心者)

2013/6/30 舞鶴高専 平地克也

ハーフブリッジ型と呼ばれている DC/DC コンバータの回路方式には通常的方式(図1)と非対称ハーフブリッジ型(図2)の2種類があります。また、ハーフブリッジ型の2つのスイッチ素子 Q1、Q2 の制御方式には対称制御(図3)と非対称制御(図4)の2種類が考えられます。対称制御では図3に示すように Q1 と Q2 は同じパルス幅で 180 度の位相差で ON/OFF します。非対称制御では図4に示すように Q1 と Q2 は一方が ON の時は他方は OFF します。

ハーフブリッジ型は DC/DC コンバータの主要な回路方式の1つであり、通常的方式(図1)と非対称ハーフブリッジ型(図2)は共に広く使用されています。図1、図2の回路方式は共に図3、図4の制御方式のどちらでも適用できます。しかしながら、図1の回路には図3の制御方式、図2の回路には図4の制御方式を適用することが常識となっています。実用化されている DC/DC コンバータでのおそらく唯一の例外は「BHB 方式 DC/DC コンバータ」であり、このコンバータの回路の一部に図1の回路が用いられ、図4の制御方式が適用されています。図1の回路に図4の制御方式を適用した DC/DC コンバータをここでは「非対称制御ハーフブリッジ型 DC/DC コンバータ」と呼ぶことにします。「BHB 方式」は新電元工業で実用化され、多数の論文が発表されていますが、その中で用いられている「非対称制御ハーフブリッジ型」については論文や参考書は見当たりませんでした。そこで今回非対称制御ハーフブリッジ型を試作し、基本特性を確認しましたので報告します。なお、この試作報告は 2012 年度平地研究室卒業生伊庭悠平の卒業論文をほぼそのまま紹介するものです。なお、非対称ハーフブリッジ型(図2)と BHB 方式についてはそれぞれ平地研究室技術メモ No.20090514⁽¹⁾ と No.20120430⁽²⁾を参照下さい。

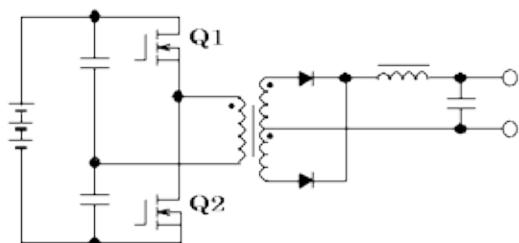


図1 ハーフブリッジ型DC/DCコンバータ

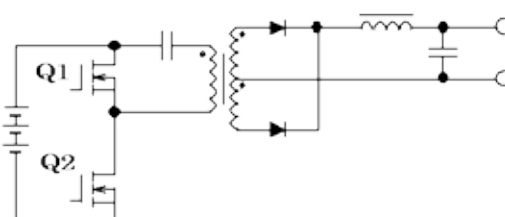


図2 非対称ハーフブリッジ型DC/DCコンバータ

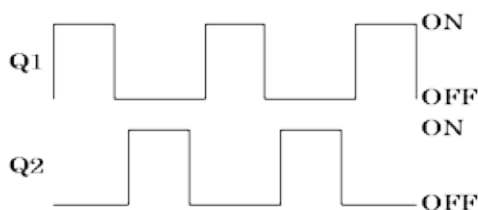


図3 対称制御

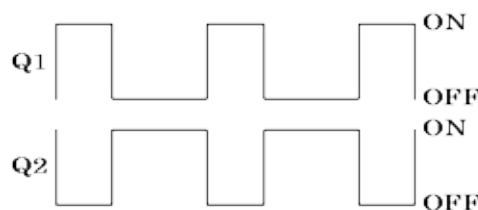


図4 非対称制御

なお、これは本試作試験が終わってから分かったことですが、非対称制御ハーフブリッジ型は昔実用化を目指してかなり研究されたようです⁽³⁾⁽⁴⁾。この制御方式には第5章で説明するように直流励磁が発生するという欠点があります。この制御方式が普及しなかった原因は直流励磁の発生が解明されておらず、その弊害を克服するための適切な方式が検討されなかったことにあるのかもしれませんが。直流励磁の発生原理については平地研究室技術メモ No.20120430⁽²⁾で詳しく説明しているので参照下さい。

- (1) 平地研究室技術メモ No.20090514、「非対称ハーフブリッジ型 DC/DC コンバータ」
- (2) 平地研究室技術メモ No.20120430、「BHB 方式 DC/DC コンバータの基本動作」
- (3) 二宮、松本、原田、中原、「ZVS・PWM ハーフブリッジコンバータの動作特性解析」、電子情報通信学会技術報告 PE90-48、1990 年
- (4) 小山、原田、石原、戸高、「非対称制御 ZVS ハーフブリッジコンバータの 10MHz 動作実験」、電子情報通信学会技術報告 PE96-37、1996 年

目次

第 1 章 諸言

第 2 章 理論

2.1 非対称制御ハーフブリッジ型 DC/DC コンバータとは

2.1.1 動作原理

2.1.2 通常制御（対称制御）と非対称制御の違い

2.1.3 非対称制御の各モードでの電流経路について

2.2 制御回路について

第 3 章 動作解析

3.1 各素子の電流・電圧波形

3.1.1 $d=0.2$ の時

3.1.2 $d=0.5$ の時

3.1.3 $d=0.7$ の時

3.2 $C1$, $C2$ 電圧について

3.3 $-V_{out}$ 特性

3.4 効率（ I_{out} ）の測定

第 4 章 スイッチング損失について

4.1 非対称制御ハーフブリッジ回路におけるスイッチングについて

4.2 $d=0.5$ の時

4.2.1 ターンオフ時

4.2.2 ターンオン時

4.3 $d=0.5$ の時

4.3.1 $d=0.2$ の時

4.3.2 $d=0.7$ の時

4.4 デッドタイム中の電流経路について

第 5 章 直流励磁の発生について

5.1 直流励磁電流測定実験

5.1.1 励磁電流の測定方法

5.1.2 励磁電流測定結果

5.2 まとめ

第 6 章 結言

付録 A 試作器部品表

付録 B 変圧器の設計

付録 C 理論値計算式

第 1 章 緒言

DC/DC コンバータは電源装置の主要回路としてほとんどの電気製品に用いられている。最近ではハイブリッド車や電気自動車などにも使われるようになった。ハーフブリッジ型は DC/DC コンバータの主要な回路方式として広く用いられている。ハーフブリッジ型には通常の制御方式と非対称制御方式の 2 種類がある。非対称制御方式は小さなデッドタイムを挟んで 2 つの FET が交互に ON/OFF するのでデッドタイムを適切に設定するだけでソフトスイッチングが実現できると思われる。また、通常の制御方式のように 2 つの FET が共に OFF する期間がほとんどないので 2 次側の平滑リアクトルとコンデンサの容量を低減できると思われる。しかし、非対称制御方式は実際にはほとんど用いられておらず、特性が解明されていない。そこで非対称制御ハーフブリッジ型 DC/DC コンバータを試作して特性解析を実施する。

第 2 章 理論

2.1 非対称制御ハーフブリッジ型 DC/DC コンバータとは

2.1.1 動作原理

はじめにハーフブリッジ型 DC/DC コンバータの動作原理を説明する。図 1 に回路図を示す。ハーフブリッジ型 DC/DC コンバータとは直流電圧を変圧するための回路で、絶縁型 DC/DC コンバータの一種である。2つの FET を交互に ON/OFF 制御することで、交流に変換して、変圧器によって変圧する。その後、変圧された交流電力を整流回路と平滑回路によって直流に変換し出力する。FET によるスイッチングは数十 kHz の高周波で行われるため、変圧器のサイズを小型にすることができる。内部に変圧器を用いているため、チョッパでは難しい大幅な変圧が可能であり、入力側と出力側は変圧器により絶縁されるため安全である。

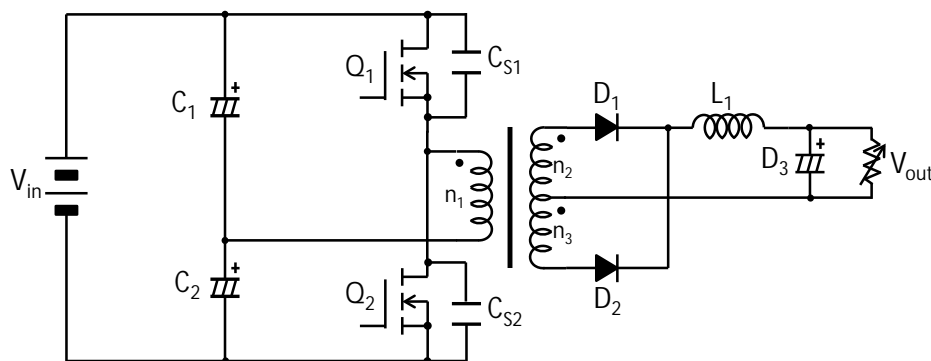


図 1 ハーフブリッジ型 DC/DC コンバータ回路

2.1.2 通常制御（対称制御）と非対称制御の違い

通常制御（対称制御）と非対称制御の違いは、2つの FET のスイッチングのタイミングである。2つの制御方式のスイッチングのタイミングを図 2 に示す。通常制御では、Q1 及び Q2 の ON 時間は等しくなる。しかし、非対称制御では Q1 が ON のときは Q2 が OFF に、Q1 が OFF の時は Q2 が ON に、といったように 2つの FET は交互に連続で ON/OFF する。タイムチャートを見れば分かるように通常制御では両方が OFF の時間が長いが非対称制御では、両方が OFF の時間は無い。1次側から電力が供給されない時は 2次側の L1 と C3 にたくわえられた電荷が放電することで負荷に電力を供給するが、通常制御では両方の FET が OFF になる時間が長いため、大容量のリアクトルとコンデンサを用いる必要がある。しかし、非対称制御では常に電力を供給できるため、これらの部品を小型化できる。

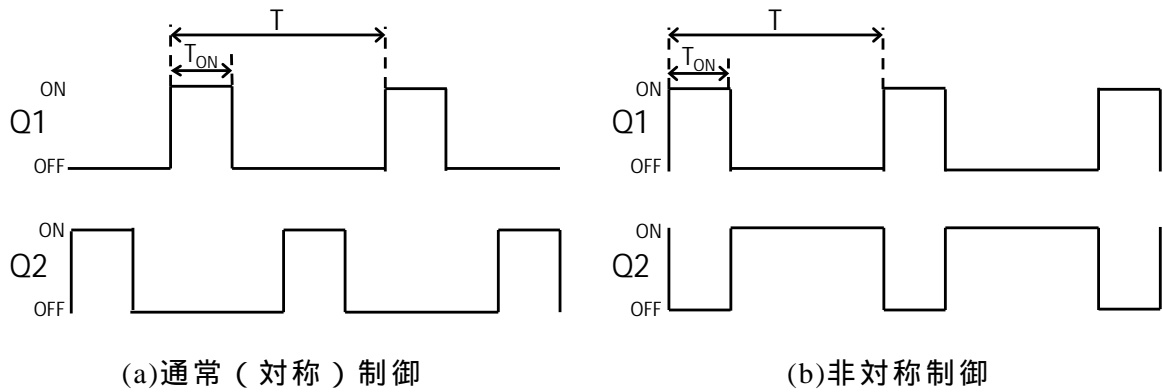


図2 スイッチングのタイミングチャート

2.1.3 非対称制御の各モードでの電流経路について

本回路はデッドタイム中を除くと大きく分けて2つの動作モードで動作する。図3に2つの動作モードでの電流経路を示す。この2つの動作モードは高周波で切り替えられる。n1に流れる電流の向きはMode1とMode2では逆方向に流れるようになっており、この動作により交流を得る。変圧器は交流でないと正常に動作しないため、交流に変換する必要があるためである。2次側へ供給された電力はダイオードを通して、同じ方向でL1へ流れ込み平滑され出力される。各Modeについて詳しく説明する。

Mode1

Q1がONの時であり、 V_{C1} を電源にして動作する。この時n1には V_{C1} と等しい電圧が印加される。2次側には変圧器を通して電力が供給され、矢印の向きに電流は流れる。

Mode2

Q2がONの時であり、 V_{C2} を電源にして動作する。n1には V_{C2} と等しい電圧が印加される。2次側では、出力電流の向きはMode1の時と同じ向きに電流が流れる。

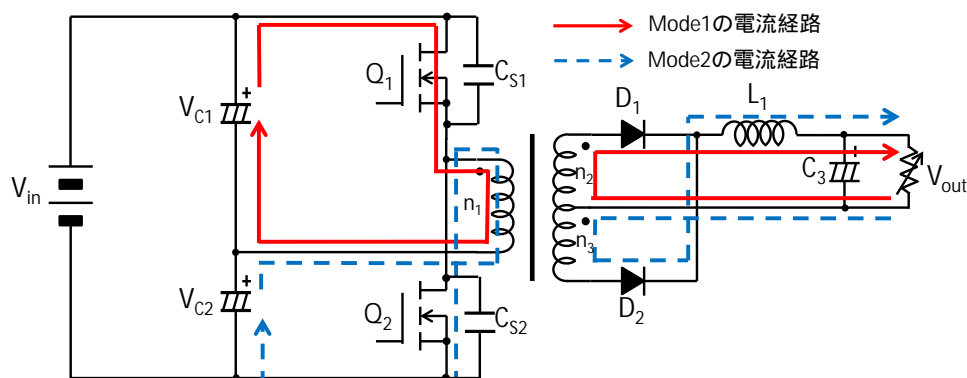


図3 動作モード

2.2 制御回路について

FETのスイッチングのための制御回路について説明する．詳しい実験データを得るために，本研究では可変抵抗 VR11 により通流率を変化させることができる機能を設けた．また Q1 及び Q2 が切り替わる時に両方が同時 ON の状態になった時の電源の短絡を防ぐために微小のデッドタイムを発生させる機能を設けた．この 2 つの機能を組み込んだ制御回路を使用する．制御回路の回路図を図 4 に示す．部品表は付録 A に示す．

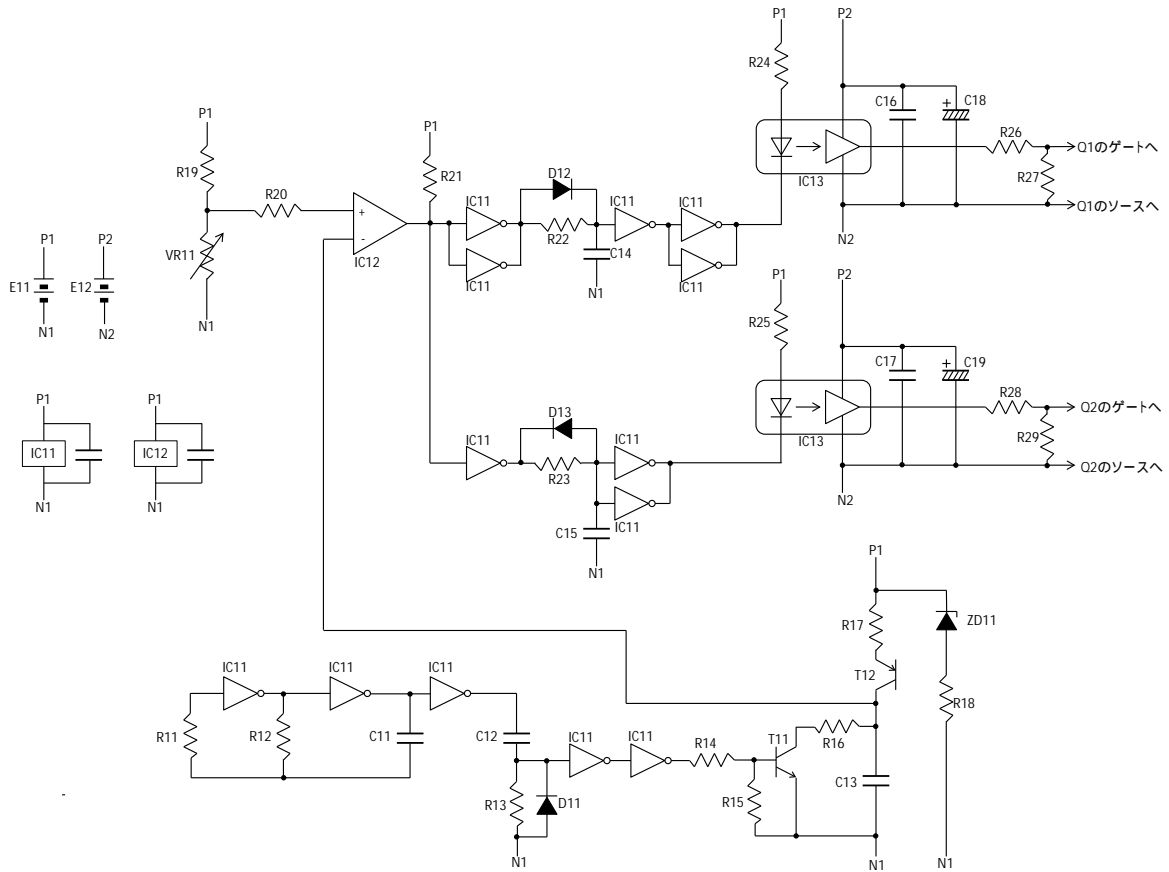


図 4 制御回路

第 3 章 動作解析

3.1 各素子の電流・電圧波形

通流率を変化させたときの、各素子の電圧・電流波形 ($v_{n1}, v_1, v_{L1}, i_{L1}, i_{Q1}, v_{Q1}, i_{Q2}, v_{Q2}, i_{n1}, i_{D1}, i_{D2}$) を示す。通流率は式 10 で表される。動作条件は入力電圧 $V_{in}=12[V]$ ，出力電流 $I_{out}=2[A]$ とする。

$$\alpha = \frac{T_{ON}}{T} \quad (10)$$

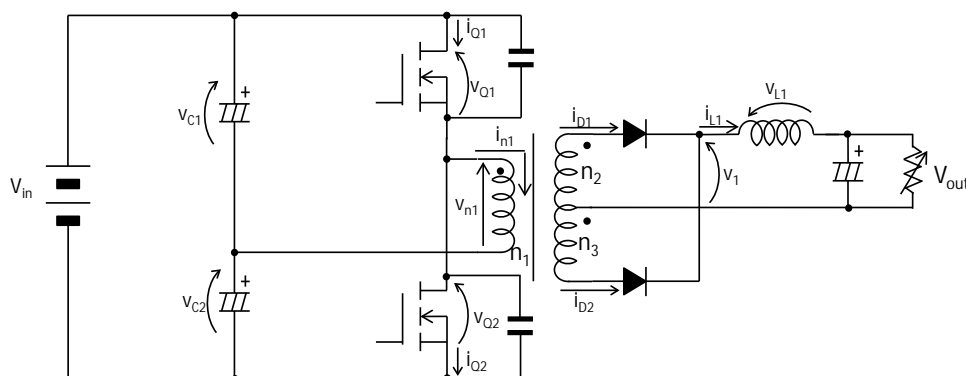


図 14 実験回路 (部品表は付録 A に示す)

3.1.1 $\alpha=0.2$ の時

通流率 α を 0.2 にしたときの各素子の電圧・電流波形を図 15 ~ 図 23 に示す。



図 15 v_{n1}, v_1 波形

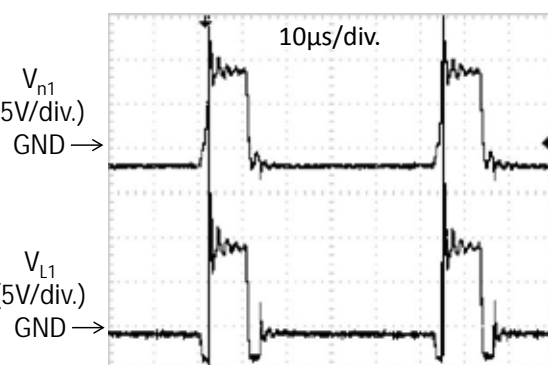


図 16 v_{n1}, v_{L1} 波形

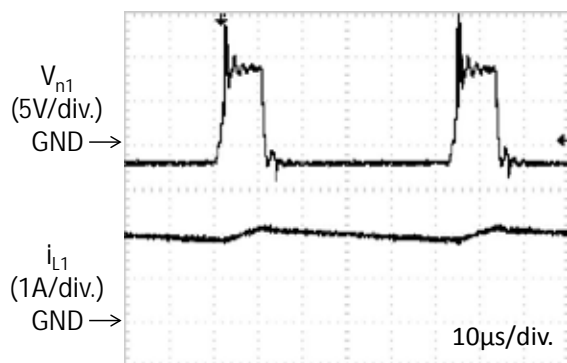


图 17 v_{n1} , i_{L1} 波形

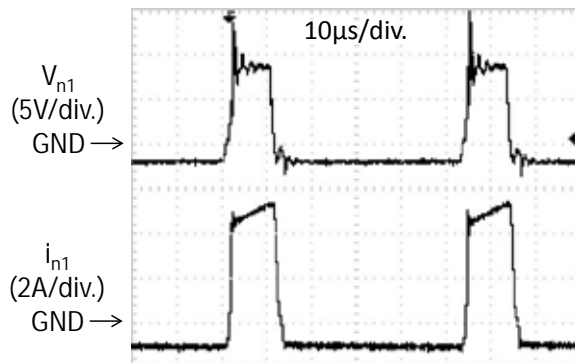


图 18 v_{n1} , i_{n1} 波形

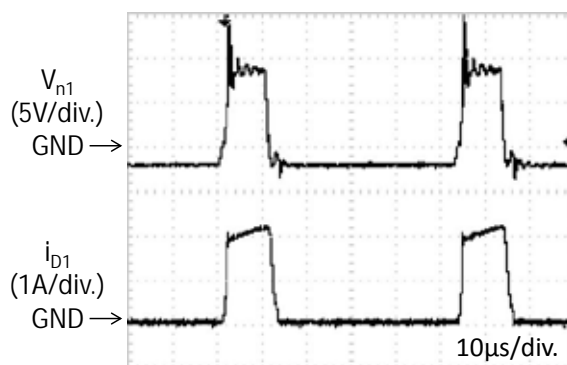


图 19 v_{n1} , i_{D1} 波形



图 20 v_{n1} , i_{D2} 波形

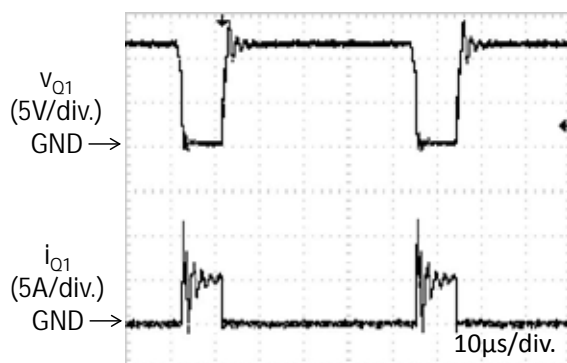


图 21 v_{Q1} , i_{Q1} 波形

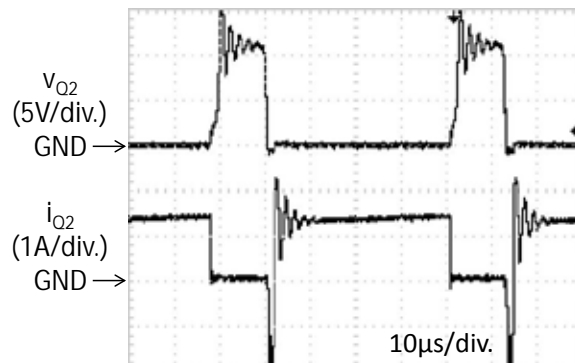


图 22 v_{Q2} , i_{Q2} 波形



图 23 i_{Q1} , i_{Q2} 波形

3.1.2 $\alpha = 0.5$ の時

通流率 α を 0.5 としたときの各素子の電流・電圧波形を図 24 ~ 図 32 に示す。

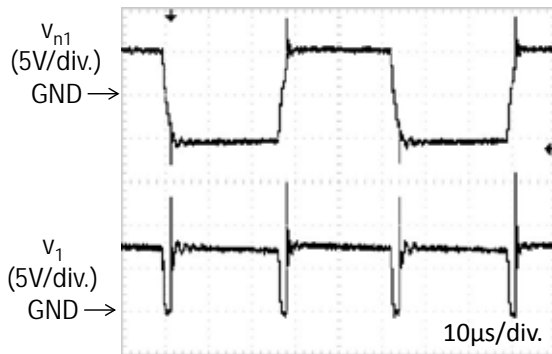


図 24 V_{n1} , V_1 波形



図 25 V_{n1} , V_{L1} 波形



図 26 V_{n1} , i_{L1} 波形

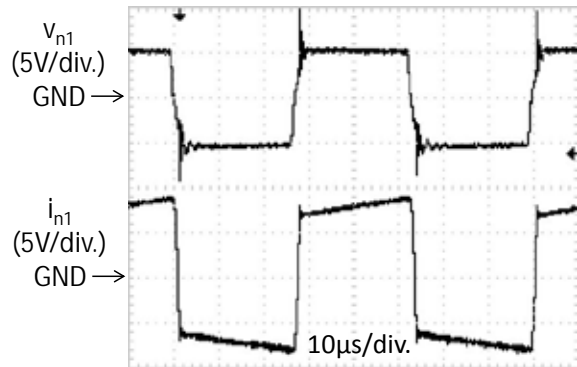


図 27 V_{n1} , i_{n1} 波形

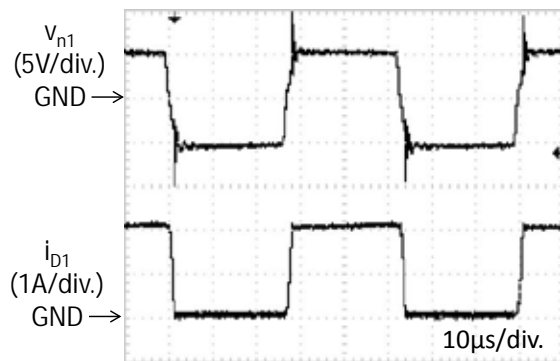


図 28 V_{n1} , i_{D1} 波形



図 29 V_{n1} , i_{D2} 波形

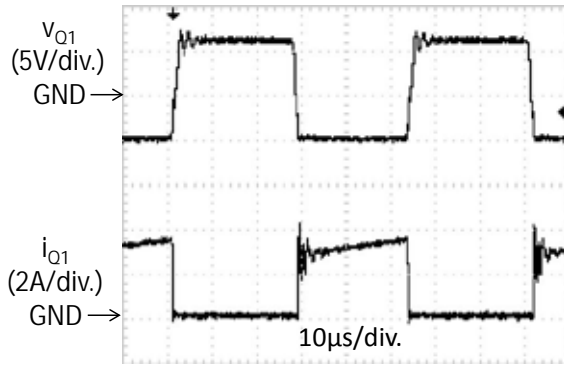


図 30 v_{Q1} , i_{Q1} 波形

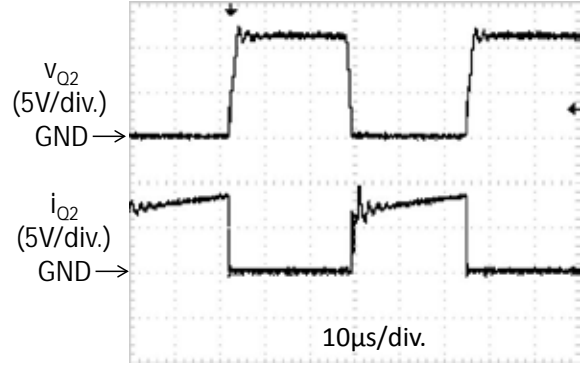


図 31 v_{Q2} , i_{Q2} 波形

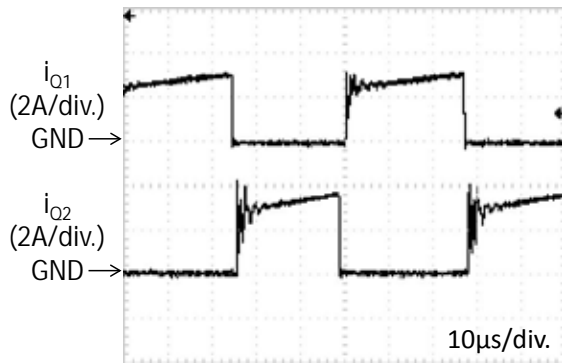


図 32 i_{Q1} , i_{Q2} 波形

3.1.3 $\alpha = 0.7$ の時

通流率 α を 0.7 としたときの各素子の電流・電圧波形を図 33 ~ 図 41 に示す。

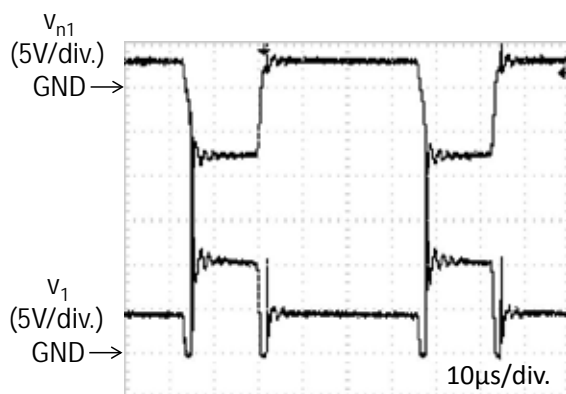


図 33 v_{n1} , v_1 波形

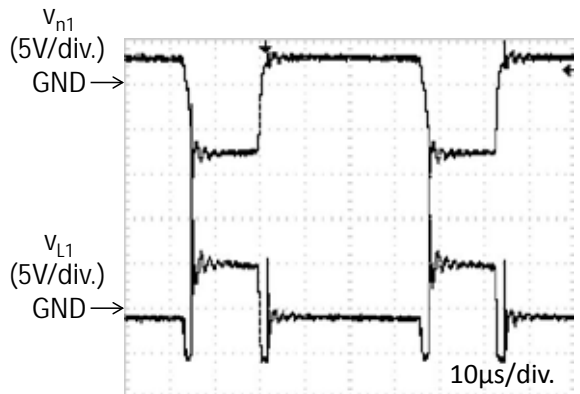


図 34 v_{n1} , v_{L1} 波形

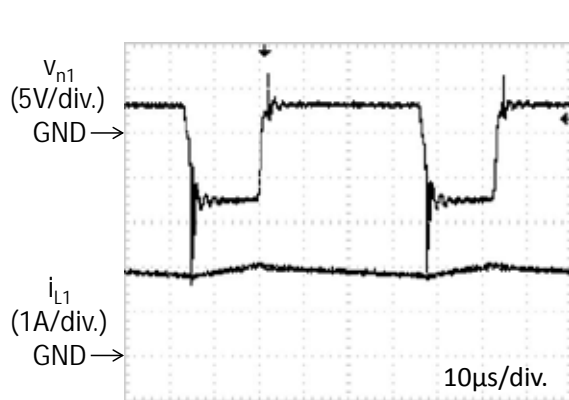


图 35 v_{n1} , i_{L1} 波形

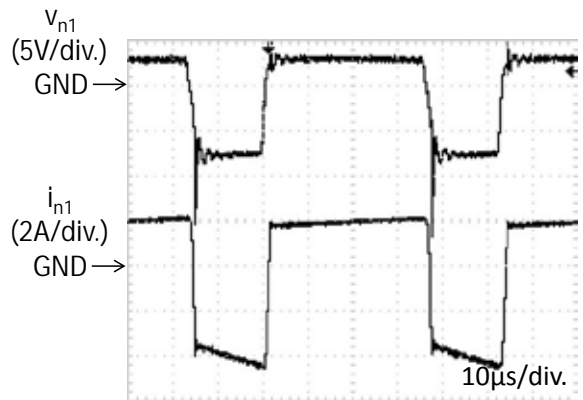


图 36 v_{n1} , i_{n1} 波形

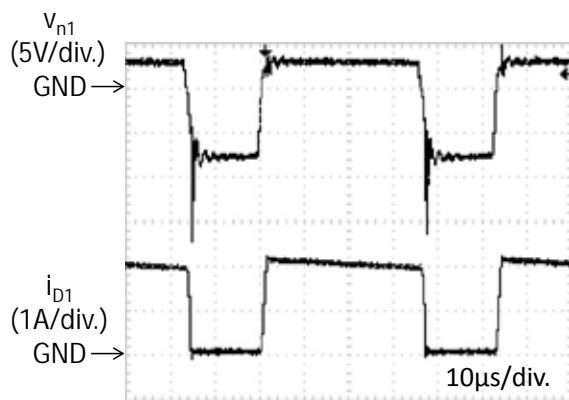


图 37 v_{n1} , i_{D1} 波形

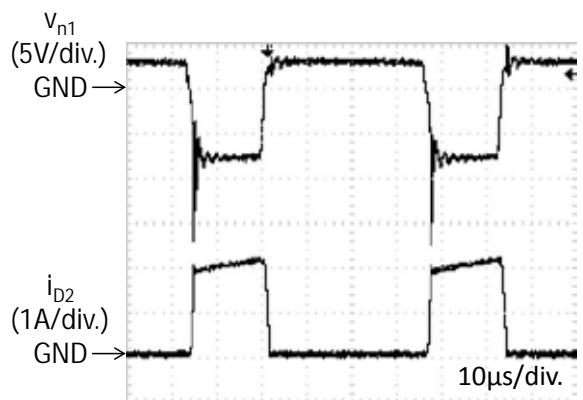


图 38 v_{n1} , i_{D2} 波形

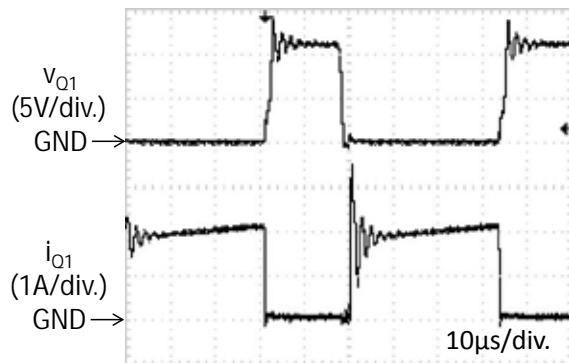


图 39 v_{Q1} , i_{Q1} 波形

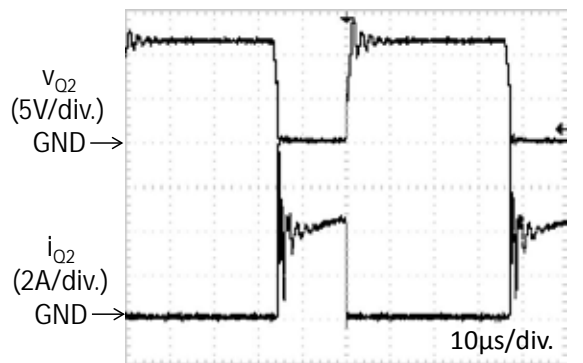


图 40 v_{Q2} , i_{Q2} 波形



図 41 i_{Q1} , i_{Q2} 波形

3.2 C1 , C2 電圧について

通流率 α を 0~1 まで変化させた時の , コンデンサ C1 , C2 の電圧の変化の表を表 1 に , グラフを図 42 に示す . V_{C1} , V_{C2} の理論値は式(12)によって求めることができる . V_{C1} , V_{C2} は通流率を上げていくと V_{C1} は減少していき , V_{C2} は増加していくことが分かる . この 2 つのコンデンサは電圧がこのように変化して過電流を防いでいる . 通流率 α が低い時 ($\alpha < 0.5$) , Q1 の ON 時間と Q2 の ON 時間を比べると Q1 の ON 時間のほうが長くなる . ここで励磁電流の変化 ΔI は式(11)で表すことができる . 式(11)において , V_{Q1} と V_{Q2} が等しい電圧を出力している場合を考えると , $\alpha < 0.5$ では Q2 の ON 時間が長いため , Mode2 の時の方向の電流がどんどん増加していき , 回路の破損につながる . C1 と C2 が入力電圧のバランスをとることで過電流が起これるのを防いでいる .

$$\Delta I = \frac{1}{L} E \Delta T \quad (11)$$

$$\begin{aligned} V_{C1} &= V_{in}(1 - \alpha) \\ V_{C2} &= V_{in}\alpha \end{aligned} \quad (12)$$

表 1 測定結果

	VC1		VC2	
	V_{C1} 測定値 [V]	V_{C1} 理論値 [V]	V_{C2} 測定値 [V]	V_{C2} 理論値 [V]
0	12	12	0	0
0.1	11	10.8	1	1.2
0.2	9.4	9.6	2.5	2.4
0.3	8.4	8.4	3.6	3.6
0.4	7.4	7.2	5	4.8
0.5	6	6	6	6
0.6	4.8	4.8	7.4	7.2
0.7	3.4	3.6	8.5	8.4
0.8	2.4	2.4	9.8	9.6
0.9	0.9	1.2	11.2	10.8
1	0	0	12	12

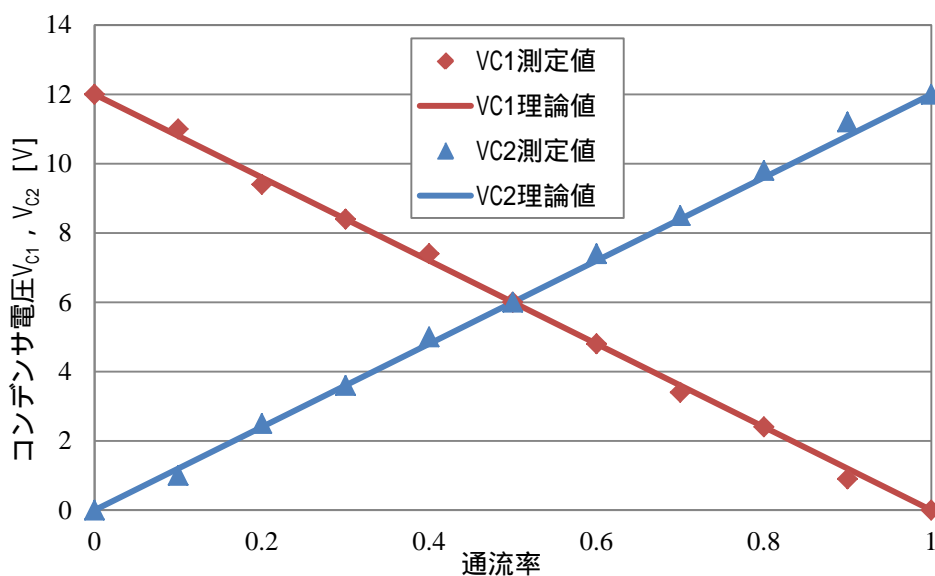


図 42 通流率 と C1 , C2 電圧の変化

3.3 -Vout 特性

-Vout 特性の測定結果を表 2 および図 43 に示す .理論値は式(13)より求めることができる . 測定値は理論値よりも約 1.5 ~ 2[V]程度下がっていることが分かる .これは , 損失やダイオードによる電圧降下の影響が大きいと考えられる .ダイオードでは約 1[V]の電圧降下が発生する .最近では電圧降下の影響を抑えるためにダイオードの代わりに FET による同期整流

をもちいるものが多い。

$$V_{out} = 2V_{in} \frac{n_2}{n_1} \alpha(1 - \alpha) \quad (13)$$

表 2 測定結果

	測定値	理論値
	Vout [V]	vout [V]
0	0	0
0.1	1.234	3.213
0.2	3.593	5.712
0.3	5.345	7.497
0.4	6.14	8.568
0.5	6.43	8.925
0.6	6.013	8.568
0.7	4.933	7.497
0.8	3.293	5.712
0.9	0.849	3.213
1	0	0

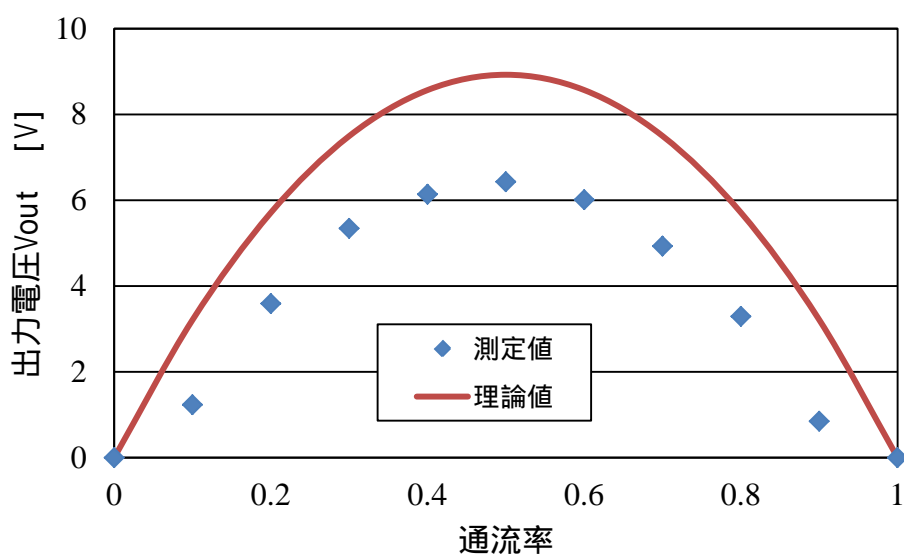


図 43 -Vout 特性

3.4 効率 (Iout-) の測定

効率 (Iout-) 特性の測定結果の表及びグラフを表 3 , 図 44 に示す . ま

た , Iout-Vout 特性のグラフを図 45 に示す . 結果からわかるように , 出力電流 Iout が約 0.9[A]の時に最大効率の 82.4[%]を得た . 82.4[%]という結果は一般的に見ると低い値であるが , 入力電圧が低い(入力電圧 Vin=12[V]) ため , 電圧降下などの影響が大きく , そのため低効率となっていると考えられる .

表 3 効率の測定結果

入力		出力		効率
V _{in} [V]	I _{in} [A]	V _{out} [V]	I _{out} [A]	η[%]
12	0.09	16.15	0	0
12	0.16	8.24	0.1	42.916667
12	0.22	8.12	0.2	61.515152
11.99	0.28	8	0.3	71.488145
12	0.35	7.9	0.401	75.42619
12	0.42	7.8	0.501	77.535714
12	0.48	7.7	0.6	80.208333
12	0.55	7.6	0.702	80.836364
12	0.61	7.5	0.802	82.172131
12	0.68	7.41	0.907	82.363603
12	0.75	7.31	1.007	81.790778
12	0.82	7.23	1.105	81.190549
12	0.88	7.15	1.205	81.588542
12.01	0.95	7.06	1.304	80.68925
12	1.01	6.98	1.402	80.742244
12	1.08	6.9	1.502	79.967593
12	1.15	6.82	1.607	79.418406
12	1.22	6.75	1.7	78.381148
12	1.28	6.67	1.801	78.207487
12	1.36	6.59	1.911	77.165993
12	1.42	6.52	2.005	76.717136

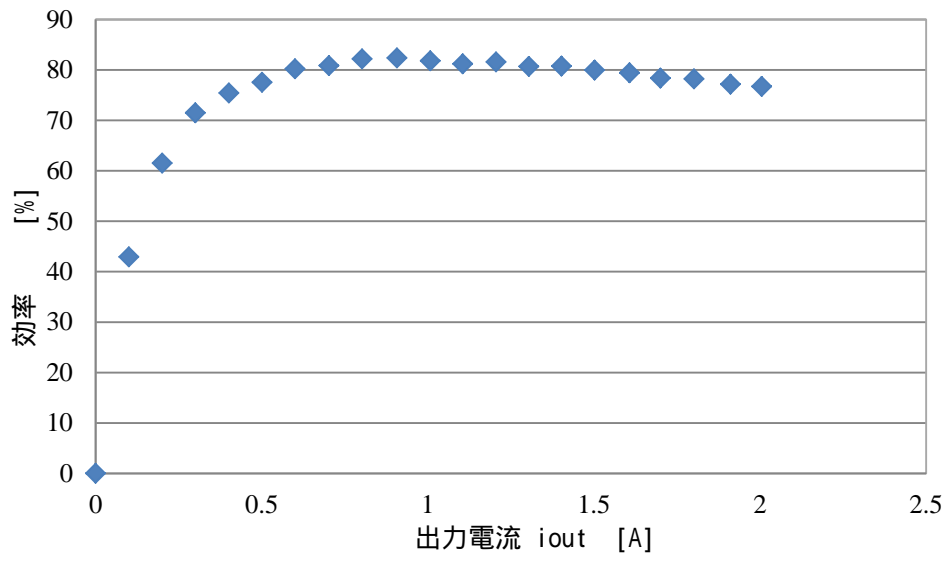


図 44 I_{out} - 特性

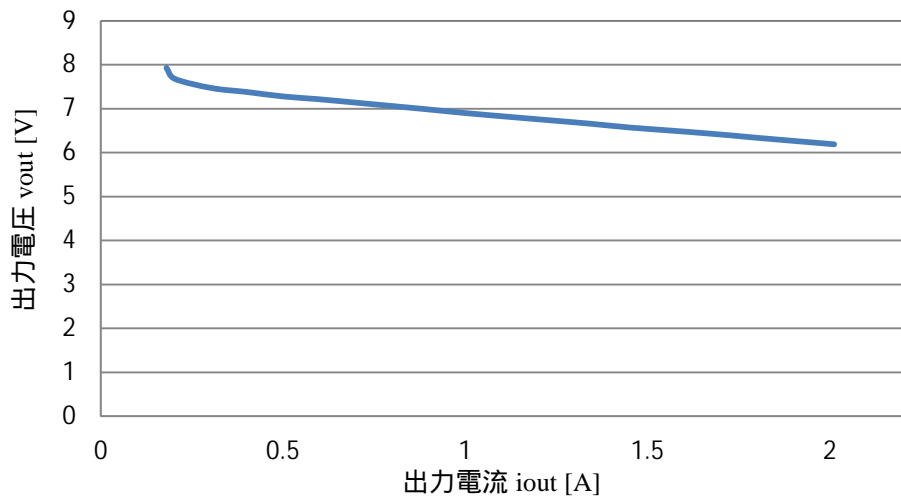


図 45 I_{out} - V_{out} 特性

第 4 章 スイッチング損失について

この章では主にスイッチング損失についての測定結果を述べる。スイッチング損失の発生は、エネルギーを無駄に消費し、効率の低下につながる。そのため、改善しなければならない要素のひとつである。

4.1 非対称制御ハーフブリッジ回路におけるスイッチングについて

本回路では、FET に 2SK2967 を用いる。この FET には寄生容量が存在する。また、非対称制御において電源の短絡を防ぐためにデッドタイムを設ける。非対称ハーフブリッジ回路ではこのふたつの要素により、容易にソフトスイッチングが実現できることが予想される。デッドタイム中は、寄生容量と変圧器のリアクトル成分により共振が起こるため、複雑な動作をする。これについては、4.4 節で詳しく説明する。

4.2 $\alpha = 0.5$ の時

$\alpha = 0.5$ においては、対称制御となるため、2 つの FET にかかる電圧及び電流は等しくなるため、Q1、Q2 共に同じスイッチング波形を測定することができた。この場合、容易にソフトスイッチングを実現できることを確認した。Q1 及び Q2 の電圧電流波形を図 46、47 に示す。

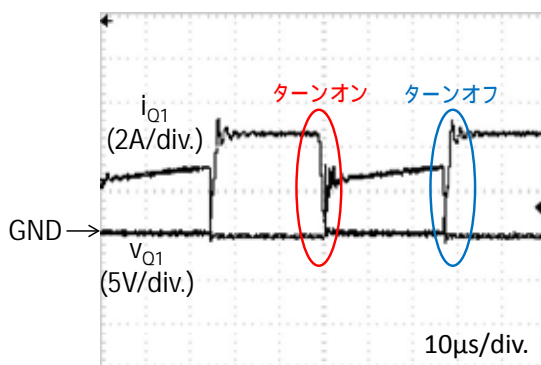


図 46 Q1 電圧・電流波形

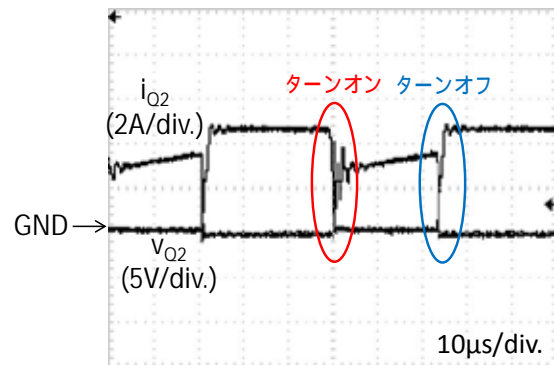


図 47 Q2 電圧・電流波形

4.2.1 ターンオフ時

通流率 $\alpha = 0.5$ における Q1 及び Q2 のターンオフ時のスイッチング波形を図 48 及び図 49 に示す。 v_{Q1} の立ち上がりにおいては小さな発振がみられるが、これは、FET の寄生容量と、配線のリアクトル成分の電荷の共振によるものだと考えられ、これを無視すればほぼソフトスイッチングが成り立っている。図 14 の実験回路図を見ればわかるように、FET に並

列にコンデンサを挿入した．これはスナバコンデンサと呼ばれ，FET の寄生容量に加算され，コンデンサ容量を増加させている．このコンデンサ容量を増加させることで，電圧の立ち上がりを遅らせることができる．本回路では，220[nF]のコンデンサを並列に挿入した．

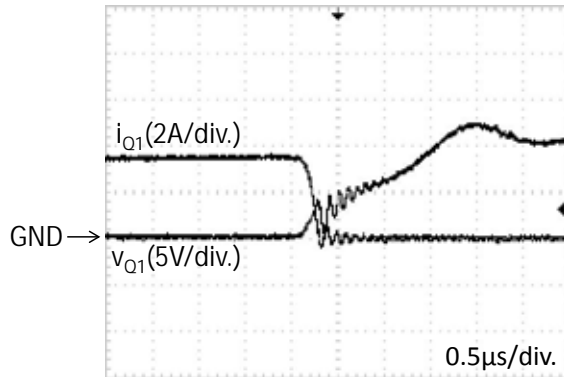


図 48 Q1 ターンオフ波形

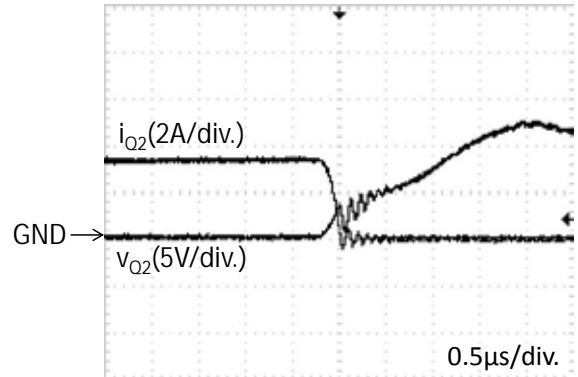


図 49 Q2 ターンオフ波形

4.2.2 ターンオン時

$\alpha=0.5$ における Q1 及び Q2 のターンオン時のスイッチング波形を図 50，51 に示す． v_{Q1} が一番下がったところで，デッドタイムを終了させることで，スイッチング損失の低減を図っている．なお，デッドタイムは 1.5[μ s]に設定した．ソフトスイッチング実現可能であることを確認した．

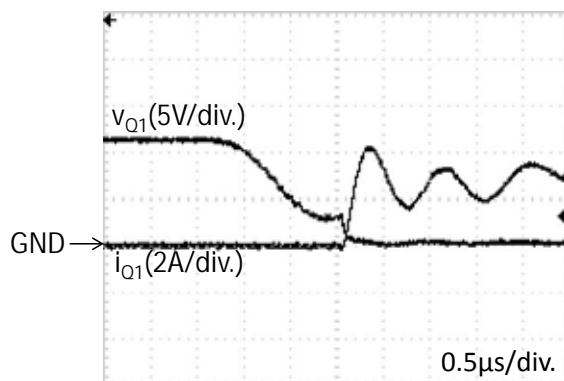


図 50 Q1 ターンオン波形

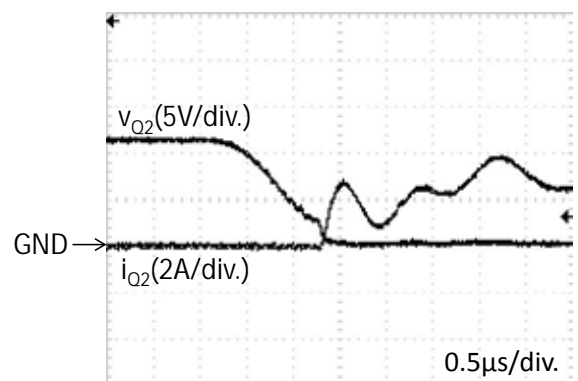


図 51 Q2 ターンオン波形

4.3 0.5 の時

0.5 の時の Q1 と Q2 は共に対称な電圧・電流は流れないため，Q1 と Q2 のスイッチング波形に大きな違いが表れる．0.5 の状態でソフトスイッチングを実現しようと思うと，FET の負荷電圧・電流に合わせてそれぞれに FET のコンデンサ容量やデッドタイムの設定を行う必要があるため，両方が同時にソフトスイッチングを実現することは難しい．また，

励磁電流も大きく影響しており，励磁電流の発生については第 5 章で詳しく説明している．

4.3.1 $\alpha=0.2$ の時

$\alpha=0.2$ の時のスイッチング波形を図 52 ~ 図 57 に示す． $\alpha=0.2$ の時では Q1 のスイッチング波形を見ると，スイッチング損失が発生していることが分かる． $\alpha=0.5$ の時に比べると，ターンオフ時の電圧の立ち上がりは早くなり，ターンオン時の電圧の立下りが遅くなっているためである． $\alpha=0.2$ の時は変圧器の励磁電流の直流成分は正方向（上から下）へ流れる．Q1 がターンオフしデッドタイムに入ると Q2 の寄生容量にたまった電荷が放電し，その放電電流によって Q1 が充電され， v_{Q1} が立ち上がるが，充電電流に励磁電流が加算されるため， v_{Q1} の立ち上がりが早くなってしまう．また，ターンオンする際の Q2 の放電電流は励磁電流に打ち消され減少してしまうため，電荷の抜き取りが遅れ， v_{Q1} の立下りが遅くなる．逆に Q2 では，これと逆のことが起こるため，ターンオフ時の電圧の立ち上がりが遅くなり，ターンオン時の電圧の立下りは遅くなっている．そのため，ZVS が成立する．

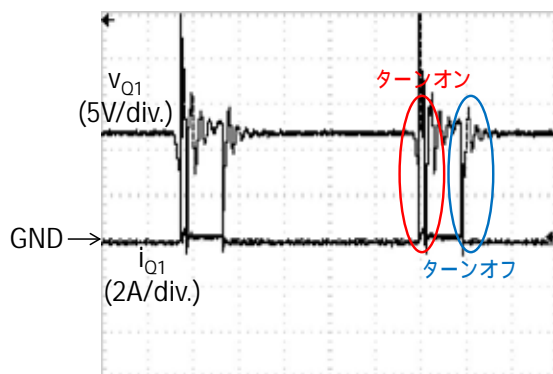


図 52 Q1 電圧・電流波形

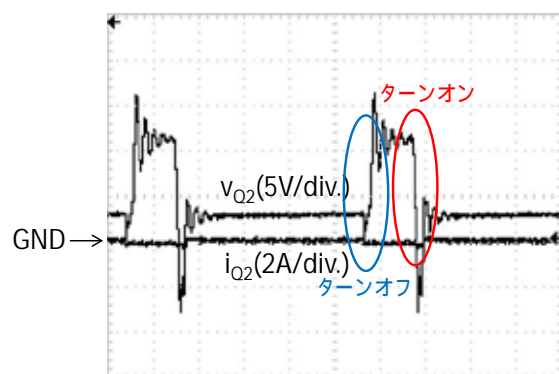


図 53 Q2 電圧・電流波形

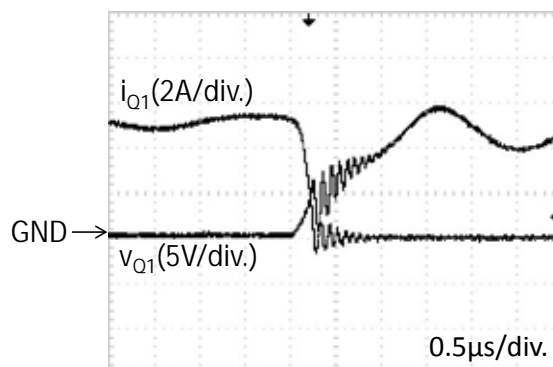


図 54 Q1 ターンオフ波形

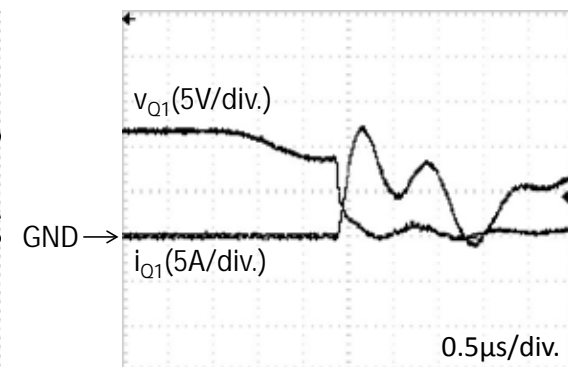


図 55 Q1 ターンオン波形

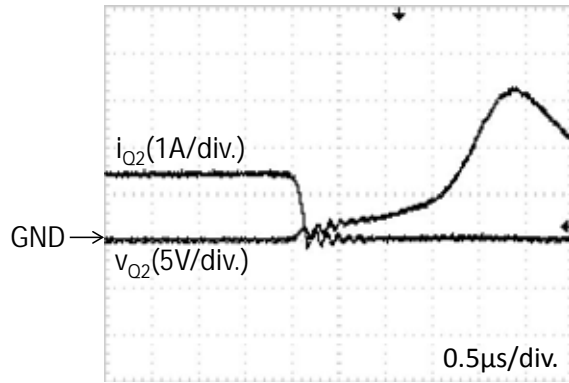


図 56 Q2 ターンオフ波形

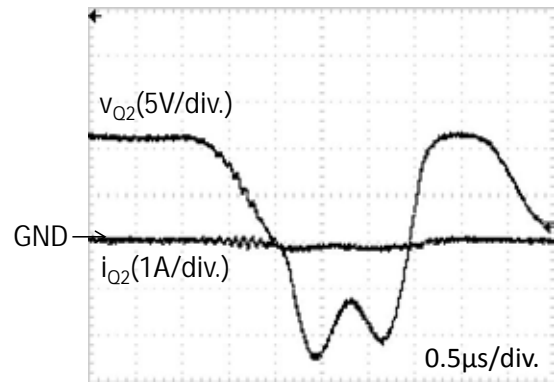


図 57 Q2 ターンオン波形

4.3.2 $\alpha = 0.7$ の時

$\alpha = 0.7$ の時のスイッチング波形を図 58 ~ 図 63 に示す。 $\alpha = 0.7$ の時は、4.3.1 節で説明した動作の逆の動作により、Q1 において ZVS が成立し、Q2 ではスイッチング損失が増加する。

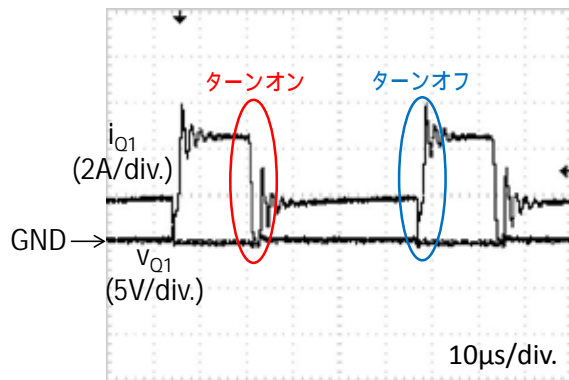


図 58 Q1 電圧・電流波形

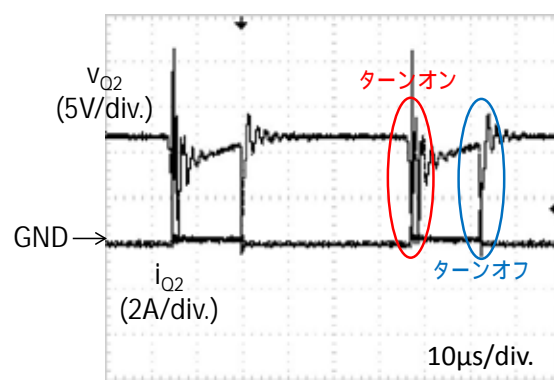


図 59 Q2 電圧・電流波形

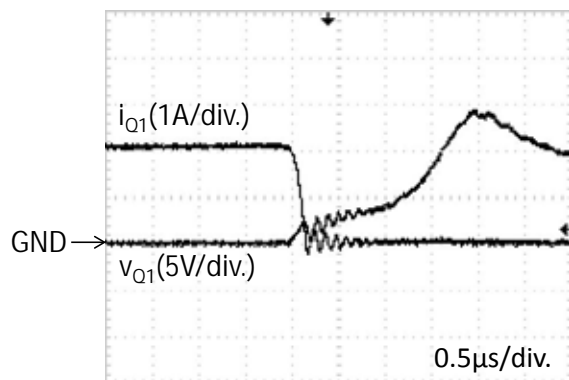


図 60 Q1 ターンオフ波形

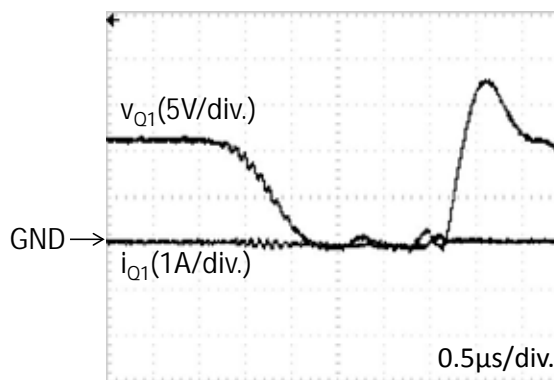


図 61 Q1 ターンオン波形

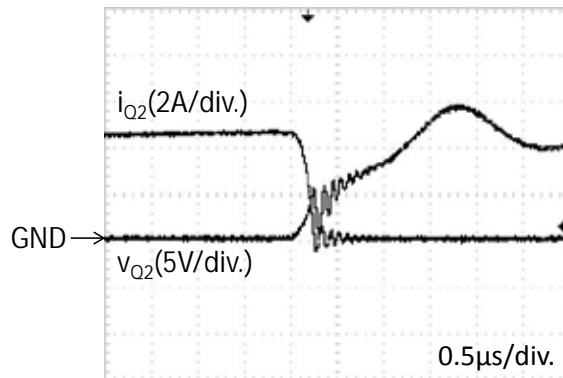


図 62 Q2 ターンオフ波形

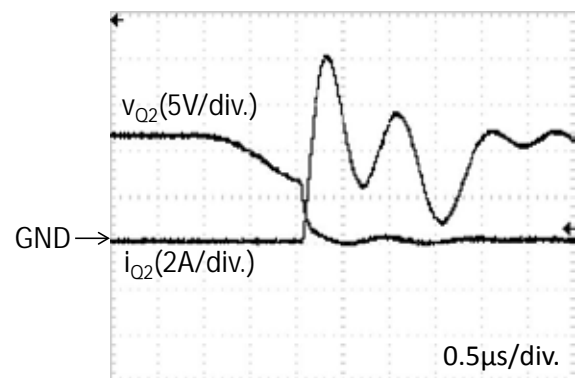


図 63 Q2 ターンオン波形

4.4 デッドタイム中の電流経路について

デッドタイム中の電流経路について詳しく説明する。デッドタイム中はコンデンサの寄生容量や、変圧器のリアクトル成分が共振しあうため複雑な回路動作になる。どちらかの FET が ON になっているときは 2 つの Mode のみで説明できるが、デッドタイム中はもう少し詳しく分けて説明する必要がある。図 64 に各 Mode での電流経路を示す。図 64 では、FET を FET の内部回路、変圧器を等価回路に直して表示している。Mode1 Mode2 Mode3 Mode4 Mode5 Mode6 の順の経過で回路は動作している。

(a) Mode1 (Q1 が ON)

Q1 が ON の状態である。変圧器には V_{C1} の電圧が印加される。

(b) Mode2 (デッドタイム)

両方の FET が OFF の状態で、Q2 の寄生容量に蓄えられたエネルギーが放電され、放電電流によって Q1 のコンデンサが充電される。また、この電流によって 2 次側へ電力が供給される。

(c) Mode3 (デッドタイム)

Q1 の寄生容量の充電が終わると、変圧器のリアクトル成分に蓄えられたエネルギーが放電され、電力が供給される。

(d) Mode4 (Q2 が ON)

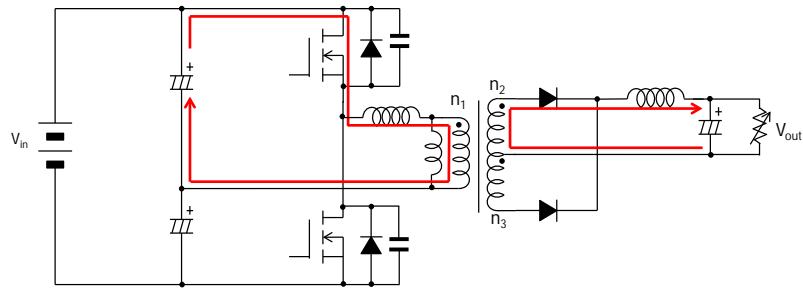
Q2 が ON の状態である。変圧器には V_{C2} の電圧が印加される。

(e) Mode5 (デッドタイム)

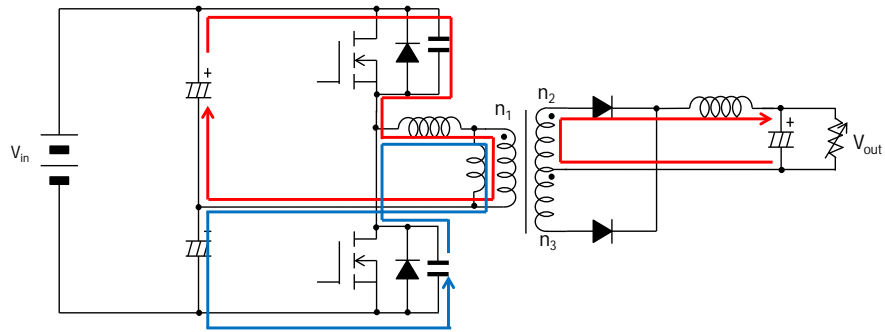
両方の FET が OFF の状態で、Q1 の寄生容量に蓄えられたエネルギーが放電され、Q2 のコンデンサを充電する。

(f) Mode6 (デッドタイム)

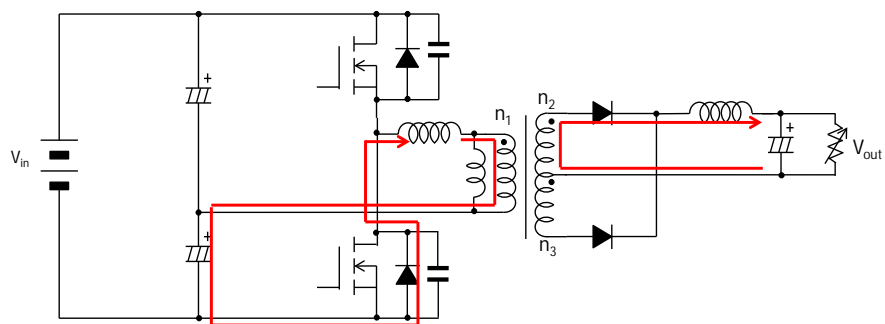
Q2 の寄生容量の充電が終わると、変圧器のリアクトル成分に蓄えられたエネルギーが放電され、電力が供給される。



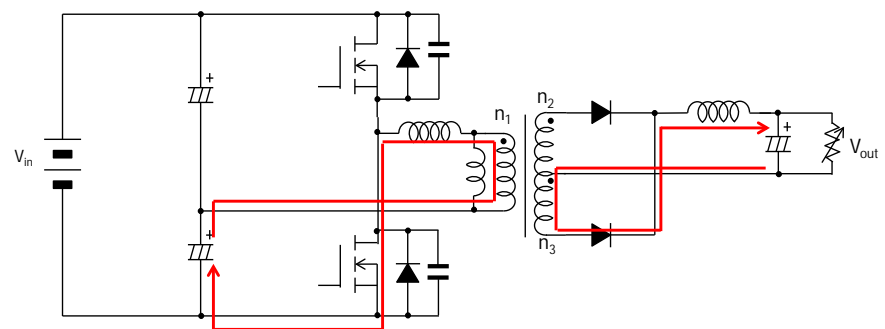
(a) Mode 1



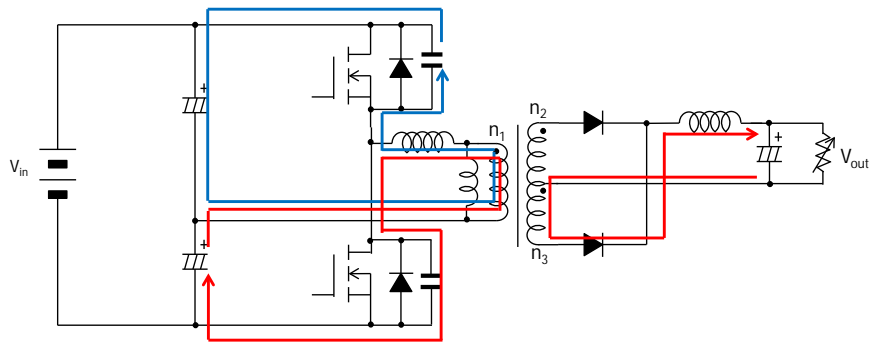
(b) Mode 2



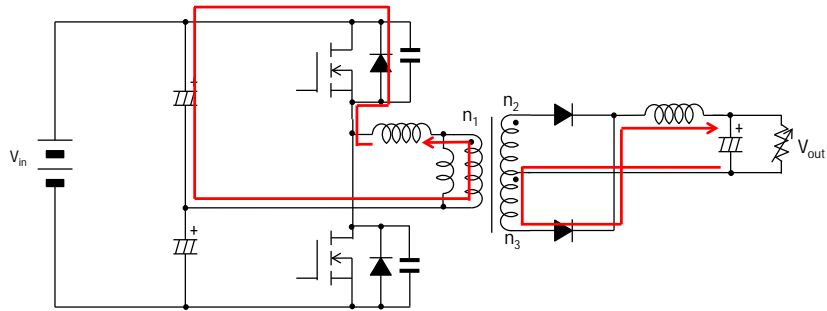
(c) Mode 3



(d) Mode 4



(e) Mode5



(f) Mode6

図 64 モード別の電流経路

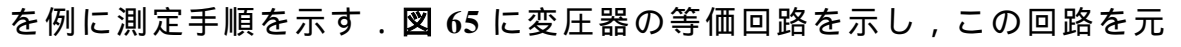
第5章 直流励磁の発生について

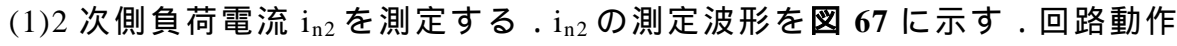
この章では，変圧器を用いる際に考慮しなくてはならない励磁電流の発生について述べる．

5.1 直流励磁電流測定実験

直流励磁電流の測定を行う．励磁電流は変圧器の磁束を作るための電流であり，等価回路で表される励磁インダクタンスに流れる．励磁電流は計測機器で計測することが難しいため，測定と計算によって求めた．まず，励磁電流の測定方法について説明した後に，測定結果を述べる．

5.1.1 励磁電流の測定方法

励磁電流は，変圧器の磁束を作る電流で，1次側にのみ流れている．そこで，1次側と2次側の電流値を測定し，測定値と理論値を比較することによって1次側に流れる励磁電流を算出することができる．以下に $\mu=0,2$ を例に測定手順を示す．に示す変圧器の等価回路を示し，この回路を元に説明を行う．

- (1) 2次側負荷電流 i_{n2} を測定する． i_{n2} の測定波形を  に示す．回路動作により，電流値は上昇していくため，平均値をとる． i_{n2} の最低値 $i_{n2min} = 2[A]$ ， i_{n2} の最大値 $i_{n2max} = 2.1[A]$ より， i_{n2} の平均値 i_{n2ave} は

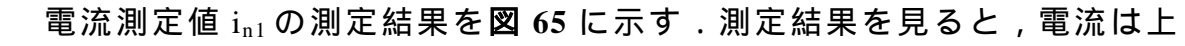
$$i_{n2ave} = \frac{2 + 2.1}{2} = 2.05 [A] \quad (14)$$

となる．

- (2) i_{n2} から，1次側電流を計算によって求める．変圧器の電流値は変圧器の巻き数比の逆数に比例するので，1次側電流換算値 i_L' は，

$$i_L' = i_{n2ave} \times \frac{n2}{n1} = 2.05 \times \frac{15}{10} = 3.075 [A] \quad (15)$$

となる．

- (3) 1次側に実際に流れている1次側電流 i_{n1} ($i_m + i_L'$) を測定する．1次側電流測定値 i_{n1} の測定結果を  に示す．測定結果を見ると，電流は上昇しているため，平均値をとる． i_{n1} の平均値 i_{n1ave} は $i_{n1max} = 4.6[A]$ ， $i_{n1min} = 4.3[A]$ より，

$$i_{n1ave} = \frac{i_{n1max} + i_{n1min}}{2} = \frac{4.6 + 4.3}{2} = 4.45 \text{ [A]} \quad (16)$$

(4)次に，1次側電流換算値 i_L' と測定値 i_{n1ave} を比較する．その差が一次側に流れている励磁電流の値になる．

$$i_m = i_{n1ave} - i_L' = 4.45 - 3.075 = 1.375 \text{ [A]} \quad (17)$$

よって， $\alpha = 0.2$ の時，励磁電流 i_m は 1.375[A] であると分かる． i_{n3} からも求めることができる． i_{n1} の測定波形を見ると，正方向と負方向に電流値が表れていることが分かる．正方向の電流波形は Mode1 の電流波形であり，負方向の電流波形は Mode2 での電流波形である．そのため， i_{n3} から励磁電流を求める場合は i_{n1} の負の部分の電流波形から求めればよい．

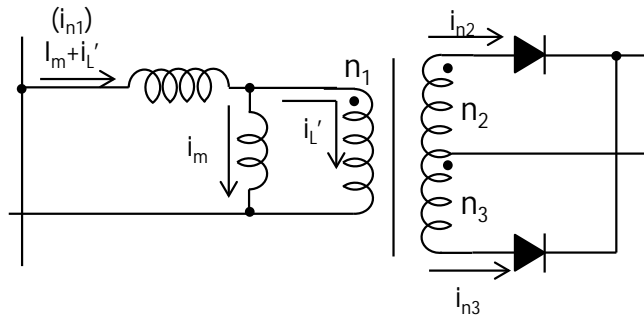


図 65 変圧器の等価回路

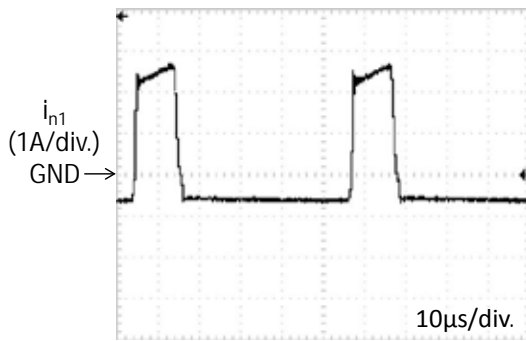


図 66 一次側電流測定波形

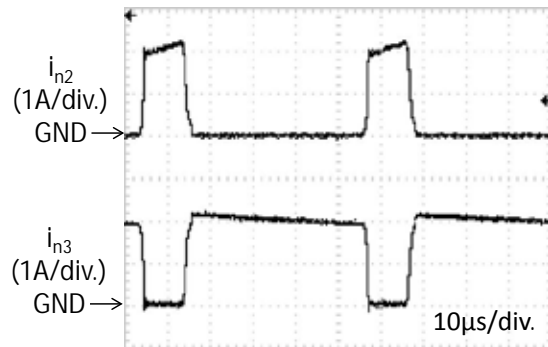


図 67 2次側電流測定波形

5.1.2 励磁電流測定結果

通流率を 0 から 1 まで変化させて上記の方法で励磁電流を測定した．測定結果を表 4 及び図 68 に示す．励磁電流の理論値は式(18)より求めることができる．

$$i_d = i_L \times \frac{n2}{n1} \times (1 - 2\alpha) \quad (18)$$

表 4 励磁電流測定結果

通流率	理論値 [A]	測定値 [A]
0	3	-
0.1	2.4	2.65
0.2	1.8	1.7625
0.3	1.2	1.225
0.4	0.6	0.525
0.5	0	-0.1125
0.6	-0.6	-0.6375
0.7	-1.2	-1.4125
0.8	-1.8	-2.0125
0.9	-2.4	-2.4375
1	-3	-

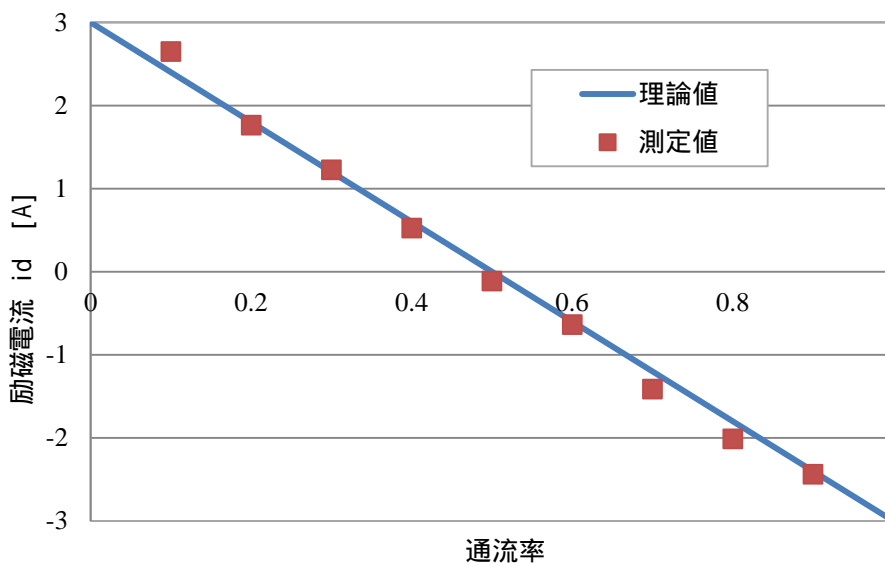


図 68 励磁電流測定結果

5.2 まとめ

直流励磁の発生を確認した。励磁電流の直流成分は通流率に依存して変化し、 <0.5 では、正方向（図 55 の i_m の方向）に流れ、 >0.5 では負の方向（図 55 の i_m と逆の方向）に流れることが分かった。 $=0.5$ では励磁電流の直流成分は流れない。励磁電流の直流成分の発生は、回路の実用性を大きく狭める他、ソフトスイッチングなどの回路動作にも影響を及ぼす。

第 6 章 結言

本研究では非対称制御ハーフブリッジ型 DC/DC コンバータの試作を行い、動作解析を行った。動作解析の結果、理論通りの電圧・電流波形を測定することができた。また、直流励磁電流の発生を確認し、Q1 の通流率が <0.5 では正方向、 >0.5 では負方向へ流れていることが分かった。また、励磁電流は回路動作に大きな影響を与えていることが分かった。特にスイッチング波形には、励磁電流の影響が顕著にでており、 0.5 では、Q1、Q2 によって、電流値が異なるため、両方が常に ZVS となることは難しいと言える。 $=0.5$ においては、FET のコンデンサ容量とデッドタイム時の共振により、ソフトスイッチングが可能であることが確認できた。偏磁現象は、2 つの平滑コンデンサを用いることによって電圧時間積を等しく調整することができるため、防止することができた。非対称制御ハーフブリッジ型 DC/DC コンバータは、高効率で小型化ができる可能性があるため、本研究の解析結果をもとに欠点を克服して実用化されることが期待できる。

付録 A

制御回路に用いた部品の部品表を表 A1 に示す .

表 A1 制御回路部品表

記号	種類	型名	記号	種類	型名
R11	抵抗	1/4W100kΩ	D11	ダイオード	1SS120
R12	"	1/4W22kΩ	D12	"	1SS120
R13	"	1/4W3kΩ	D13	"	1SS120
R14	"	1/4W5.1kΩ	ZD11	ツェナ-ダイオード	RD5.1EB
R15	"	1/4W100kΩ	T11	トランジスタ	2SC1815
R16	"	1/4W560Ω	T12	"	2SA1015
R17	"	1/4W39kΩ	IC11	集積回路	TC4049
R18	"	1/4W1.5kΩ	IC12	"	μPC311
R19	"	1.4W8.2kΩ	IC13	"	TLP251
R20	"	1/4W10kΩ	E11	直流電源	12V
R21	"	1/4W10kΩ	E12	"	12V
R22	"	1/4W10kΩ	C11	コンデンサ	1000pF
R23	"	10kΩ	C12	"	500pF
R24	"	1.2kΩ	C13	"	1000pF
R25	"	1.2kΩ	C14	"	100pF
R26	"	10Ω	C15	"	100pF
R27	"	10kΩ	C16	"	0.1μF
R28	"	10Ω	C17	"	0.1μF
R29	"	10kΩ	C18	"	10μF
VR11	可変抵抗	10kΩ	C19	"	10μF

主回路に用いた部品の部品表を表 A2 に示す .

表 A2 主回路部品表

記号	種類	型名	記号	種類	型名
C1	コンデンサ	100V220μF	Q1	FET	2SK2967
C2	"	100V220μF	Q2	"	2SK2967
CS1	"	220nF	D1	ダイオード	31DF2
CS2	"	220nF	D2	"	31DF2
L1	リアクトル	3A470μH	VR1	可変抵抗	21Ω
TL1	変圧器	n1:n2:n3=10:15:15			

付録 B

試作器のために設計した変圧器の設計方法を示す。

フェライトには TDK 社製 EI50 を使用する。

仕様は、断面積 230mm^2 、窓面積 $9.45\text{mm} \times 24.75\text{mm} = 234\text{mm}^2$ である。

$\alpha = 0.5$ 時、出力電圧は最大となるため、計算は $\alpha = 0.5$ の状態を想定して設計を行う。

$$V_{1max} = 28.8V \times 0.5 = 14.4 [V] \quad (C1)$$

$$T_{ON} = 50\mu\text{sec} \times 0.5 = 25 [\mu\text{sec}] \quad (C2)$$

$$n1 \geq \frac{14.4 \times 25 \times 10^{-6}}{3000 \times 2.3} \times 10^8 = 5.21 \quad (C3)$$

よって、 $n1$ の巻き数を 10 ターンとする。

$$V_{inmin} \times \frac{1}{2} \times \frac{n2}{n1} = V_{out} \quad (C4)$$

より、

$$19.2V \times \frac{1}{2} \times \frac{n2}{n1} = 12V \quad (C5)$$

$$\frac{n2}{n1} = 1.25 \quad (C6)$$

$$n2 = 10 \times 1.25 = 12.5 \quad (C7)$$

よって、 $n2$ の巻き数を 15 ターンとする。

次に、コイルの並列数の計算を行う。

$$I_{n2} = 3A \times \sqrt{0.5} = 2.12 [\text{Arms}] \quad (C8)$$

$$I_{n1} = 3A \times \frac{15}{10} = 4.5 [\text{Arms}] \quad (C9)$$

0.5 の銅線を使用する。

$$S = \pi r^2 = \pi \times \left(\frac{0.5}{2}\right)^2 = 0.196 [\text{mm}^2] \quad (C10)$$

電流密度を $5\text{A}/\text{mm}^2$ とすると、

$$0.196 \times 5 = 0.98 [A] \quad (C11)$$

$n2$ コイルに流れる電流に必要な銅線の本数は、

$$2.12 \div 0.98 = 2.16 [\text{本}] \quad (C12)$$

より、2 本とする。

$n1$ コイルに流れる電流に必要な銅線の本数は、

$$4.5 \div 0.98 = 4.59 \text{ [本]}$$

(C13)

より，4本とする．

よって，得られた変圧器の設計値は，

n1...銅線の直径：0.5 並列数：4P 巻き数：10 ターン

n2...銅線の直径：0.5 並列数：2P 巻き数：15 ターン

となる．

付録 C

VC1, VC2 の理論値計算式, Vout の理論値計算式および直流励磁電流の理論計算式の導出について説明する.

VC1, VC2 の理論値計算式の導出
Q1 の通流率を α とする.

$$V_{C1} \times T\alpha = V_{C2} \times T(1 - \alpha) \quad (D1)$$

$$V_{C1} + V_{C2} = V_{in} \quad (D2)$$

式(D1), (D2)より,

$$V_{C1} \times T\alpha = (V_{in} - V_{C1}) \times T(1 - \alpha) \quad (D3)$$

$$V_{C1} \times T\alpha = V_{in}T(1 - \alpha) - V_{C1}T(1 - \alpha) \quad (D4)$$

$$V_{C1}\{T\alpha + T(1 - \alpha)\} = V_{in}T(1 - \alpha) \quad (D5)$$

$$V_{C1} = V_{in}(1 - \alpha) \quad (D6)$$

$$V_{C2} = V_{in} - V_{C1} = V_{in} - V_{in}(1 - \alpha) = V_{in}\alpha \quad (D7)$$

よって,

$$V_{C1} = V_{in}(1 - \alpha) \quad (D8)$$

$$V_{C2} = V_{in}\alpha \quad (D9)$$

Vout の理論値計算式の導出

$$V_{out} = V_{C1} \times \frac{n2}{n1} \times \alpha + V_{C2} \times \frac{n2}{n1} \times (1 - \alpha) \quad (D10)$$

$$= V_{in}(1 - \alpha) \frac{n2}{n1} \alpha + V_{in}\alpha \frac{n2}{n1} (1 - \alpha) \quad (D11)$$

$$= 2V_{in} \frac{n2}{n1} \alpha(1 - \alpha) \quad (D12)$$

直流励磁電流の理論値計算式の導出

Q1 が ON 時の負荷電流と Q2 が ON 時の負荷電流は等しい. しかし, ON 時間は異なる. すなわち C1 と C2 の放電電荷はことなる. また, C1 と C2 は直列に接続されているため, 充電電荷は常に等しい. これらのことから, 直流励磁電流を I_d とし, 正方向を上から下とすると,

$$C1 \text{ 放電電荷} = \left(i_L \times \frac{n2}{n1} + I_d \right) T\alpha \quad (D13)$$

$$\text{C2 放電電荷} = \left(i_L \times \frac{n2}{n1} - I_d \right) T(1 - \alpha) \quad (\text{D14})$$

両荷は等しくなるため ,

$$\left(i_L \frac{n2}{n1} + I_d \right) \alpha = \left(i_L \frac{n2}{n1} - I_d \right) (1 - \alpha) \quad (\text{D15})$$

$$I_d \alpha + I_d (1 - \alpha) = i_L \frac{n2}{n1} (1 - \alpha) - i_L \frac{n2}{n1} \alpha \quad (\text{D16})$$

$$I_d = i_L \frac{n2}{n1} (1 - 2\alpha) \quad (\text{D17})$$