

## スイッチング電源における配線の影響

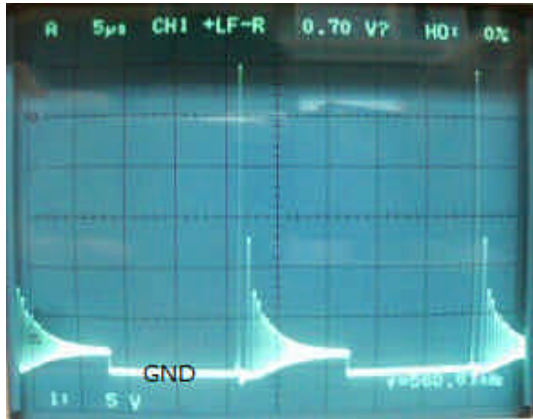
(読んでほしい人：パワエレ初心者)

2012/09/30 舞鶴高専 平地克也

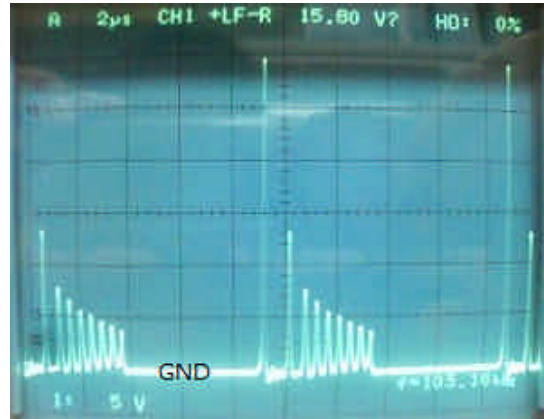
### 昇降圧チョップの FET の $V_{DS}$ 波形

図1は昇降圧チョップのスイッチ素子(FET)の $V_{DS}$ 波形です。図1(a)は40kHzで動作させた時の波形ですが、FETのターンOFF時に300Vに達する非常に大きなサージ電圧が発生しています。(b)は動作周波数を100kHzに増加させたものですが、サージ電圧発生後の振動がまだ終わらないうちにFETのターンONが始まっています。(c)はさらに200kHzに増加させたものです。 $V_{DS}$ 波形はサージ電圧だけになり、意味不明の波形になってしまっています。

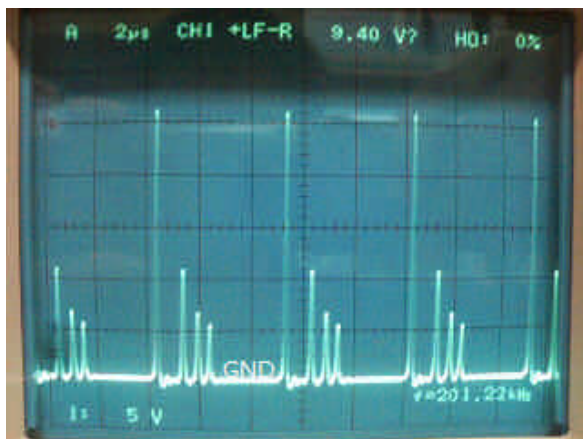
図2は波形測定に使用した昇降圧チョップの試作器です。長い配線で各部品が接続されています。このように、スイッチング電源では配線が長いとまともな動作は得られません。



(a) 40kHz (5  $\mu$  sec/div)



(b) 100kHz (2  $\mu$  sec/div)



(c) 200kHz (2  $\mu$  sec/div)

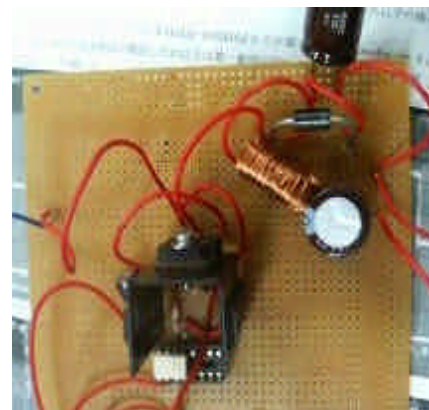
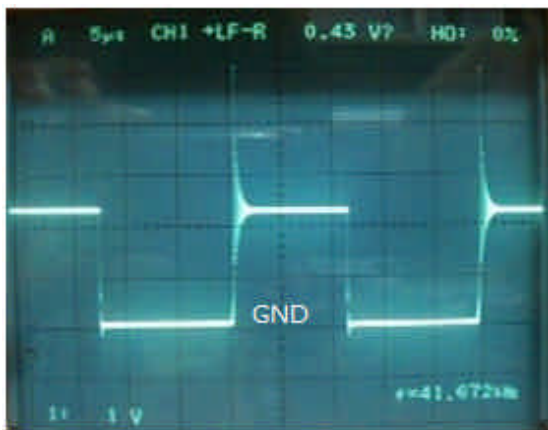


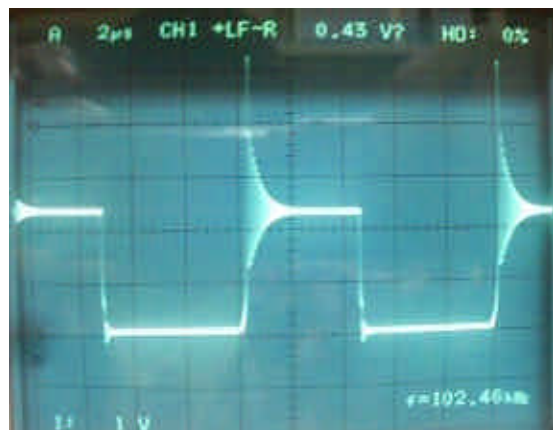
図2 試作した昇降圧チョップ

図1 昇降圧チョップの $V_{DS}$ 波形 (50V/div)

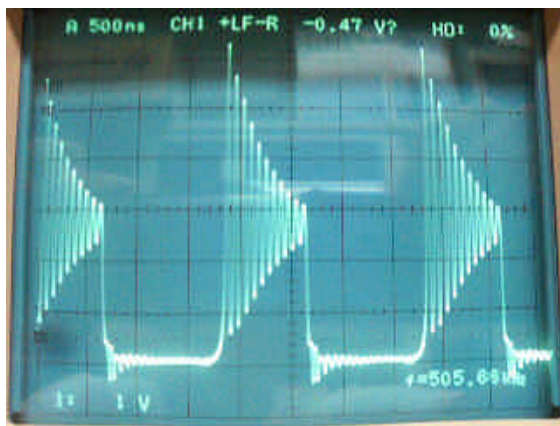
図3は同じ昇降圧チョッパを配線を極力短くして組み立てた場合の  $V_{DS}$  波形です。(a)は 40kHz で動作させています。サージ電圧はピーク値が 50V 程度であり、図1から大幅に低下しています。サージ発生後の振動もすぐに減衰しています。なお、実用製品ではスナバ回路を挿入してサージ電圧をさらに小さな値に抑制しますが、この試作器では基本的な動作を確認したいのでスナバは使っていません。(b)は動作周波数を 100kHz に増加させています。(a)と比較すると周期が短くなったので振動持続期間の割合が増加していますが、昇降圧チョッパとして正常に動作しています。(c)はさらに 500kHz に増加させたものです。サージ発生後の振動がまだ終わらないうちに FET のターン ON が始まっています。(d)はさらに 1MHz に増加させたものです。 $V_{DS}$  はほとんどサージ電圧だけの波形になってしまいました。パワエレ初心者による手作りの回路では 1MHz でまともに動作させることはかなり困難です。



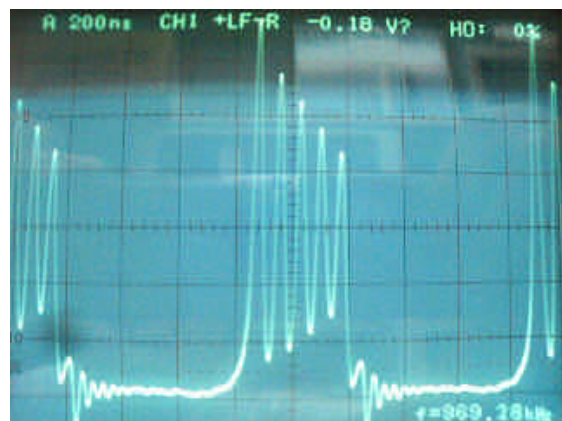
(a) 40kHz (5 μ sec/div)



(b) 100kHz (2 μ sec/div)



(c) 500kHz (0.5 μ sec/div)



(d) 1MHz (0.2 μ sec/div)

図3 配線を短くした時の  $V_{DS}$  波形 (10V/div)

### $V_{DS}$ 波形のサージ電圧の原因

昇降圧チョッパの FET に発生するサージ電圧の原因を考えます。図4に昇降圧チョッパの回路図と電流経路を示します。 $Q_1$  が ON の時は実線の径路で電流が流れ、 $Q_1$  が OFF の時は点線の径路で電流が流れます。なお、昇降圧チョッパの動作の詳細は平地研究室技術メモ No.20080117 を参照下さい。 $Q_1$  がターン OFF する時は電流は実線の径路から点線の径路に転流しますが、この転流は回路

の配線のインダクタンス成分に大きな影響を受けます。Q<sub>1</sub> ターン OFF 時の現象を検討するには図5の回路で考える必要があります。C<sub>Q1</sub> は Q<sub>1</sub> の寄生容量です。L<sub>11</sub> ~ L<sub>16</sub> は回路各部の配線のインダクタンス成分です。Q<sub>1</sub> が ON している時は図4の実線の径路で電流が流れているので配線のインダクタンス成分 L<sub>16</sub>、L<sub>15</sub>、L<sub>14</sub> には  $\frac{1}{2}LI^2$  で与えられるエネルギーが蓄積されています。したがって、Q<sub>1</sub> がターン OFF した後も蓄積されたエネルギーが無くなるまでは同じ方向に電流を流し続けます。したがって、次の径路で電流が流れ続け、C<sub>Q1</sub> が充電されます。

径路 A : L<sub>16</sub> C<sub>1</sub> L<sub>15</sub> L<sub>14</sub> L<sub>1</sub> C<sub>Q1</sub> L<sub>16</sub>

この径路の電流は L<sub>16</sub>、L<sub>15</sub>、L<sub>14</sub> のエネルギーの放出に伴って急速に減少し、図4の点線の径路に転流します。ただし、図4の点線の径路には配線のインダクタンス L<sub>11</sub>、L<sub>12</sub>、L<sub>13</sub> があるのでこれらのインダクタンスにエネルギーが蓄積されるまでは転流は完了しません。つまり、図4の実線から点線への転流が完了するには L<sub>16</sub>、L<sub>15</sub>、L<sub>14</sub> のエネルギーの放出と L<sub>11</sub>、L<sub>12</sub>、L<sub>13</sub> のエネルギーの蓄積を行う過程が必要です。

配線が長く、L<sub>11</sub> ~ L<sub>16</sub> のインダクタンスが大きい場合はエネルギーの放出と蓄積にかなりの時間がかかり、その間 C<sub>Q1</sub> は径路 A で充電され続け、電圧が上昇します。この電圧は Q<sub>1</sub> のドレイン・ソース間に印加され Q<sub>1</sub> の大きなサージ電圧となります。図1で示したターン OFF 時の FET の大きなサージ電圧はこのようにして発生します。配線を短くすると図2のようにサージ電圧が減少しますが、これは L<sub>11</sub> ~ L<sub>16</sub> のインダクタンスが小さくなり、蓄積されるエネルギーが減少したためです。

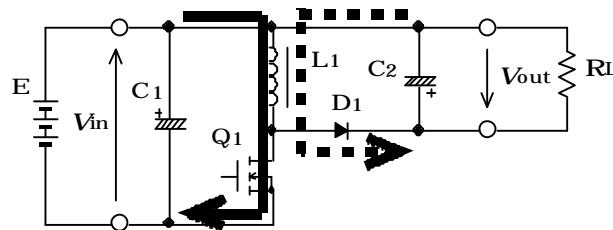


図4 昇降圧チョップアの電流径路（実線は Q<sub>1</sub> ON 時、点線は Q<sub>1</sub> OFF 時）

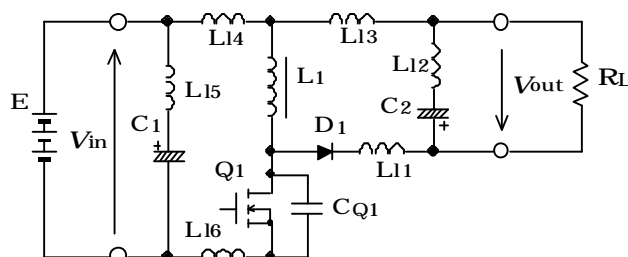


図5 配線のインダクタンス成分と Q<sub>1</sub> の寄生容量を考慮した回路構成

### サージ電圧発生後の振動の原因

Q<sub>1</sub> のターン OFF 時に高い電圧に充電された C<sub>Q1</sub> は次の径路で放電します。

径路 B : C<sub>Q1</sub> D<sub>1</sub> L<sub>11</sub> C<sub>2</sub> L<sub>12</sub> L<sub>13</sub> L<sub>14</sub> L<sub>15</sub> C<sub>1</sub> L<sub>16</sub> C<sub>Q1</sub>

この時の等価回路は図6のようになります。L<sub>line</sub> は L<sub>11</sub> ~ L<sub>16</sub> を全て合計したインダクタンスです。R<sub>line</sub> は上記径路 B の配線の抵抗成分です。直流電源 E<sub>c</sub> はコンデンサ C<sub>1</sub> と C<sub>2</sub> を定電圧源で置き換えたものです。E<sub>c</sub> の電圧は V<sub>in</sub> + V<sub>out</sub> です。なお、Q<sub>1</sub> が OFF の時はダイオード D<sub>1</sub> は導通してい

るので短絡と同じなので等価回路には表しません。等価回路から分かるように、この回路は  $C_{Q1}$  と  $L_{line}$  の直列共振回路であり、両者のエネルギーが  $R_{line}$  で全て消費されるまで共振を続けます。 $C_{Q1}$  電圧の振動の中心は  $V_{in} + V_{out}$  となります。 $C_{Q1}$  電圧波形は即ち FET の  $V_{DS}$  波形であり、例えば図 3 (c)を見るとこの振動の様子がよく分かります。

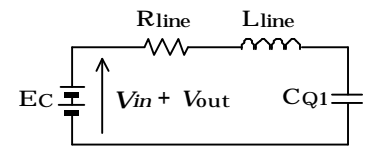


図 6 振動中の等価回路

このように昇降圧チョッパなどのスイッチング電源では配線のインダクタンス成分によりスイッチ素子に大きなサージ電圧と振動が発生します。スイッチング電源では配線を極力短くしてそのインダクタンス成分を抑制する必要があります。

以上