

半導体素子の導通チェックの方法

(読んでほしい人：電気系の高専生と大学生)

2012/3/26 舞鶴高専 平地克也

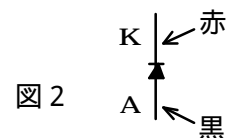
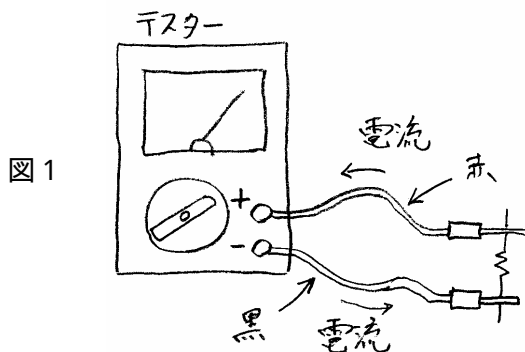
学校の授業や実習で行う実験では部品が壊れないように充分注意して指導書が作られているが、それは実験の本来の姿ではない。本来の実験は結果が分からないから実施するのであり、予期せぬ事態が発生するのがあたりまえである。その結果部品を破損させることも多い。部品の中でも半導体素子は特に破損しやすく、また破損の有無が外観では分からないことが多い。そこで、半導体素子の破損の有無を見極めることが重要となるが、テスターで導通チェックを行うことにより簡単に見極めることができる。ただし、通常の導通チェックとは異なり、半導体素子特有の手法があるのでそれをマスターしなければならない。

テスターが流す電流の方向

- ・図1のように、テスターで抵抗値を測定する場合を考える。
- ・テスターから抵抗に電流を流し、その電流値を測定し、抵抗値に換算して表示している。
- ・この場合、電流の流れる方向はマイナス端子（黒の線）からプラス端子（赤の線）である。「プラスからマイナス」ではなく、「マイナスからプラス」である！

ダイオードの導通チェック

- ・ダイオードはアノード(A)からカソード(K)の方向に電流が流れるので、図2のようにアノードに黒、カソードに赤の線をつなぐと電流が流れ、数 から数 10 程度の抵抗値が表示される。
- ・逆にアノードに赤、カソードに黒の線をつなぐと電流は流れず、抵抗値は無限大となる。
- ・以上はダイオードが正常な場合であり、ダイオードが故障している場合は次のようになる。
 - 短絡モード故障：どちらの方向で測定してもほぼ0
 - 開放モード故障：どちらの方向で測定しても抵抗値無限大
 - 中途半端な故障：アノードに赤、カソードに黒で有限の抵抗値を示す
- ・中途半端な故障はまれであり、ほとんどは短絡モードまたは開放モードで故障する。



トランジスタの導通チェック

- トランジスタはPNP またはNPN なので、図3に示すようにダイオードが2つ結合したものと考えれば良い。

- よって、NPNの場合は次のようになる。

ベース エミッタ 導通あり
 ベース コレクタ 導通あり
 エミッタ ベース 導通なし
 コレクタ ベース 導通なし
 エミッタ コレクタ 導通なし

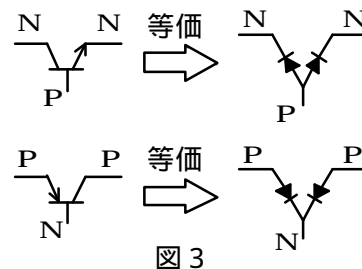


図3

- PNPの場合はこの逆となる。
- ダイオードの導通チェックと同様に導通があれば数 から数 10 の抵抗値を示す。破損している場合はほとんどの場合短絡または開放となる。

FETの導通チェック

- FETにはいろんな種類があるが、パワエレで使用するFETはほぼNチャンネルのMOS型FET(図4)に限られる。
- このFETは本来はドレイン、ソース、ゲート全ての端子相互間に導通がないのであるが、実際にはFETの内部にドレインとソースの間に図4に示すような寄生ダイオードが形成されている。
- よって、ソースからドレインの方向にのみ導通がある。
- 過電圧や過電流で破損するとDS間が短絡になることが多い。
- 大きな過電流が流れると半導体内部が焼き切れて開放モードの破損となり、S Dの導通が無くなる。
- FETのゲートは静電気に弱い、静電気でゲートが破損した場合はGS間に有限の抵抗値を持つようになる。

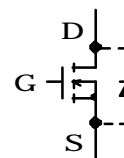


図4

注意事項

- ほとんどのテスターには導通の有無をブザーの音で知らせる機能があるが、半導体の導通チェックの時はこの機能は使用しない方が良い。
ブザー鳴動の有無の境界はテスターによって異なり、導通があるにもかかわらず、等価的な抵抗値が大きく、ブザーが鳴動しない場合がある。
よって、ブザーは使用せず、抵抗値測定モードでチェックするべきである。
- また、デジタルテスターは機種によって特性が異なり、半導体の導通が明確に分からない場合がある。アナログテスターを使用するべき。
- なお、アナログテスターは半導体の導通チェック以外にも実験のさまざまな場面で使用するものであり、使い慣れた自分のテスターを常に用意しておくべき。

以上